

به نام خدا

آزمایشگاه مدار منطقی و معماری کامپیوتر

## آزمایش شماره نه : طراحی شمارنده سه بیتی با Flip Flop D

تهیه کننده گزارش : سعید یارمحمدی

استاد : جناب آقای احمد مرادی

نیمسال دوم سال 97

## معرفی آزمایش :

طراحی مداری به وسیله فلیپ فلاپ D که بتواند از 000 تا 111 را بشمارد.

## لوازم مورد نیاز :

به پروتئوس قطعات زیر را اضافه می کنیم.

- LED -1
- RESISTOR 100 Ohm -2
- LOGIC STATE -3
- IC 7408 2 and 3 Input (AND) -4
- IC 74HC86 (XOR) -5
- OR 3 input -6

## شرح آزمایش :

### جدول درستی فلیپ فلاپ D

Input	Output
0	0 0
1	0 1
0	1 0
1	1 1

1- در ابتدا جدول درستی فلیپ فلاپ D را رسم می کنیم

### جدول تغییر وضعیت حالات مدار

Output			Output Next			Input Flip Flop		
Q <sub>1</sub>	Q <sub>2</sub>	Q <sub>3</sub>	Q <sub>1</sub> <sup>+</sup>	Q <sub>2</sub> <sup>+</sup>	Q <sub>3</sub> <sup>+</sup>	D <sub>1</sub>	D <sub>2</sub>	D <sub>3</sub>
0	0	0	0	0	1	0	0	1
0	0	1	0	1	0	0	1	0
0	1	0	0	1	1	0	1	1
0	1	1	1	0	0	1	0	0
1	0	0	1	0	1	1	0	1
1	0	1	1	1	0	1	1	0
1	1	0	1	1	1	1	1	1
1	1	1	0	0	0	0	0	0

2- حال جدول حالت مدار به ازای حالت کنونی و حالت بعدی

مدار رسم کرده و در نهایت ورودی را با توجه به جدول درستی

فلیپ فلاپ D که هر جا 00 با 10 دیده شد مقدار 0 و 01 یا

11 دیده شد مقدار 1 را برای ورودی هر فلیپ فلاپ قرار

میدهم

3- حال برای  $D_n$  ها جدول کارنورسم می میکنیم

$Q_2Q_3$				
$Q_1$	00	01	11	10
0	0	0	1	0
1	1	1	0	1

$$D_1 = Q_1\overline{Q_2} + \overline{Q_1}Q_2Q_3 + Q_1Q_2\overline{Q_3}$$

$Q_2Q_3$				
$Q_1$	00	01	11	10
0	0	1	0	1
1	0	1	0	1

$$D_2 = \overline{Q_2}Q_3 + Q_2\overline{Q_3} = Q_2 \oplus Q_3$$

$Q_2Q_3$				
$Q_1$	00	01	11	10
0	1	0	0	1
1	1	0	0	1

$$D_3 = \overline{Q_3}$$

نکته:  $Q_n' = Q_n^+$  است.

4- با توجه به جدول کارنوهایی بالا مدار زیر را خواهیم داشت.

