

به نام خدا

آزمایشگاه مدار منطقی و معماری کامپیوتر

آزمایش شماره شش : طراحی مدار تابع با دیکدر

$$F_1 = \sum (3,4,5,7) \quad F_2 = \sum (0,1,2,6)$$

تهیه کننده گزارش : سعید یارمحمدی

استاد : جناب آقای احمد مرادی

معرفی آزمایش :

1- هدف از انجام این آزمایش طراحی مدار دو تابع با استفاده از دیکدر است که توابع به شرح زیر است.

$$F_1 = \sum (3,4,5,7) \quad F_2 = \sum (0,1,2,6)$$

2- جدول صحت دیکدر 3x8

لوازم مورد نیاز :

به پروتئوس قطعات زیر را اضافه می کنیم.

LED -1

RESISTOR 100 Ohm -2

LOGIC STATE -3

4- DECODER 74HC138 (این دیکدر ACTIVE LOW است)

5- IC 7404 (NOT GATE)

6- IC 74HC4072 (4 INPUT OR GATE)

شرح آزمایش :

با توجه به گزارش کار شماره پنج دیکدر را به برنامه افزوده و مدار را طراحی میکنیم.

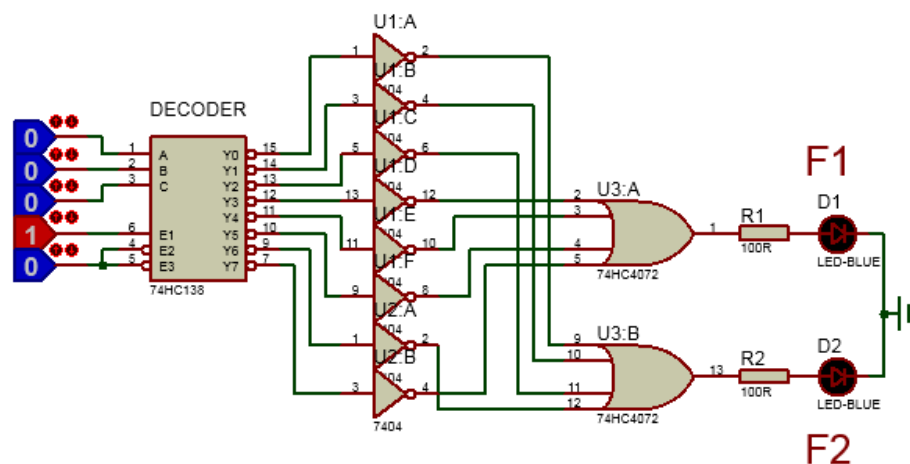
1- با توجه به دو تابع مذکور باید خروجی متناظر با تابع را با هم OR کنیم تا اگر فقط یکی از آنها 1 بود خروجی تابع 1

باشد. به این ترتیب داریم

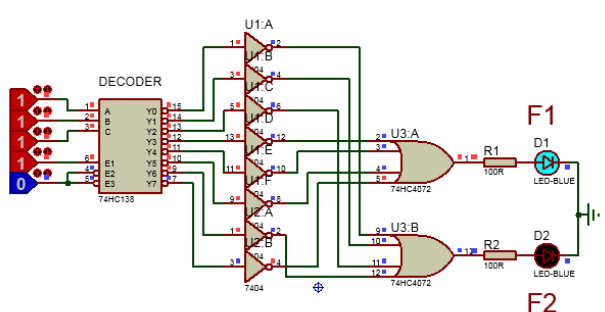
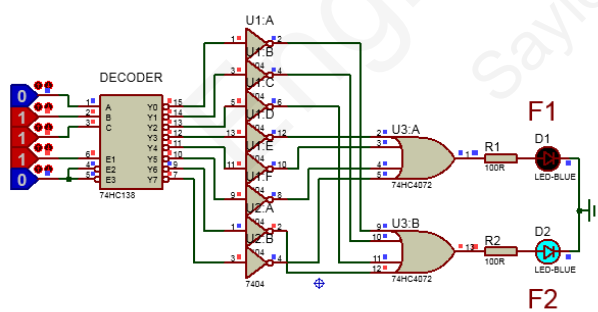
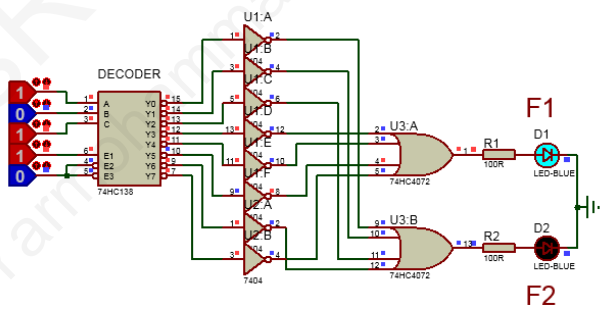
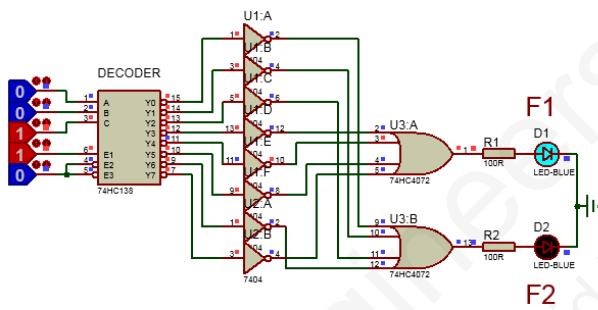
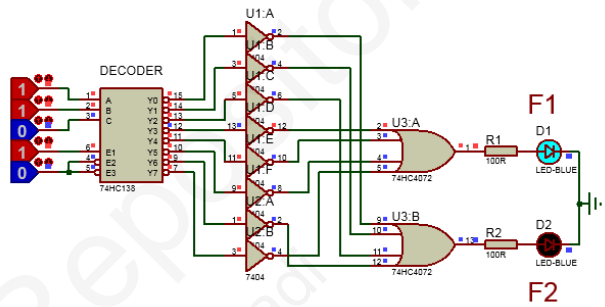
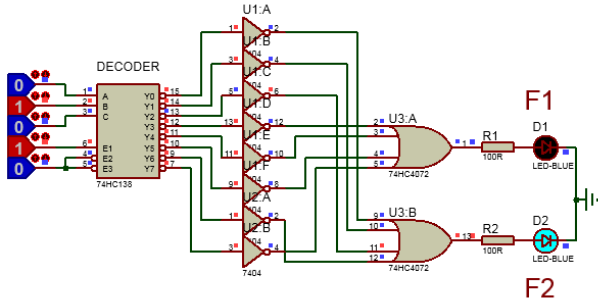
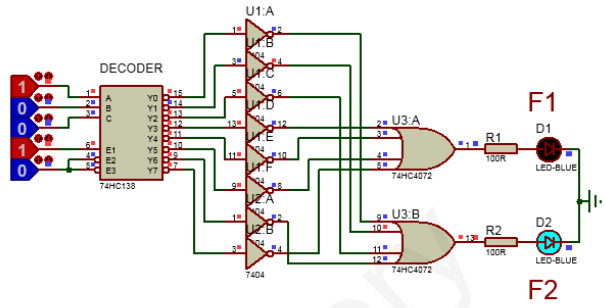
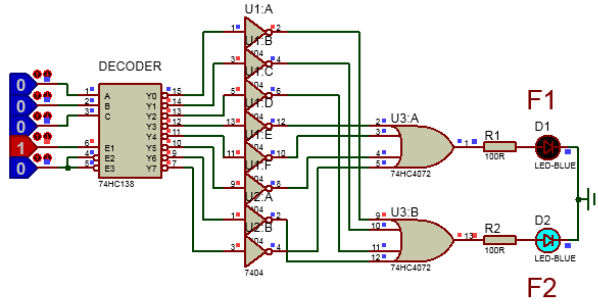
a. برای تابع اول خروجی 3 و 4 و 5 و 7 دیکدر با هم OR میشوند.

b. برای تابع دوم خروجی 0 و 1 و 2 و 6 دیکدر با هم OR میشوند.

توجه داشته باشید خروجی های بی استفاده رها خواهند شد که در این مثال خروجی بی استفاده نداریم



2- و در نهایت تست مدار برای مقادیر 000 تا 111 خواهیم داشت.



برای قسمت دوم تمرین جدول صحت یک دیکدر به صورت زیر است.

	Input				Output							
	Enable	A	B	C	D ₀	D ₁	D ₂	D ₃	D ₄	D ₅	D ₆	D ₇
Decoder is OFF	0	0	0	0	0	0	0	0	0	0	0	0
	0	0	0	1	0	0	0	0	0	0	0	0
	0	0	1	0	0	0	0	0	0	0	0	0
	0	0	1	1	0	0	0	0	0	0	0	0
	0	1	0	0	0	0	0	0	0	0	0	0
	0	1	0	1	0	0	0	0	0	0	0	0
	0	1	1	0	0	0	0	0	0	0	0	0
	0	1	1	1	0	0	0	0	0	0	0	0
Decoder is ON	1	0	0	0	1	0	0	0	0	0	0	0
	1	0	0	1	0	1	0	0	0	0	0	0
	1	0	1	0	0	0	1	0	0	0	0	0
	1	0	1	1	0	0	0	1	0	0	0	0
	1	1	0	0	0	0	0	0	1	0	0	0
	1	1	0	1	0	0	0	0	0	1	0	0
	1	1	1	0	0	0	0	0	0	0	1	0
	1	1	1	1	0	0	0	0	0	0	0	1

نکته : توجه داشته باشید که با صفر بودن پایه Enable دیکدر خروجی نخواهیم داشت و عملاً دیکدر خاموش است.