

عنوان درس: معماری کامپیوتر

تاریخ تصویب: ۱۳۸۹/۱۱/۱۰

استاد: مهدی صادقی زاده

تعداد واحد: ۳

مقطع: کارشناسی پیوسته

۳. معماری کامپیوتر مقسمی و پوران

۲. معماری کامپیوتر پترسون

۱. معماری کامپیوتر موریس مانو

مراجع به ترتیب اولویت:

تعداد جلسات پیشنهادی: ۲

فصل اول: مروری بر مدارهای منطقی

در این فصل به جهت یادآوری مطالب مدارهای منطقی به صورت اجمالی مطالب مهم آن که در معماری کامپیوتر بیشتر نمود دارند بررسی می گردد. این فصل منطبق بر ۳ فصل اول کتاب معماری مانو می باشد. یکی از مهمترین مسائل قابلیت طراحی انواع مدارهای ترکیبی و ترتیبی می باشد. مدارهایی مانند دیکدر، انکدر و مالتی پلکسرها نیز که به وفور در مدارات معماری کامپیوتر دخیل هستند باید مرور شوند.

تعداد جلسات پیشنهادی: ۳

فصل دوم: انتقال ثباتها و ریز عملها (طراحی واحد ALSU)

معرفی زبان انتقال ثبات و عبارات انتقال ثبات، معرفی بلاک دیگرام سخت افزاری و دیگرام زمانی عبارات انتقال ثبات و ارائه چندین مثال، گذرگاه مشترک به عنوان مکانیزمی برای تبادل اطلاعات و نحوه طراحی آن، بافرهای سه حالت و طراحی گذرگاه مشترک، انتقالات حافظه ای و مکانیزم سخت افزاری آن، انواع ریز عملها در کامپیوتر، واحد محاسباتی AU (ریز عملهای حسابی، جمع کننده، جمع و تفریق ۸ بیتی، افزایشگر و کاهشگر، مدار کامل محاسباتی)، واحد منطقی LU (ریز عملهای منطقی، مدار کامل واحد منطقی، کاربردهای منطقی)، واحد شیفت SU (ریز عملهای شیفت، مدار کامل شیفت)، واحد محاسبه و منطق و شیفت و عملکرد آن.

تعداد جلسات پیشنهادی: ۴

فصل سوم: سازمان و طراحی یک کامپیوتر پایه (طراحی CU)

کد دستورالعمل، سازمان مبتنی بر برنامه ذخیره شده، روشهای آدرس دهی مستقیم و غیر مستقیم حافظه و ارائه قالب دقیق دستورالعمل، معرفی ثباتهای کامپیوتر پایه و وظیفه هر یک و نحوه کلی اجرای دستورات برنامه در کامپیوتر پایه، سیستم گذرگاه مشترک و ارائه نکات مربوط به آن، دستورالعملهای کامپیوتر و انواع آن و نحوه تشخیص آنها در کامپیوتر، کامل بودن مجموعه دستورات، معرفی واحد کنترل و تشریح وظایف آن و دیگرام بیرونی آن، سیکل دستورالعمل (تشریح فازهای برداشت و دیدک و نحوه تشخیص نوع دستورالعمل و رفع آدرس غیر مستقیم و عبارات انتقال ثبات مربوط به آنها، ارائه عبارات انتقال ثبات فاز اجرایی کلیه دستورات ارجاع به حافظه، ثباتی و I/O) انواع سازمانهای I/O، آرایش I/O، وقفه برنامه و سیکل وقفه و عبارات انتقال ثبات آن، تشریح کامل کامپیوتر و فلوچارت آن، طراحی کامپیوتر پایه (اجزای آن، ورودی و خروجی های مدار کنترل، طراحی کامل مدار کنترل بر اساس هر یک از خروجیهای آن (کنترل ثباتها و حافظه، کنترل فلیپ فلاپها، کنترل گذرگاه مشترک، طراحی جمع کننده و مدار منطقی و ثبات AC)

تعداد جلسات پیشنهادی: ۳

فصل چهارم: کنترل ریز برنامه نویسی شده (طراحی CU)

تشریح سازمان کنترل ریز برنامه نویسی شده و حافظه کنترل، توالی گر آدرس Sequencer، انشعاب شرطی، نگاشت دستورالعمل Mapping، زیر روالها، آرایش کامپیوتر و پیکربندی سخت افزار برای کنترل ریز برنامه نویسی شده، قالب دستورالعملها و نمونه ای از دستورالعملهای کامپیوتر، قالب ریز دستورالعملها و معرفی اجزاء آن، معرفی ریز دستورالعملهای سمبلیک، ارائه ریز برنامه های سمبلیک روالهای Indirect، Fetch و RISC و CISC، ریز برنامه های دستورالعملها، ریز برنامه دودویی، طراحی و تکمیل واحد کنترل، تکمیل مدار انشعاب توالی گر آدرس ریز برنامه ها.

تعداد جلسات پیشنهادی: ۳

فصل پنجم: واحد مرکزی پردازش

اجزای CPU و دیگرام آن، سازمان ثباتهای عمومی و کلمه کنترل مربوط به آن و معرفی ریز اعمال آن، نمونه مثالهایی از ریز اعمال برای این سازمان، سازمان پشته (پشته ثباتی، پشته حافظه ای)، نمایش لهستانی معکوس و نحوه ارزشیابی عبارات در CPU، قالب دستورالعمل و انواع کامپیوترها بر اساس سازمان ثباتی، انواع دستورات و ارائه مثال برای آنها، روشهای آدرس دهی و مثال، انواع دستورات کار با داده ها (دستورات انتقال، دستورات دستکاری داده ها، دستورات کنترل برنامه)، کنترل برنامه و بتهای وضعیتی، دستورات انشعاب شرطی، فراخوانی و بازگشت از زیر روال، وقفه برنامه و انواع آن، کامپیوترهای RISC و CISC، درجه های ثباتی همپوشانی

تعداد جلسات پیشنهادی: ۳

فصل ششم: پردازش خط لوله ای و برداری

پردازش موازی، انواع کامپیوترها بر اساس پردازش موازی، خط لوله، ارائه فرمول افزایش کارایی با خط لوله نسبت به حالت معمول، خط لوله حسابی و ارائه مثال از آن، خط لوله دستورالعمل و قطعات آن، انواع مخاطرات خط لوله (مخاطره داده، انشعاب، ساختاری) و نحوه رفع آنها، خط لوله RISC، پردازش برداری (عملیات برداری، ضرب ماتریسی، برگی کردن حافظه، سوپر کامپیوتر)، پردازنده آرایه ای

تعداد جلسات پیشنهادی: ۲

فصل هفتم: سازمان ورودی و خروجی

دستگاه های جانبی، رابطهای ورودی و خروجی، انتقال غیرهمزمان داده و روشهای آن (Handshaking, Strobe)، انتقال سریال غیرهمزمان، شیوه های انتقال، تشریح روش I/O برنامه ریزی شده، تشریح روش وقفه، وقفه های اولویت دار، تشریح روش وقفه همراه با DMA.

تعداد جلسات پیشنهادی: ۲

فصل هشتم: سازمان حافظه

سلسله مراتب حافظه، معرفی حافظه های SRAM و DRAM، حافظه های اصلی (RAM, ROM) و نقشه آدرسهای حافظه، نحوه دسترسی به سطوح مختلف حافظه، حافظه Cache و انواع آن (روش associative، روش Direct map، روش Fully associative، روش Set associative)، عملیات نوشتن در cache، مدیریت حافظه مجازی (روش Paging، روش Fragmentation)، روش قطعه بندی صفحه بندی شده).

توضیحات: توالی موارد در هر فصل بر طبق نظر استاد بوده و توالی فوق در هر فصل فقط جنبه پیشنهادی دارد. گرفتن میانترم بر طبق زمانبندی صورت گرفته الزامی بوده و حداکثر تا انتهای فصل ۴ پیشنهاد می شود. ارائه حل تمرین درس در هر هفته بسیار حائز اهمیت می باشد که به عهده استاد حل تمرین می باشد.