وسایل نیمه هادی الکترونیک قدرت:
(ادامه)

Power MOSFET

ماسفت قدرت

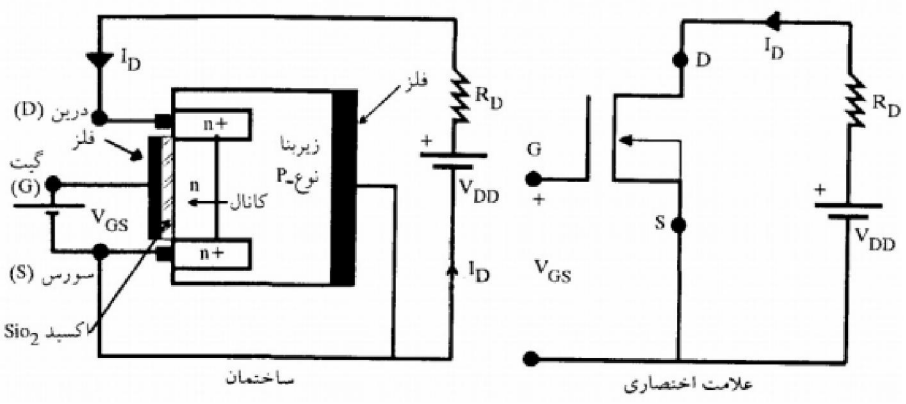
ماسفت‌های قدرت سرعت کلیدزنی بسیار بالایی دارند و زمان‌های کلیدزنی در حد نانوثانیه است. کاربردهای بسیاری در مبدل‌های توان پایین و فرکانس بالا دارند. مشکلات پدیده شکست ثانویه را (آنگونه که در BJT وجود داشت) ندارند. از لحاظ تخلیه الکترواستاتیک دارای مشکلاتی هستند و کار با آن‌ها مستلزم مراقبت‌های ویژه است. بعلاوه، محافظت آن‌ها تحت شرایط خطای اتصال کوتاه به نسبت مشکل است.

به طور کلی دو نوع ترانزیستور اثر میدان وجود دارد: ۱. ترانزیستور اثر میدان پیوندی (JFET [۱]) ۲. ترانزیستور اثر میدان اکسید فلز نیمه‌هادی (MOSFET [۲]) . نوع اخیر همچنین ترانزیستور اثر میدان با گیت عایق شده (IGFET [۳]) نیز نامیده می‌شود [۳].

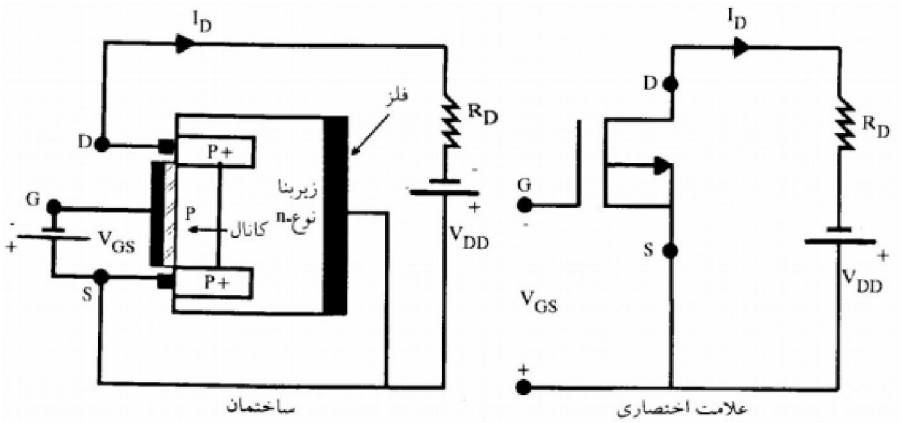
ماسفت‌ها خود بر دو نوع هستند: ۱. ماسفت نوع تهی [۴] ۲. ماسفت نوع افزایشی [۵] (برخلاف JFET ها که همگی از نوع تهی هستند).

[1] Junction FET
[2] Metal Oxide Semiconductor FET
[3] Insulated Gate FET
[4] Depletion type
[5] Enhancement type

ساختار ماسفت قدرت



شکل ۶.۱: ماسفت نوع تهی کانال n [۳]

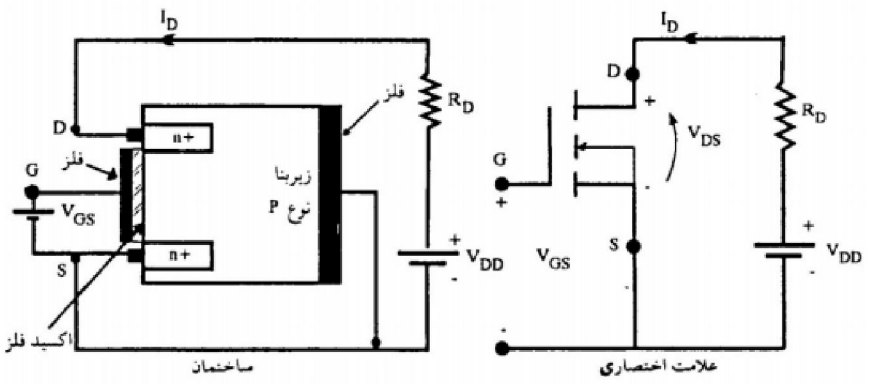


شکل ۷.۱: ماسفت نوع تهی کانال p [۳]

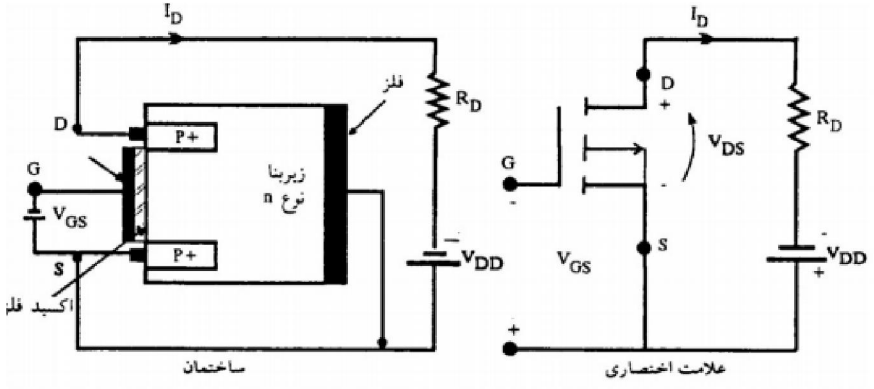
شکل ۶.۱ مقطع یک ماسفت نوع تهی کانال n را نشان می‌دهد. همانطوریکه ملاحظه می‌شود کانال n برروی زیربنای نوع p بنا نهاده شده است و ترمینال‌های اصلی آن موسوم به درین [۶] و سورس [۷] از ماده نوع n با ناخلصی زیاد (n^+) تشکیل شده است تا اتصالات با مقاومت کم را فراهم نمایند. ترمینال سوم آن، یعنی گیت به وسیله لایه نازک سیلیکون (SiO_2) از کانال عایق شده است. به همین دلیل امپدانس ورودی ماسفت‌ها از JFET ها بیشتر است. معمولا زیربنا به سورس متصل است. ولتاژ گیت-سورس V_{GS}، می‌تواند مثبت یا منفی باشد. اگر V_{GS} منفی باشد در اثر میدان حاصل از بخشی از الکترون‌های کانال n از گیت دور شده و در نتیجه یک ناحیه تهی یا تخلیه از حامل‌های اکثریت در زیر لایه اکسید فلزی بوجود می‌آید و عرض موثر کانال کاهش و مقاومت درین به سورس (R_{DS}) افزایش می‌یابد. اگر چنانچه به اندازه کافی ولتاژ گیت منفی اعمال گردد، کانال کاملا از حامل‌های بار تهی شده و مقدار R_{DS} افزایش یافته و در نتیجه جریان درین به سورس به صفر تنزل می‌یابد ($I_{DS} = 0$). با اعمال ولتاژ مثبت V_{GS}، کانال عریض‌تر شده و در اثر کاهش R_{DS}، جریان I_{DS} افزایش می‌یابد. در ماسفت نوع تهی کانال p، پلاریته V_{DS}، I_{DS} و V_{GS} معکوس می‌گردد [۳].

[6] Drain
[7] Source

ماسفت نوع افزایشی کانال n و کانال p به ترتیب در اشکال ۸.۱ و ۹.۱ نشان داده شده است. در حقیقت تفاوت آن با نوع تهی در این است که هیچ نوع کانالی وجود ندارد. همانطوریکه در شکل ۸.۱ مشاهده می‌شود با اعمال V_{GS} مثبت، ولتاژ القا شده الکترون‌ها را از زیربنای نوع p جذب و آن‌ها را در سطح تحتانی لایه اکسید SiO_2 انباشته می‌کند. اگر چنانچه V_{GS} از مقداری که به ولتاژ آستانه [۸] (V_T) معروف است، بیشتر باشد، تعداد کافی الکترون انباشته شده و یک کانال مجازی تشکیل شده و جریان از درین به سورس جاری می‌گردد. بنابراین مثبت بودن ولتاژ گیت (بیش از ولتاژ آستانه) یک کانال سطحی را برای عبور جریان فراهم می‌کند و مقدار ولتاژ گیت تعیین‌کننده عمق کانال و در نتیجه مقدار جریان عبوری خواهد بود [۳].



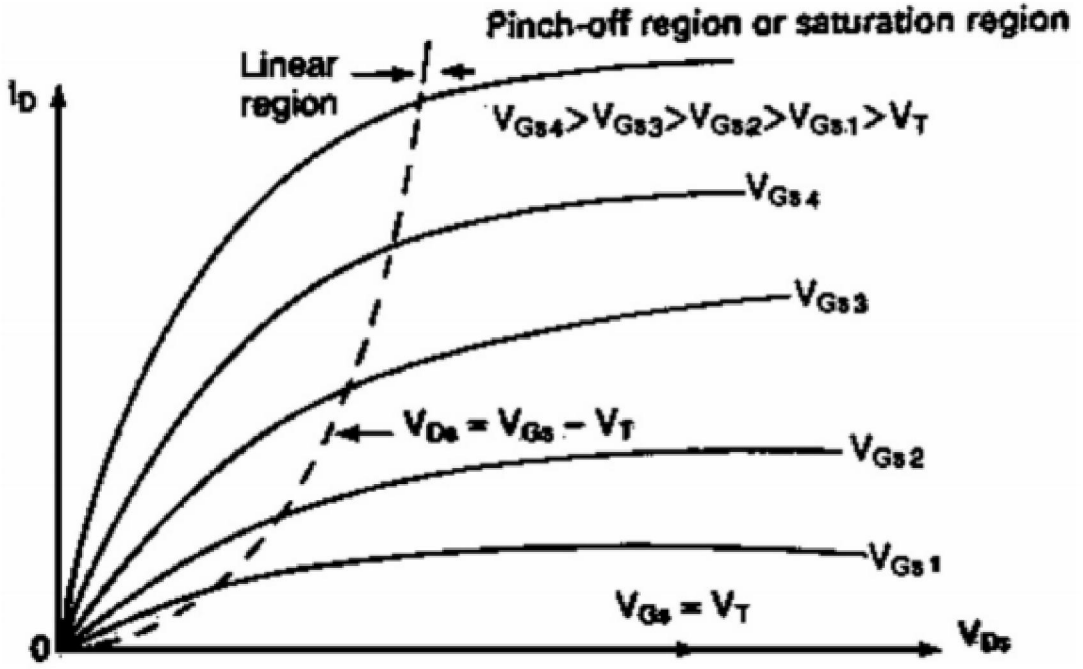
شکل ۸.۱: ماسفت نوع افزایشی کانال n [۳]

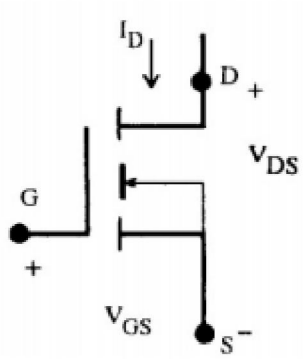


شکل ۹.۱: ماسفت نوع افزایشی کانال p [۳]

[8] Threshold Voltage

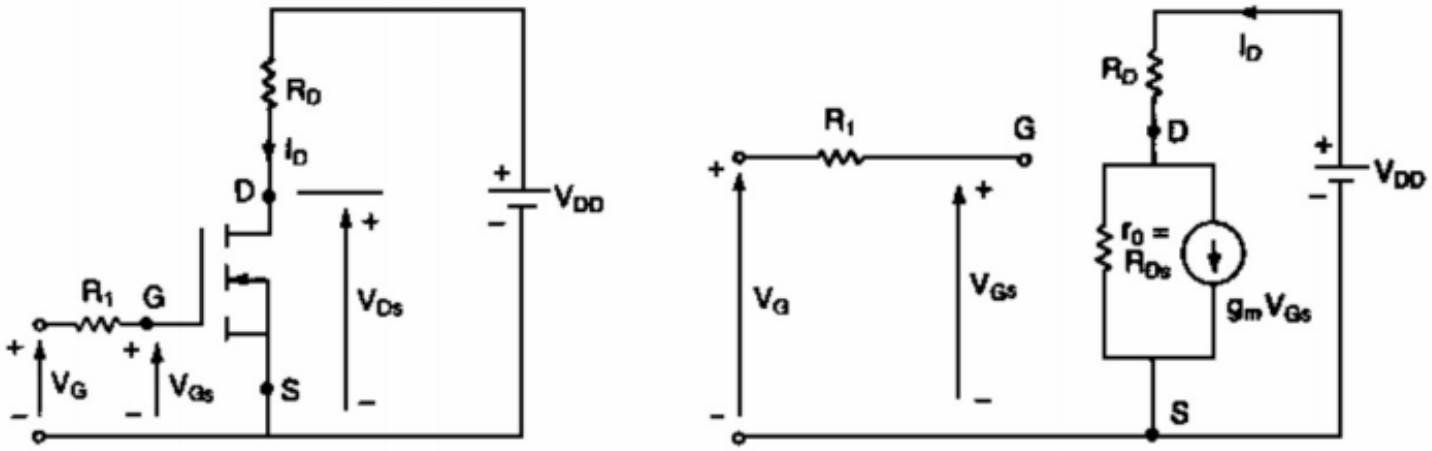
مشخصه خروجی ماسفت قدرت





مشخصه خروجی یک ماسفت نوع پیشرفته کانال n در شکل ۱۱.۱ نشان داده شده است. سه ناحیه کاری برای این ترانزیستورها وجود دارد: ۱. ناحیه قطع که در آن $V_{GS} \leqslant V_T$ است. ۲. ناحیه اشباع که در آن $V_{DS} \geqslant V_{GS} - V_T$ است. و ۳. ناحیه خطی که در آن $V_{DS} \leqslant V_{GS} - V_T$ است. وقتی که $V_{DS} = V_{GS} - V_T$ می‌شود، اشباع رخ می‌دهد. در ناحیه خطی، جریان درین I_D متناسب با ولتاژ درین-سورس V_{DS} تغییر می‌کند. به خاطر داشتن جریان درین بالا و ولتاژ درین کم برای عمل کلیدزنی ماسفت قدرت را در ناحیه خطی به کار می‌گیرند. در ناحیه اشباع جریان درین به ازای مقدار افزایش V_{DS} تقریبا ثابت باقی می‌ماند و ترانزیستورها در این ناحیه برای تقویت ولتاژ به کار می‌روند.

مدل حالت پایدار



مدل حالت پایدار، که برای هر دونوع ماسفت تخلیه و پیشرفته یکی است در شکل ۱۲.۱ نشان داده شده است.

هدایت انتقالی g_m به صورت زیر تعریف شده است:

$$g_m = \frac{\Delta I_D}{\Delta V_{GS}}\Big|_{V_{DS}=\text{ثابت}} \qquad (۴.۱)$$

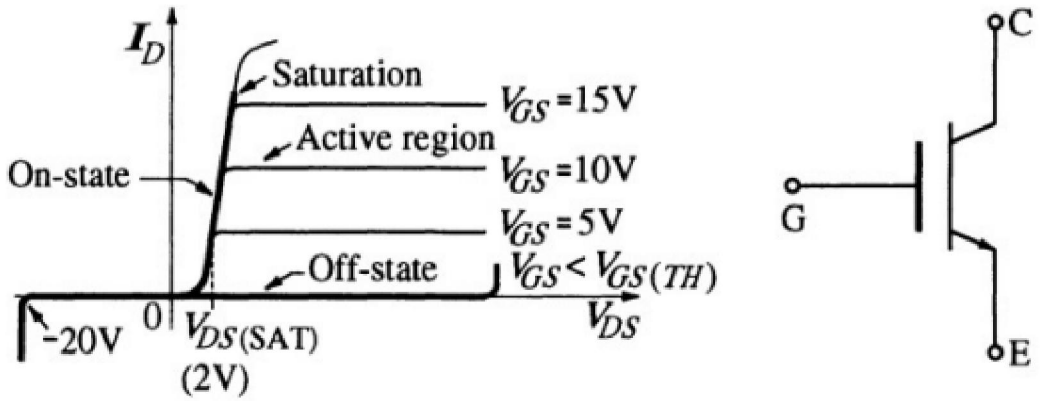
مقاومت خارجی $r_o = R_{DS}$ که به صورت زیر تعریف می‌شود:

$$R_{DS} = \frac{\Delta V_{DS}}{\Delta I_D} \qquad (۵.۱)$$

IGBT

BJTها و ماسفت‌ها دارای خصوصیاتی هستند که از نقطه‌نظرهایی یکدیگر را تکمیل می‌نمایند. BJTها در حالت روشن دارای تلفات هدایت کمتری هستند، در حالیکه زمان سوئیچینگ آن‌ها بخصوص در خاموش‌شدن طولانی است. ماسفت‌ها قادرند به مراتب سریعتر قطع و وصل گردند لیکن تلفات هدایت آن‌ها بیشتر است. این نکات موجب می‌گردید که تلاش در زمینه ترکیب این دو وسیله در قالب یک وسیله جدید آغاز گردد [۳].

تلاش‌ها سرانجام منجر به توسعه وسیله جدیدی موسوم به ترانزیستور دوقطبی با گیت عایق شده (IGBT [1]) گردید، این وسیله کاربرد فراوانی دارد. علامت اختصاری و مشخصه ولتاژ- جریان آن در شکل ۱۳.۱ نشان داده شده است. پاره‌ای از مزیت‌های ماسفت و BJT در این وسیله جمع شده است. مشابه ماسفت‌ها دارای امپدانس گیت بزرگی است و بنابراین با انرژی کمی به حالت وصل سوئیچ می‌گردد. نظیر BJT دارای ولتاژ حالت روشن کوچکی است (حتی وقتی که مقدار نامی ولتاز مسدود زیاد است)، به عنوان مثال در وسیله با مقدار نامی ۱۰۰۰V، ولتاژ حالت وصل (V_{on}) در حدود ۲ الی ۳ ولت است. زمان قطع و وصل یک IGBT در حدود ۱ میکروثانیه است و مقادیر نامی آن‌ها می‌تواند تا ۱۲۰۰V و ۱۰۰A باشد.

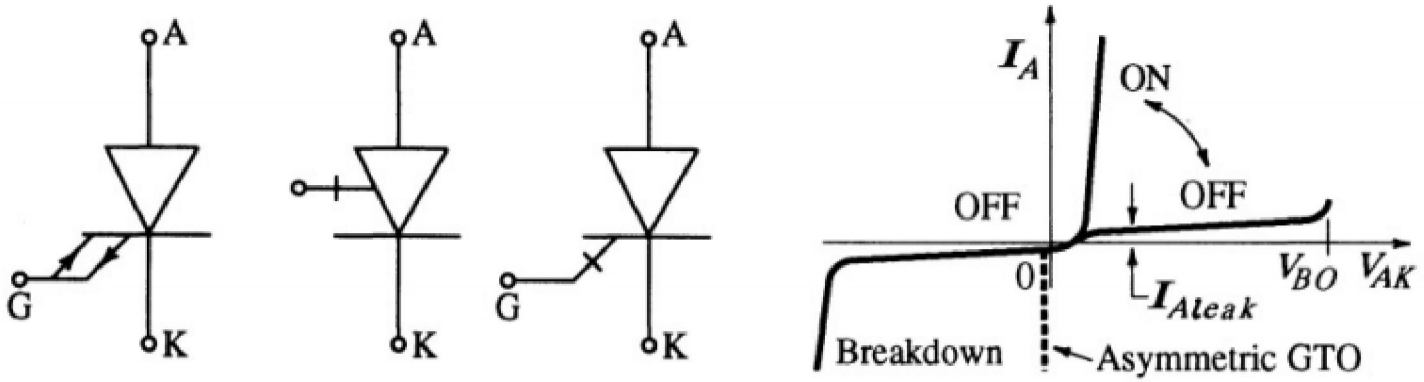


شکل ۱۳.۱: علامت اختصاری و مشخصه IGBT [۲]

[1] Insulated Gate Bipolar Transistor

GTO

همان‌طور که از نام آن پیداست، تریستور خاموش شونده با گیت (GTO [1]) یک سوئیچ نیمه‌هادی قدرت مانند تریستور است که این مزیت را دارد که با پالس گیت منفی می‌تواند خاموش شود. در حقیقت، GTO سوئیچ نیمه‌هادی است که با جریان بالایی خاموش می‌شود. علامت اختصاری و مشخصه خروجی یک GTO در شکل ۱۴.۱ نشان داده شده است [۲]. سه ترمینال آند، کاتد و گیت مانند ترمینال‌های تریستور هستند.

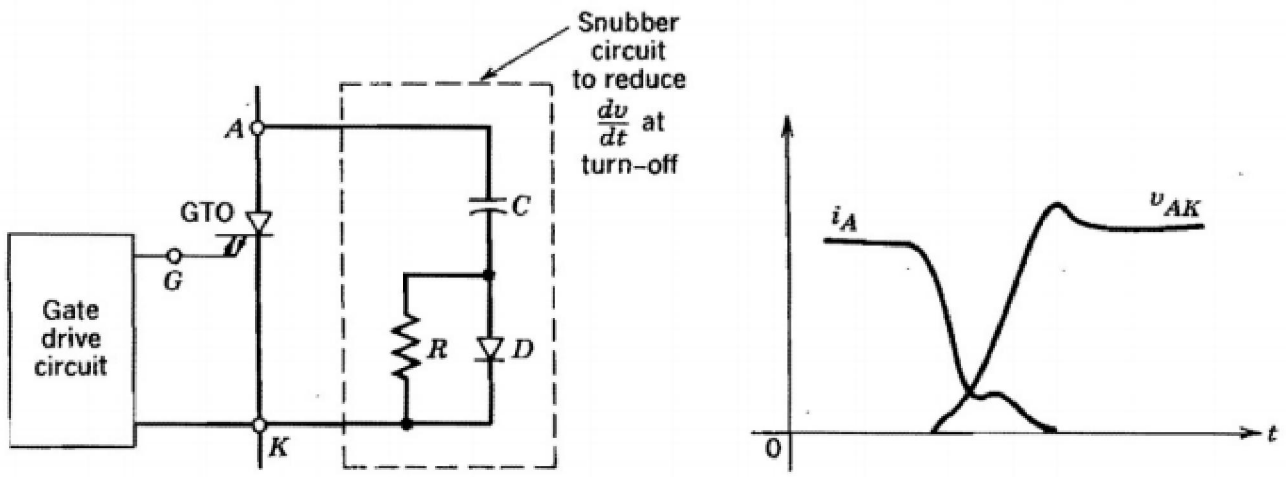


شکل ۱۴.۱: علامت اختصاری و مشخصه GTO [۲]

[1] Gate Turn-Off thyristor

رنج توانی مفید GTO بین ترانزیستورهای دوقطبی و تریستور است. به اندازه ترانزیستور سریع نیست اما می‌تواند ولتاژ و جریان‌های بزرگتری را تحمل کند. مانند تریستور توان‌های زیاد را نمی‌تواند تحمل کند اما سریع‌تر از تریستورهای کنترل فاز است و دارای خاصیت خاموش شوندگی با سیگنال گیت است. رنج معمول آن‌ها ۱۶۰۰V و ۳۵۰A است [۲].

اگرچه GTO یک سوئیچ قابل کنترل مانند ماسفت و BJT است، حالت گذرای سوئیچینگ برای خاموش شدن آن بسیار متفاوت است. به این دلیل که یک GTO برای خاموشی القایی باید به همراه یک مدار اسنابر به کار گرفته شود. چون که مقدار $\frac{dv}{dt}$ بزرگی برروی آن قرار می‌گیرد که GTO معمولی نمی‌تواند خاموشی القایی را تحمل کند. بنابراین همانطور که در شکل ۱۵.۱ مشاهده می‌شود، نیاز به یک مدار اسنابر R، C و D دارد تا بتواند $\frac{dv}{dt}$ را کاهش دهد [۱].



شکل ۱۵.۱: مدار اسنابر و مشخصه خروجی یک GTO [۱]

مقایسه وسایل نیمه هادی الکترونیک قدرت

نیمه‌هادی	ظرفیت توانی	سرعت سوئیچینگ
BJT	متوسط	متوسط
MOSFET	پایین	سریع
GTO	بالا	کند
IGBT	متوسط	متوسط

مقایسه وسایل نیمه هادی الکترونیک قدرت