

SHahreMohandesan.Com

شهر مهندسان

سایت تخصصی تمام مهندسان ایرانی

دانلود جزوات برتر مهندسی

دانلود مقالات علمی و پژوهشی

دانلود کتاب ها و مجله های آموزشی و ...

ایمیل



فروشگاه سایت

SHahreMohandesan.ir

info@shahremohandesan.com





جمهوری اسلامی ایران
دانشگاه صنعتی شریف

دانشکده مهندسی برق

الکترونیک ۲

مدرس: دکتر باغستانی

پاییز ۸۷-۸۶

فصل اول

مقدمه

۱-۱ هدف

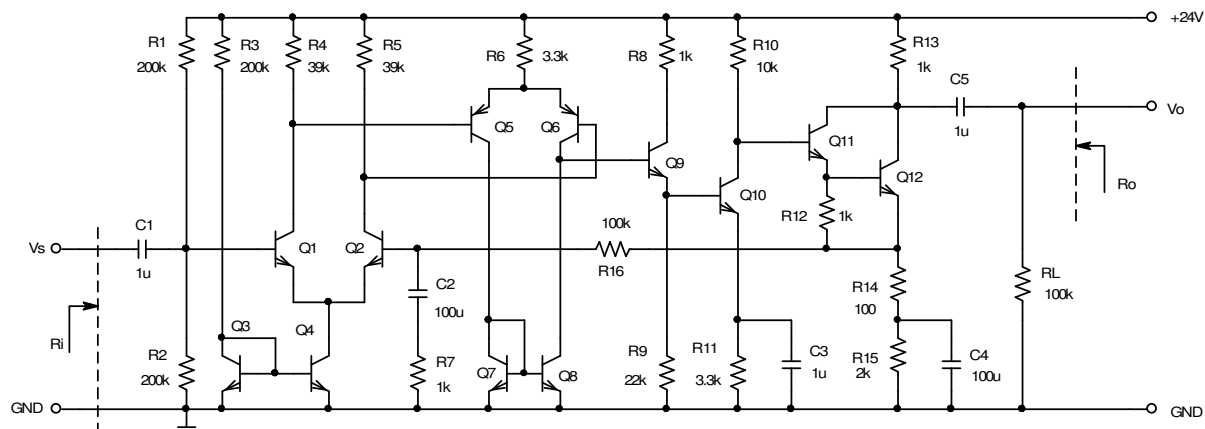
به طور خلاصه هدف از ارائه این درس موارد زیر است:

- آشنایی با برخی از مدارهای استاندارد پایه الکترونیکی نظیر طبقه تفاضلی، منابع جریان، پوش پول، ...
- ایجاد توانایی تجزیه و تحلیل مدارها و سیستم‌های الکترونیکی نظیر مدار داخلی تقویت کننده های عملیاتی، تقویت کننده های صوتی، ...
- طراحی و ساخت سیستم های ساده الکترونیکی، از قبیل منبع تغذیه آزمایشگاهی، فانکشن ژنراتور، ...
- تسلط در استفاده از قوانین و قضایای مداری (KCL ، KVL ، تونن، ...) جهت بدست آوردن مقادیر دقیق پارامترهای مدارها (بهره، مقاومت ورودی، ...)

• تسلط در محاسبه سریع و تقریبی مشخصات مدارهای مفصل. برای مثال در پایان ترم

دانشجویان باید قادر باشند در کمتر از یک دقیقه مشخصات خواسته شده‌ی مدار شکل ۱-۱

را بدست آورند.



شکل ۱-۱ مثالی برای بدست آوردن بهره، مقاومت ورودی و مقاومت خروجی

در این مدار (مقادیر شبیه سازی شده توسط *PSpice* در داخل پرانتز نوشته شده‌اند):

$$R_i \approx R_1 \parallel R_2 = 100k\Omega \quad (99.999k\Omega)$$

$$R_o \approx R_{13} \parallel R_L \approx 1k\Omega \quad (990.099\Omega)$$

$$A_{v_s} \approx \frac{R_{13} \parallel R_L}{R_{14}} \cdot \left(1 + \frac{R_{15}}{R_7} \right) \approx 1000 \quad (1000.8)$$

۲-۱ یاد آوری مفاهیم پایه

در این فصل به مطالبی که در دروس قبل آموخته‌اید، و در این درس به دانستن آنها نیاز است بطور مختصر اشاره می‌شود.

• سیگنال

به کمیات فیزیکی متغیر با زمان (و (یا) مکان)، در صورتیکه حاوی اطلاعات مفید باشند، سیگنال^۱ گویند. در غیر اینصورت به آن نویز^۲ گفته میشود، سیگنال و نویز هر دو حامل انرژی هستند. سیگنال‌ها می‌توانند پریودیک^۳ باشند؛ مانند سیگنال سینوسی یا مربعی، ضربان قلب، ... یا غیرپریودیک باشند؛ مانند سیگنال‌های صوتی، تصویری، فشار یا دمای محیط و ... علاوه بر آن سیگنال‌ها می‌توانند پیوسته^۴ یا گسسته^۵ در زمان یا دامنه باشند (سیگنال‌های آنالوگ^۶ یا دیجیتال^۷).

ساده‌ترین سیگنال بصورت:

$$s(t) = A \sin(\omega t + \varphi) , \quad \omega = 2\pi f$$

تعریف میشود. در این رابطه A دامنه^۸، f فرکانس^۹ و φ فاز^{۱۰} سیگنال نام دارد.

^۱ علامت, Signal

^۲ همهمه, اغتشاش, نوفه, Noise

^۳ متناوب, Periodical

^۴ Continuous

^۵ Discrete

^۶ تشابهی, Analog

^۷ رقمی, Digital

^۸ Amplitude, Magnitude

^۹ بسامد, Frequency

^{۱۰} Phase

در این درس عمدتاً با سیگنال‌های الکتریکی و آنالوگ سر و کار خواهیم داشت. برای بررسی سیگنال

$$v(t) = V_p \sin(\omega t + \varphi) \text{ مثلاً: بنابراین می‌گیرند.}$$

برای تبدیل سیگنال‌های غیر الکتریکی به الکتریکی یا بلعکس، مبدل‌ها^۱ به کار گرفته میشوند. برای

مثال یک سیگنال صوتی - که ماهیتاً یک سیگنال مکانیکی است - توسط میکروفن، تبدیل به سیگنال

الکتریکی شده، پس از تقویت - توسط تقویت کننده الکتریکی - مجدداً توسط بلندگو، تبدیل به سیگنال

صوتی میشود.

• سیستم

هرگاه اجزای یک مجموعه، در ارتباط با یکدیگر، از یک ورودی^۲ مشخص، طبق یک دستورالعمل

خاص، یک خروجی معین ایجاد کند؛ به آن مجموعه یک سیستم^۳ گویند. گاهی اوقات به سیگنال

ورودی، تحریک^۴ و به سیگنال خروجی، پاسخ^۵ گفته می‌شود.

برای بررسی سیستم‌ها، آنها را - با توجه به مشخصات ذاتیشان - به چند گروه تقسیم می‌کنند. از

جمله: خطی^۶ یا غیر خطی^۷، آنالوگ^۸ یا دیجیتال^۹، مستقل^{۱۰} یا وابسته به زمان^{۱۱}، علی^{۱۲} یا غیر علی^{۱۳}. تمام

^۱ تراگردان, Transducer

^۲ توجه شود که ورودی و خروجی خود نیز یک مجموعه هستند؛ که برای مفهوم تر بودن جمله، از ذکر "مجموعه" بعد از "ورودی و خروجی" خودداری شده است.

^۳ سامانه, System

^۴ Excitation

^۵ Response

^۶ Linear Systems

^۷ Nonlinear Systems

^۸ Analog Systems

^۹ Digital Systems

^{۱۰} Time Invariant Systems

^{۱۱} Time Variant Systems

^{۱۲} Causal Systems

^{۱۳} Non-Causal Systems

سیستم هایی که در این درس بررسی می شوند، علی و مستقل از زمان و اکثر سیستم ها آنالوگ و خطی هستند.

• مدل

برای بررسی علمی سیستم ها و اجزای آن معمولاً سعی میشود خاصیت عناصر و ارتباط بین خروجی و ورودی سیستم را بکمک روابط ریاضی توصیف نمود، به این عمل *مدلسازی*^۱ گویند. تابع ریاضی که سیستم یا عنصر را توصیف می کند، *مدل*^۲ نامیده می شود.

• عناصر اصلی مدارهای الکتریکی

یک سیستم الکتریکی، طبق تعریف از مجموعه ای از اجزای الکتریکی تشکیل شده است. به این اجزاء، *عناصر*^۳ الکتریکی گویند. تنوع اجزای الکتریکی بسیار زیاد است. غالب این عناصر را نیز می توان بعنوان یک سیستم الکتریکی فرض نمود، که خود از اجزای کوچکتری تشکیل شده اند. در عمل می توان تمامی اجزای الکتریکی را بکمک مجموعه ای از فقط ۵ عنصر اصلی مدلسازی نمود. به این ۵ جزء، که عبارتند از: *مقاومت*^۴، *خازن*^۵، *خود القا*^۶، *منبع ولتاژ*^۷ و *منبع جریان*^۸، عناصر اصلی مدارهای الکتریکی گویند. دسته بندی عناصر اصلی سیستمهای الکتریکی در شکل ۱-۲ نمایش داده شده است.

¹ Modeling

² Model

³ اجزاء، قطعات، المانها، Components, Elements, Devices

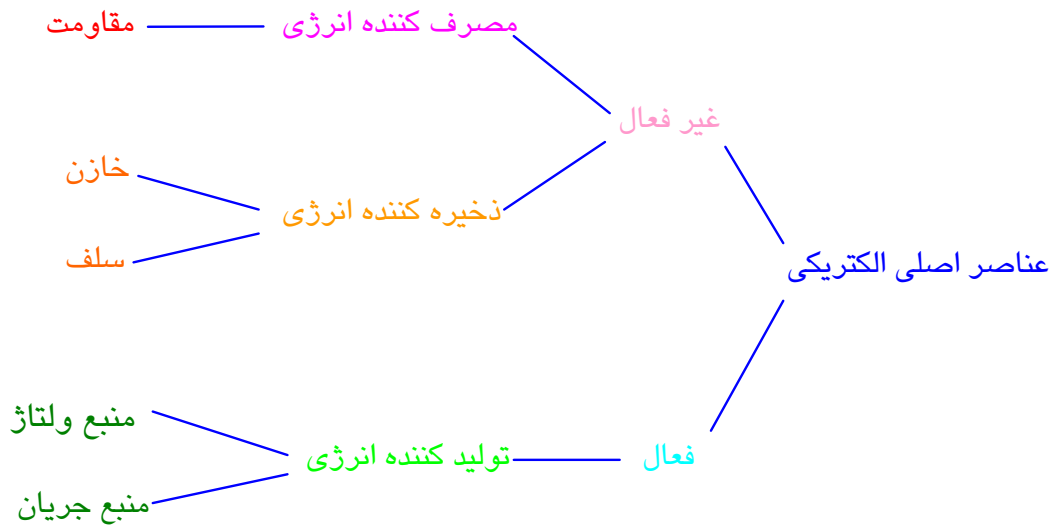
⁴ Resistor

⁵ Capacitor

⁶ سلف، القاگر، بوبین، سیم پیچ، پیچک، Inductor

⁷ Voltage Source

⁸ Current source



شکل ۱-۲ عناصر اصلی سیستم‌های الکتریکی

هر کدام از این عناصر، می‌توانند مستقل^۱ (غیر وابسته) یا وابسته^۲ (غیر مستقل) و خطی^۳ یا غیرخطی^۴ باشند. عناصر غیر وابسته به صورت المان‌های دو سری^۵ مدل می‌شوند، که مشخصه آنها همواره مقدار ثابتی است. عناصر وابسته به صورت المان‌های چهار سری^۶ مدل می‌شوند، که مشخصه خروجی آنها تابعی از پارامترهای ورودی آنها است.

- مقاومت

یک مقاومت الکتریکی ثابت ایده‌آل، یک دوقطبی است که مشخصه‌ی $v-i$ آن از رابطه

(۱-۱) بدست می‌آید.

$$v = R.i, \quad R \equiv \frac{v}{i}, \quad R = R_N = const \quad (1-1)$$

^۱ نا وابسته، Independent

^۲ Controlled, Dependent

^۳ Linear

^۴ Nonlinear

^۵ یک دریچه‌ای، دو قطبی، Two Pole, One Port

^۶ دو دریچه‌ای، چهار قطبی، Four Pole, Two Port

در این رابطه v ولتاژ دو سر مقاومت، i جریان گذرنده از آن و R مقدار^۱ مقاومت است. همانطور که در شکل ۲-۱ مشاهده می‌شود، مقاومت جزو المانهای پسیو^۲ به حساب می‌آید و مصرف کننده است، یعنی انرژی الکتریکی را تبدیل به انرژی غیر الکتریکی (عمدتاً حرارت) می‌نماید. مقدار توان تبدیل شده، از رابطه (۲-۱) قابل محاسبه است.

$$P = \frac{1}{T} \int_{t_1}^{t_2} R \cdot i^2(t) dt = \frac{1}{T} \int_{t_1}^{t_2} \frac{v^2(t)}{R} dt \quad (2-1)$$

از این رابطه، برای جریان‌های DC :

$$P = R \cdot I^2 = \frac{V^2}{R} \quad (2-1 \text{ الف})$$

و برای جریان‌های سینوسی با دامنه V_p بعبارت دیگر I_p :

$$P = \frac{R \cdot I_p^2}{2} = \frac{V_p^2}{2R} \quad (2-1 \text{ ب})$$

محاسبه می‌شود.

- خازن

خازن یک دو قطبی است که مشخصه $v-i$ آن از رابطه (۳-۱) بدست می‌آید. برای یک خازن ایده‌آل $C = Const$ ظرفیت^۳ خازن است.

$$v = \frac{1}{C} \int_{t_1}^{t_2} i(t) dt + V_1 \quad i = C \frac{dv}{dt} \quad (3-1)$$

^۱ در فارسی هم به شیئی که خاصیت مقاومتی دارد (Resistor) و هم به خاصیت آن (Resistance)، "مقاومت" گفته می‌شود.

^۲ غیرفعال، Passive

^۳ Capacitance

خازن نیز جزو عناصر پسیو به حساب می‌آید ولی مصرف کننده انرژی نیست، بلکه انرژی را در میدان الکتریکی خود ذخیره می‌کند، یا انرژی ذخیره شده را به مدار بر می‌گرداند. میزان تغییرات انرژی خازن از رابطه (۴-۱) بدست می‌آید.

$$W_c = \int_{t_1}^{t_2} v_c \cdot i_c \cdot dt + W_0 \quad (4-1)$$

برای جریانهای متناوبِ متقارن، انرژی ذخیره شده در یک نیم‌پریود، در نیم‌پریود بعد به مدار بر گردانیده میشود. بنابراین انرژی ذخیره شده در یک پریود کامل، صفر خواهد بود. برای جریانهای DC:

$$W_c = \frac{1}{2} CV^2 \quad (5-1)$$

اگر از یک خازن، جریان سینوسی $i_c(t) = I_p \sin \omega t$ عبور کند، طبق رابطه (۳-۱) ولتاژ دو سر آن:

$$v_c(t) = \frac{1}{C} \int I_p \sin \omega t \cdot dt$$

بعبارت دیگر:

$$v_c(t) = \frac{I_p}{C\omega} \cdot \cos \omega t = \frac{I_p}{C\omega} \sin \left(\omega t - \frac{\pi}{2} \right)$$

خواهد بود. با مقایسه با یک ولتاژ سینوسی $v_c = V_p \sin(\omega t + \varphi)$ نتیجه میشود:

$$V_p = \frac{I_p}{C\omega}, \quad \varphi = -\frac{\pi}{2} \quad (6-1)$$

یعنی ولتاژ دو سر خازن نسبت به جریان گذرنده از آن 90° پس فاز^۱ (اختلاف فاز منفی، تأخیر فاز) دارد. دامنه ولتاژ متناسب با دامنه جریان و متناسب با عکس ظرفیت خازن و

فرکانس سیگنال است. در ضمن فرکانس جریان و ولتاژ یکسان است. از مقایسه دو رابطه (۱) -

(۱) و (۶-۱)

$$V_C = \frac{1}{C\omega} \cdot I_C, \quad V_R = R \cdot I_R$$

نتیجه می‌گیریم که خازن، برای ولتاژهای سینوسی، مانند یک مقاومت عمل می‌کند که مقدار آن وابسته به ظرفیت خازن و فرکانس ولتاژ است. ولی از آنجایی که بین ولتاژ و جریان اختلاف فاز وجود دارد و تلفاتی هم روی این مقاومت وجود ندارد، پس به آن یک مقاومت حقیقی نمی‌توان گفت؛ به همین دلیل به آن مقاومت ظاهری می‌گویند. البته چون هر نسبت ولتاژ به جریان یک مدار دو سر را، می‌توان مقاومت ظاهری نامید؛ در صورتی که فقط یک خازن داشته باشیم، به مقاومت ظاهری آن راکتانس^۱ خازنی گویند و آنرا با X_C نمایش می‌دهند. لذا خازن برای فرکانس‌های کم ($\omega \rightarrow 0$) مانند مدار باز^۲ ($X_C \rightarrow \infty$)، و برای فرکانس‌های زیاد ($\omega \rightarrow \infty$) مانند اتصال کوتاه^۳ ($X_C \rightarrow 0$) عمل می‌کند.

- سلف

سلف یک دو قطبی است که مشخصه $v-i$ آن از رابطه (۷-۱) بدست می‌آید:

$$v = L \frac{di}{dt}, \quad i = \frac{1}{L} \int_{t_1}^{t_2} v(t) dt + I_1 \quad (7-1)$$

برای یک سلف ایده آل $L = const.$ مقدار^۴ آن می‌باشد.

Reactance¹
O.C.: Open Circuit²
S.C.: Short Circuit³
Inductance، خودالقایی،⁴

سلف نیز جزو عناصر پسیو به حساب می‌آید ولی مصرف کننده انرژی نیست، بلکه انرژی را در میدان مغناطیسی خود ذخیره می‌سازد، یا انرژی ذخیره شده را به مدار باز می‌گرداند. میزان تغییرات انرژی سلف از رابطه (۸-۱) بدست می‌آید:

$$W_L = \int_{t_1}^{t_2} v_L \cdot i_L dt + W_o \quad (8-1)$$

برای جریانهای متناوب متقارن، انرژی ذخیره شده در یک نیم‌پریود، در نیم‌پریود بعد به مدار بر گردانیده میشود. لذا انرژی ذخیره شده در یک پریود کامل، صفر خواهد بود. برای جریانهای DC:

$$W_L = \frac{1}{2} \cdot L \cdot I_L^2 \quad (9-1)$$

سایر مطالبی که برای خازن (و مقاومت) گفته شد، برای سلف هم کمابیش صادق است منجمله برای جریان سینوسی:

$$V_p = L\omega \cdot I_p, \quad \varphi = +\frac{\pi}{2} \quad (10-1)$$

یعنی ولتاژ دو سر سلف، نسبت به جریان گذرنده از آن 90° پیش فاز^۱ (اختلاف فاز مثبت، تقدم فاز) دارد. دامنه ولتاژ متناسب با دامنه جریان، ظرفیت سلف و فرکانس سیگنال است. به $X_L = L\omega$ راکتانس سلف گفته میشود.

سلف برای فرکانس کم ($\omega \rightarrow 0$) مانند اتصال کوتاه ($X_L \rightarrow 0$) و برای فرکانس‌های زیاد ($\omega \rightarrow \infty$) مانند مدار باز ($X_L \rightarrow \infty$) عمل می‌کند.

Lead¹

- منبع ولتاژ

یک منبع ولتاژ^۱ ایده‌آل، یک دو قطبی است که اختلاف پتانسیل دو سر آن همواره مقدار ثابتی باشد.

$$v = v_N = \text{const.} \quad (11-1)$$

به منبع ولتاژی که مقدار لحظه‌ای آن ثابت است (در یک محدوده زمانی، ثابت است) منبع ولتاژ مستقیم^۲ (DC) گویند؛ مانند یک باتری (مثلاً $V = 12V$).
 به منبع ولتاژی که مقدار لحظه‌ای آن دائماً در حال تغییر است - مانند یک ولتاژ سینوسی - منبع ولتاژ متناوب^۳ (AC) گویند؛ (مثلاً ولتاژ برق شهر). توجه شود که برای مثال یک منبع ولتاژ سینوسی با رابطه:

$$v(t) = 10V \sin\left(\frac{10^4}{s}t + \frac{\pi}{6}\right)$$

یک منبع ولتاژ ایده‌آل است، زیرا پارامترهای آن، یعنی: دامنه ($A = 10V = \text{const.}$), فرکانس ($\omega = 10^4 \frac{\text{rad}}{s} = \text{const.}$) و فاز ($\phi = \frac{\pi}{6} = \text{const.}$) همگی ثابت هستند.

منابع ولتاژ می‌توانند وابسته^۴ باشند. در این صورت مدار معادل (مدل) آنها یک چهار قطبی است. مقدار ولتاژ (خروجی) میتواند تابعی از ولتاژ یا جریان ورودی باشد. ضریب تبدیل یک منبع ولتاژ وابسته^۵ به ولتاژ^۶ را بهره ولتاژ^۶ نامند و آنرا با A_v (و گاهی μ) نمایش میدهند. ولتاژ

¹ Voltage Source
² DC: Direct Current
³ AC: Alternating Current
⁴ Controlled, Dependent
⁵ VCVS: Voltage Controlled Voltage Source
⁶ Voltage Gain

ورودی، v_I (و در نتیجه ولتاژ خروجی، v_O) می‌تواند مقداری ثابت (DC) یا متناوب (AC) باشد بنا به تعریف:

$$A_v \equiv \frac{\partial v_O}{\partial v_I} \quad (12-1)$$

و کمیتی بدون واحد است. در یک VCVS ایده‌آل، جریان ورودی $i_I \equiv 0$ است.

ضریب تبدیل یک منبع ولتاژ وابسته به جریان^۱ را مقاومت تقابلی^۲ یا مقاومت انتقالی^۳

گویند و آنرا با R_m نمایش می‌دهند. جریان ورودی، i_I (و در نتیجه ولتاژ خروجی، v_O) می‌تواند DC یا AC باشد. بنا به تعریف:

$$R_m \equiv \frac{\partial v_O}{\partial i_I} \quad (13-1)$$

واحد R_m اهم^۴ بعبارت دیگر $\frac{V}{A}$ است. در یک CCVS ایده‌آل: $v_I \equiv 0$

- منبع جریان

یک منبع جریان^۵ ایده‌آل، یک دو قطبی است که جریان گذرنده از آن همواره مقداری ثابت است.

$$i = i_N = const. \quad (14-1)$$

سایر مطالبی که برای منبع ولتاژ ذکر شد، برای منبع جریان نیز صادق است. ضریب تبدیل

یک منبع جریان وابسته به ولتاژ^۱ را هدایت تقابلی^۲ یا هدایت انتقالی^۳ گویند و آنرا با G_m

نمایش می‌دهند. بنا به تعریف:

¹CCVS: Current Controlled Voltage Source
²Mutual Resistance
³Transresistance
⁴Ohm
⁵Current Source

$$G_m \equiv \frac{\partial i_o}{\partial v_i} \quad (15-1)$$

واحد G_m ، زیمنس^۴ بعبارت دیگر $\frac{A}{V}$ است. برای یک VCCS ایده‌آل: $i_i \equiv 0$.

ضریب تبدیل یک منبع جریان وابسته به جریان^۵ را بهره جریان^۶ گویند و آنرا با A_i (و

گاهی β) نمایش می‌دهند. بنا به تعریف:

$$A_i \equiv \frac{\partial i_o}{\partial i_i} \quad (16-1)$$

A_i کمیتی بدون واحد است. برای یک CCCS ایده‌آل: $v_i \equiv 0$.

تذکره ۱: برای ولتاژها (و جریان‌های) متغیر چهار کمیت تعریف می‌شود:

مقدار لحظه‌ای^۷: وابستگی ولتاژ به زمان را بیان می‌کند؛ یعنی $v = f(t)$. مثلاً:

$$v(t) = V_p \cdot \sin(\omega t + \varphi)$$

دامنه^۸: بیشترین مقدار تغییرات را گویند. در مثال فوق دامنه برابر V_p است.

مقدار متوسط^۹: که در حقیقت مولفه DC سیگنال است، طبق رابطه (۱۷-۱) تعریف

می‌شود:

$$V_{avg} = \frac{1}{T} \int_{t_1}^{t_2} v(t) dt \quad (17-1)$$

این مقدار برای سیگنال‌های پریودیک متقارن در یک پریود برابر صفر است (چرا؟).

VCCS: Voltage Controlled Current Source¹
 Mutual Conductance²
 Transconductance³
 Siemens⁴
 CCCS: Current Controlled Current Source⁵
 Current Gain⁶
 Instantaneous Value⁷
 Amplitude⁸
 Average Value⁹

مقدار موثر^۱: طبق رابطه (۱۸-۱) تعریف می شود:

$$V_{eff} = V_{RMS} = \sqrt{\frac{1}{T} \int_{t_1}^{t_2} v^2(t) dt} \quad (18-1)$$

برای سیگنال های سینوسی $V_{eff} = \frac{V_P}{\sqrt{2}}$ (چرا؟).

تذکر ۲: در برنامه PSpice برای مشخص کردن عناصر فقط یک حرف به کار میرود. در

جدول ۱-۱ نحوه نمایش منابع وابسته ذکر شده است.

جدول ۱-۱ حروف مشخص کننده منابع وابسته

PSpice	کتاب های درسی	منبع
E	$A_v (\mu)$	VCVS
F	$A_i (\beta)$	CCCS
G	G_m	VCCS
H	R_m	CCVS

• دقت در محاسبات و اندازه گیری

بر خلاف مقادیر عددی ریاضی که بطور دلخواه می توان آنها را دقیق^۲ بدست آورد^۳، در دنیای واقعی دقت تولید، و اندازه گیری محدود است. از آن جایی که مقدار واقعی را نمی دانیم چقدر است! (چرا؟) مقدار اندازه گیری شده، معیار بررسی ها قرار می گیرد. طبیعتاً هر قدر دستگاه اندازه گیری دقیقتر و روش

¹ RMS: Root Mean Square, Effective Value
² دقت، Precision

³ مثلاً $\sqrt{2} = 1.41421356237$ یعنی ۲ ممیز، تا بینهایت صفر! و یا عدد π را مثلاً می توان تا ۱۵۰ رقم اعشار بدست آورد یا ...

اندازه‌گیری صحیحتر باشد، مقدار اندازه‌گیری شده به مقدار واقعی نزدیکتر خواهد بود. برای قضاوت در مورد دقت مقدار اندازه‌گیری شده به عبارت دیگر قطعه تولید شده از مفاهیم زیر استفاده می‌شود:

- **مقدار نامی:** بنا به تعریف، مقدار محاسبه شده برای ساخت یک عنصر را *مقدار نامی*^۱ آن کمیت گویند.

- **خطای مطلق:** در صورتیکه خطای اندازه‌گیری قابل اغماض باشد (اندازه‌گیری ایده‌آل)، به اختلاف بین مقدار اندازه‌گیری شده یک کمیت (X_m) و مقدار نامی آن (X_n)، *خطای مطلق*^۲ (E_{abs}) گفته میشود. توجه شود که کمیت^۳ خطای مطلق همان کمیت مقدار نامی است.

$$E_{abs} = X_m - X_n \quad (۱۹-۱)$$

- **خطای نسبی:** میزان خطای مطلق نسبت به مقدار نامی را، *خطای نسبی*^۴ (E_{rel}) گویند. توجه شود که خطای نسبی کمیتی بدون واحد است که معمولاً آنرا برحسب % (در صد) بیان میکنند؛ یا برای دقتهای بالا به ppm^۵ می‌سنجند.

$$E_{rel} = \frac{E_{abs}}{X_n} = \frac{X_m - X_n}{X_n} \quad (۲۰-۱)$$

- **تولرانس:** از آن جایی که هنگام ساخت قطعات، معلوم است که به مقدار محاسبه شده نمی‌توان دست یافت، لذا از قبل محدوده‌ی خطای مجاز تولید را تعریف می‌کنند. به حداکثر خطای مجاز نسبی تولید، *تولرانس*^۱ گویند.

Nominal Value¹
 Absolute Error²
 Dimension³
 Relative Error⁴
 ppm: Parts Per Million (10⁻⁶)⁵

- انحراف معیار: از آنجایی که به هنگام تولید تعداد زیادی قطعه^۲ با مقدار نامی یکسان، مقادیر واقعی یکسان نخواهند بود، بعبارت دیگر هنگام اندازه‌گیری یک کمیت - به دلیل خطا در اندازه‌گیری - مقدار واقعی مشخص نخواهد بود، برای حصول اطمینان بیشتر از مقادیر بدست آمده، از روابط آماری در تعیین مقدار یک کمیت استفاده می‌کنند. برای مثال اگر ولتاژ یک باتری را ده بار متوالی با یک ولت‌متر اندازه‌گیری کنیم، در حالت کلی، ده مقدار مختلف بدست خواهیم آورد. علت این امر وجود نویز، غیر ایده‌آل بودن ولت-متر، ... است. یا اگر صد عدد مقاومت با مقادیر نامی برابر را اندازه‌گیری کنیم (حتی در شرایط ایده‌آل)، صد مقدار مختلف بدست خواهیم آورد! طبق اصول آمار و احتمالات، نزدیکترین مقدار به مقدار واقعی، میانگین^۳ مقادیر اندازه‌گیری شده است.

$$Avg (X) = X_{av} = \frac{\sum_{i=1}^n X_i}{n} \quad (21-1)$$

هر قدر مقادیر اندازه‌گیری شده به هم نزدیکتر باشند، بعبارت دیگر تغییرات مقادیر نسبت به یکدیگر کمتر باشد، دقت بیشتر است. یکی از مفاهیمی که برای بیان این منظور به کار می‌رود واریانس^۴ نام دارد، که طبق رابطه (۲۲-۱) تعریف می‌شود.

$$\sigma = \frac{\sum_{i=1}^n (X_i - X_{av})^2}{(n-1)} \quad (22-1)$$

در عمل، اکثراً از جذر واریانس استفاده می‌کنند، که به آن انحراف معیار^۵ گویند.

¹ Tol.: Tolerance

² عنصر، المان، Element, Component

³ Avg: Average

⁴ Variance

⁵ Standard Deviation

$$s = \sqrt{\sigma} = \sqrt{\frac{\sum_{i=1}^n (X_i - X_{av})^2}{(n-1)}} \quad (۲۳-۱)$$

- تخمین خطا و تقریب در محاسبات: این مطلب درست است که در محاسبات می توان به

هر دقت مطلوب دست یافت، ولی این امر اولاً هزینه بر است (مالی و زمانی)، ثانیاً غیر

ضروری. برای مثال اگر دو عدد مقاومت $R_1 = 6k \Omega$ و $R_2 = 7k \Omega$ را باهم موازی کنیم:

$$R_{eq} = \frac{R_1 \cdot R_2}{R_1 + R_2} = 3.2307692307 \dots k \Omega$$

محاسبه می شود. این مقدار با یک دقت بسیار بالایی (خطای بسیار کمی) بدست آمده است

$(|E_{abs}| < 0.1 \mu\Omega, |E_{rel}| < 3 \cdot 10^{-11})$ (چرا؟). در عمل محاسبه با چنین دقت هایی بی

معنی است؛ زیرا همان طور که میدانیم، در دنیای واقعی مقاومت ها دارای تolerانس هستند.

اگر فرض کنیم تolerانس مقاومت های استفاده شده $Tol. = \pm 10\%$ باشد، در بدترین حالت:

$$R_{eq} = 2.9076923 \dots \dots 3.5538461 \dots k \Omega$$

خواهد بود (چرا؟). بنابراین اگر $R_{eq} \approx 3.2k \Omega$ در نظر گرفته شود مقدار معقولی خواهد

بود. به همین ترتیب اگر $Tol. = \pm 1\%$ باشد، محاسبه $R_{eq} \approx 3.23k \Omega$ قابل قبول است.

به عنوان مثالی دیگر، فرض کنیم دو مقاومت $R_1 = 1k \Omega$ و $R_2 = 1M \Omega$ را باهم به

صورت سری یا موازی ببندیم؛ در این صورت:

$$R_s = R_1 + R_2 = 1.001M \Omega, \quad R_p = \frac{R_1 \cdot R_2}{R_1 + R_2} = 0.999000999 \dots k \Omega$$

حال اگر تلرانس مقاومت‌ها $Tol. = \pm 0.1\%$ باشد، $R_s = 1.001M \Omega$ و

$R_p = 0.999k \Omega$ باید در نظر گرفته شوند. در صورتی که اگر تلرانس مقاومت‌ها

$Tol. = \pm 10\%$ یا حتی $Tol. = \pm 1\%$ باشد:

$$R_s = R_1 + R_2 = 1.001M \Omega \approx 1M \Omega = R_2 \quad \Rightarrow \quad R_s \approx R_2$$

و:

$$R_p = \frac{R_1 \cdot R_2}{R_1 + R_2} = 0.999k \Omega \approx 1k \Omega = R_1 \quad \Rightarrow \quad R_p \approx R_1$$

از مثال‌های فوق نتیجه می‌گیریم که محاسبات فقط تا حد لازم (و معقول) باید دقیق انجام شوند. این "حد لازم" توسط مقدار و تلرانس عناصر بعبارت دیگر نسبت اثر گذاری عناصر در مدار، مشخص می‌شود. اگر دو مقاومت با هم سری باشند، میزان تأثیر مقاومت بزرگتر، در مدار بیشتر است. لذا اگر مقدار مقاومتی "خیلی" بزرگتر از مقاومت دیگر باشد، از اثر مقاومت کوچکتر می‌توان صرف نظر کرد. همچنین اگر دو مقاومت با هم موازی باشند، میزان تأثیر مقاومت کوچکتر، در مدار بیشتر است. لذا اگر مقدار مقاومتی "خیلی" بزرگتر از مقاومت دیگر باشد، از اثر آن می‌توان صرف نظر کرد. بنابراین با توجه به مقدار المان‌های به کار رفته، دقت آنها و نحوه استفاده آنها در مدار، قبل از حل شبکه (معادلات مربوطه)، می‌توان حدود جواب را "تخمین" زده، دقت لازم برای محاسبات را مشخص نمود. در صورتی که ظرفیت عنصری در دقت محاسبات تأثیر قابل توجهی نداشته باشد، آن المان از مدار حذف می‌شود. در مثال فوق بجای سری کردن دو مقاومت، فقط مقاومت R_2 و بجای موازی کردن دو مقاومت، فقط مقاومت R_1 در نظر گرفته شده است. ممکن است

این سوال پیش آید که: محاسبه دو مقاومت سری یا موازی که مسئله پیچیده‌ای نیست؛ پس چرا باید فکر کرد، تخمین زد و یکی از مقاومت‌ها را حذف نمود؟ در جواب باید گفت که:

اولاً: فکر کردن همیشه خوبست! یک مهندس، ماشین حساب نیست که فقط محاسبات را انجام دهد. یک کامپیوتر از سریعترین آدم هم سریعتر و هم دقیقتر محاسبه می‌کند. برتری انسان بر ماشین، فکر کردنش است! فکر کردن باعث می‌شود تا مدار یا سیستم را بهتر بشناسیم. اگر از قبل بتوانیم حدود جواب را تخمین بزنیم، اگر پس از محاسبه به جواب دور از انتظار برسیم، نتیجه می‌گیریم که باید جایی در محاسبات اشتباه کرده باشیم.

ثانیاً: مدارها همواره مانند مثال فوق ساده نیستند. اگر در شبکه‌ای ده عنصر وجود داشته باشد، در حالت کلی حل آن شبکه از روش‌های تحلیلی و بصورت دستی بسیار مشکل یا حتی عملاً غیر ممکن است، در صورتیکه در مدارهای واقعی اکثراً از اثر خیلی از عناصر در مقابل بعضی از آنها می‌توان صرف‌نظر کرده مشخصات خواسته شده مدار را با تقریب خوب بدست آورد. مثلاً ممکن است با حذف المان‌های کم اثر گذار در مدار، از یک دستگاه ۸ معادله، ۸ مجهولی به یک دستگاه ۳ معادله، ۳ مجهولی دست یافت. طبیعتاً حل این دستگاه ساده‌تر و امکان خطای محاسباتی بسیار کمتر است. پس از بدست آوردن جواب‌های تقریبی، در صورت نیاز به دقت‌های بالاتر، می‌توان از برنامه‌های شبیه‌ساز (مانند PSpice) استفاده کرد.

۳-۱ تحلیل شبکه‌های الکتریکی

هر گاه پایه‌های حداقل دو المان الکتریکی به یک دیگر وصل شوند، به آن ترکیب، یک مدار الکتریکی^۱ گویند. محل اتصال پایه‌ها، گره^۲ نامیده می‌شود. اگر چند عنصر به طوری به هم وصل شوند، که تشکیل یک مسیر بسته را دهند، به آن مسیر، یک حلقه^۳ گویند. اگر در فاصله بین دو نقطه مجاور در یک مدار، مسیر جریان قطع باشد، گویند مدار باز^۴ است. اگر در فاصله بین دو نقطه مجاور در یک مدار، المانی وجود نداشته، آن دو مستقیماً به یک دیگر وصل باشند، گویند مدار اتصال کوتاه^۵ شده است. گاهی اوقات به مدارهای مفصلتر، شبکه‌های^۶ الکتریکی گفته می‌شود. هدف از حل شبکه‌های الکتریکی، بدست آوردن ولتاژها و جریان‌های آن شبکه است. به قضایا و قوانین مداری که بکمک آنها می‌توان مدارهای الکتریکی را تحلیل کرد، قضایای شبکه^۷ گویند؛ که در این بخش به معرفی برخی از آنها می‌پردازیم.

• قانون اهم

در سال ۱۸۲۷ میلادی گئورگ زیمون اهم^۸ کتابی^۹ منتشر کرد [1] که در آن ثابت شده بود که رابطه بین ولتاژ دو سر یک هادی با جریان گذرنده از آن یک رابطه خطی است.

¹ Electric Circuit

² Node

³ Mesh

⁴ Open-Circuit

⁵ Short-Circuit

⁶ (Electric) Networks

⁷ Network Theorems

⁸ Georg Simon Ohm (۱۷۸۹-۱۸۵۴) استاد دانشگاه مونیخ

⁹ The Galvanic Circuit Investigated Mathematically

$$v = \frac{\rho \cdot l}{A} i = R \cdot i \quad (۲۴-۱)$$

در این رابطه l طول هادی، A سطح مقطع آن و ρ یک ضریب است که در دمای ثابت برای جنس مشخص هادی، مقداری ثابت می‌باشد. اهم ضریب تناسب را مقاومت^۱ هادی نامید. بعدها به افتخار این دانشمند، این رابطه را قانون اهم^۲ نامیدند.

بعدها این قانون را برای سایر عناصر (غیرخطی در ناحیه خطی شده (مثلاً مقاومت دینامیکی دیود^۳، خازن، سلف، ...) تعمیم دادند. برای مثال می‌توان برای جریان‌های سینوسی قانون اهم را به صورت رابطه (۲۵-۱) بیان کرد:

$$\mathbf{V} = \mathbf{Z} \cdot \mathbf{I} \quad (۲۵-۱)$$

که در این رابطه Z امپدانس^۴ المان دو سر (در حالت کلی ترکیبی از R ، C و L)، \mathbf{V} فازور^۵ ولتاژ و \mathbf{I} فازور جریان نام دارد. امپدانس را به صورت اعداد مختلط^۶ و به فرم کارتیزین^۷ $Z = x + jy$ یا قطبی^۸ $Z = \rho \cdot e^{j\varphi}$ نمایش می‌دهند؛ که j واحد موهومی^۹، ρ دامنه، قدرمطلق یا مقدار^{۱۰} و φ فاز یا زاویه^{۱۱} می‌باشند. رابطه بین این مقادیر طبق:

$$\rho = |Z| = \sqrt{x^2 + y^2} \quad (۲۶-۱) \text{ الف}$$

$$\varphi = \angle Z = \arctan \frac{y}{x} \quad (۲۶-۱) \text{ ب}$$

بیان می‌شود.

Resistance¹
 Ohm's Law²
 رک به فصل ۴ یا درس مدارهای آنالوگ³
 مقاومت ظاهری، Impedance⁴
 Phasor⁵
 Complex Numbers⁶
 Cartesian⁷
 Polar⁸
 Imaginary Unit⁹
 Magnitude¹⁰
 Angel¹¹

در بخش ۱-۲ دیدیم که برای یک خازن:

$$V_p = \frac{I_p}{C\omega}, \quad \varphi = -\frac{\pi}{2} \quad (۶-۱)$$

با مقایسه با رابطه (۱-۲۵) نتیجه می‌گیریم:

$$V_C = Z_C \cdot I_C, \quad Z_C = \frac{1}{j\omega C} = -\frac{j}{\omega C} = \frac{1}{\omega C} \angle -\frac{\pi}{2} \quad (۲۷-۱)$$

چنان که ملاحظه می‌شود، امپدانس خازن فقط دارای مؤلفه موهومی است (مؤلفه حقیقی آن صفر است).

به همین دلیل به "امپدانس" خازن، راکتانس^۱ خازن گویند و آن را با X_C نمایش می‌دهند.

به همین ترتیب برای یک سلف از:

$$V_p = L\omega \cdot I_p, \quad \varphi = +\frac{\pi}{2} \quad (۱۰-۱)$$

و با مقایسه با رابطه (۱-۲۵) نتیجه می‌گیریم:

$$V_L = Z_L \cdot I_L, \quad Z_L = j\omega L = \omega L \angle \frac{\pi}{2} \quad (۲۸-۱)$$

چنان که ملاحظه می‌شود، امپدانس سلف نیز فقط دارای مؤلفه موهومی است (مؤلفه حقیقی آن صفر

است). به همین دلیل به "امپدانس" سلف، راکتانس^۱ سلف گویند و آن را با X_L نمایش می‌دهند.

با مقایسه دو رابطه (۱-۱) و (۱-۲۵) برای جریان سینوسی گذرنده از یک مقاومت:

$$V_p = R \cdot I_p, \quad V_R = Z_R \cdot I_R \Rightarrow Z_R = R = R \angle 0 \quad (۲۹-۱)$$

نتیجه می‌گیریم که امپدانس مقاومت فقط دارای مؤلفه حقیقی است (مؤلفه موهومی آن صفر است). به

همین دلیل به "امپدانس" مقاومت، رزیستانس^۲ گویند و آن را با R نمایش می‌دهند.

¹ Reactance
² Resistance

• قوانین کیرشهف

در سال ۱۸۴۵ گوستاو روبرت کیرشهف^۱، در زمانی که هنوز دانشجو بود، در قالب یک سمینار درسی دو قانون در مورد مدارهای الکتریکی مطرح کرد، که بعداً به عنوان تز دکترای خود از آن دفاع نمود. این قوانین بعدها به افتخار او قوانین کیرشهف^۲ نامیده شدند^۳ [2, 3].

- **قانون جریان:** مجموع جریان‌های وارد شده به یک گره برابر است با مجموع جریان‌های خارج شده از آن گره. در این درس این قانون "KCL"^۴ نامیده می‌شود. در کتب و مقالات این قانون به نامهای دیگری نیز شناخته می‌شود^۵.

$$KCL: \sum_{k=1}^n I_k = 0, \quad n, k \in \mathbf{N} \quad (30-1)$$

- **قانون ولتاژ:** مجموعه ولتاژهای یک حلقه صفر است. در این درس این قانون "KVL"^۶ نامیده می‌شود. در کتب و مقالات این قانون به نامهای دیگری نیز شناخته می‌شود^۷.

$$KVL: \sum_{k=1}^n V_k = 0, \quad n, k \in \mathbf{N} \quad (31-1)$$

قوانین فوق برای جریانهای DC بیان شده بودند؛ که بعداً برای جریانهای AC نیز مورد استفاده گرفتند. این روابط برای سیستم‌های خطی و غیر خطی نیز صادقند. محدودیت این قوانین فقط توسط قانون ماکسول تعیین می‌شود، به عبارت دیگر این روابط تا زمانی که طول ابعاد مدار و المانهای آن در مقایسه با طول موج سیگنال خیلی کوچک هستند، قابل استفاده می‌باشند.

¹ Gustav Robert Kirchhoff

² Kirchhoff's Circuit Laws

³ کیرشهف، علاوه بر دو قانون الکتریکی فوق، سه قانون هم در زمینه اسپکتروسکوپی دارد. وی در سال ۱۸۶۱ سزیوم و روبیدیوم را با همکاری

روبرت بونزن کشف کرد.

⁴ KCL: Kirchhoff's Current Law

⁵ Kirchhoff's first law, Kirchhoff's point rule, Kirchhoff's junction rule, and Kirchhoff's first rule.

⁶ KVL: Kirchhoff's Voltage Law

⁷ Kirchhoff's second law, Kirchhoff's loop (or mesh) rule, and Kirchhoff's second rule

- قضیه تونن

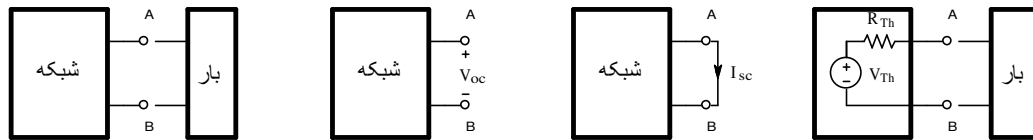
در سال ۱۸۸۳ لئون شارل تونن^۱، با مطالعه قوانین اهم و کیرشهف قضیه معروف^۲ خود را [4] چنین بیان نمود:

بین دو نقطه از هر شبکه خطی؛ که شامل مقاومت، منابع ولتاژ و جریان DC باشد؛ میتوان مدار معادلی در نظر گرفت، که از یک منبع ولتاژ ایده‌آل و یک مقاومت سری با آن تشکیل شده است. بعدها این قضیه چنین تکمیل شد: چنانکه مدار شامل منابع AC باشد؛ در صورتیکه تمام منابع، سینوسی با فرکانس یکسان باشند، مدار معادل از یک منبع ولتاژ با همان فرکانس، سری با یک امپدانس تشکیل می‌شود.

باید توجه شود که مدار معادل تونن از دید یک بار خارجی که به آن وصل می‌شود، با مدار اصلی معادل است. ولی در حال کلی دلیلی ندارد که کلیه خواص این دو مدار با هم یکسان باشند. بار خارجی می‌تواند شامل عناصر خطی یا غیر خطی، مصرف کننده، ذخیره کننده یا تولید کننده انرژی، یا هر ترکیب دلخواه دیگری باشد.

بدست آوردن ولتاژ تونن و مقاومت تونن، در حالت کلی در دو مرحله انجام می‌شود (شکل ۱-۳)؛ اول نسبت به دو نقطه مطلوب، مدار را باز در نظر گرفته ولتاژ را بدست می‌آورند (V_{oc})؛ سپس آن دو نقطه را اتصال کوتاه کرده جریان را بدست می‌آورند (I_{sc}). مقادیر ولتاژ و مقاومت طبق رابطه (۱-۳۲) بدست می‌آید.

¹ Léon Charles Thévenin
² Thévenin's Theorem



شکل ۳-۱ نحوه بدست آوردن ولتاژ و مقاومت تونن

$$V_{Th} = V_{oc} \quad R_{Th} = \frac{V_{oc}}{I_{sc}} \quad (۳۲-۱)$$

• قضیه نورتن

در سال ۱۹۲۶ به طور هم‌زمان و مستقل از یکدیگر، قضیه زیر که قضیه نورتن^۱ نامیده می‌شود، توسط

هانس فردیناند مایر^۲ و ادوارد لآوری نورتن^۳ بیان شد [5].

بین دو نقطه از هر شبکه خطی؛ که شامل مقاومت، منابع ولتاژ و جریان DC باشد؛ میتوان

مدار معادلی را در نظر گرفت، که از یک منبع جریان ایده‌آل و یک مقاومت موازی با آن تشکیل

شده است. بعدها این قضیه چنین تکمیل شد: چنانکه مدار شامل منابع AC باشد؛ در صورتی

که تمام منابع، سینوسی با فرکانس یکسان باشند، مدار معادل از یک منبع جریان با همان

فرکانس، موازی با یک امپدانس تشکیل می‌شود.

باید توجه شود که مدار معادل نورتن از دید یک بار خارجی که به آن وصل می‌شود، با مدار اصلی

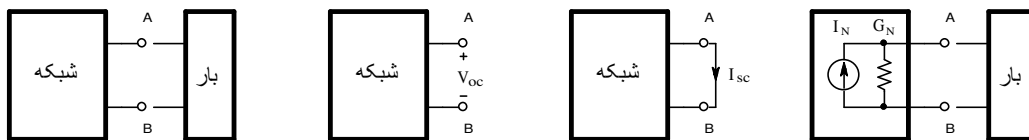
معادل است. ولی در حال کلی دلیلی ندارد که کلیه خواص این دو مدار با هم یکسان باشند. بار خارجی

می‌تواند شامل عناصر خطی یا غیر خطی، مصرف کننده، ذخیره کننده یا تولید کننده انرژی، یا هر ترکیب

دلخواه دیگری باشد.

¹ Norton's Theorem
² Hans Ferdinand Mayer
³ Edward Lawry Norton

بدست آوردن جریان و مقاومت نورتن، در حالت کلی در دو مرحله انجام می‌شود (شکل ۴-۱)؛ اول نسبت به دو نقطه مطلوب، مدار را باز در نظر گرفته ولتاژ را بدست می‌آورند (V_{oc})؛ سپس آن دو نقطه را اتصال کوتاه کرده جریان را بدست می‌آورند (I_{sc}). مقادیر ولتاژ و مقاومت طبق رابطه (۳۳-۱) بدست می‌آید.



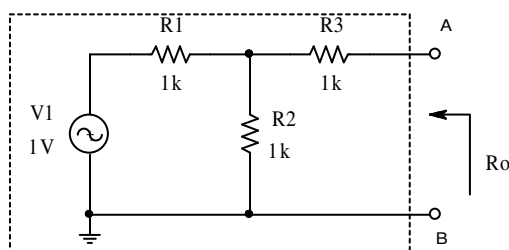
شکل ۴-۱ نحوه بدست آوردن ولتاژ و مقاومت نورتن

$$I_N = I_{sc} \quad G_N = \frac{I_{sc}}{V_{oc}} \quad (R_N = \frac{V_{oc}}{I_{sc}}) \quad (33-1)$$

چنان که ملاحظه می‌شود؛ قضیه نورتن همان قضیه تونن است، که در آن منبع جریان جانشین منبع ولتاژ شده است. از روابط (۳۲-۱) و (۳۳-۱) نتیجه می‌شود:

$$R_N = R_{Th} \quad I_N = \frac{V_{Th}}{R_{Th}} \quad V_{Th} = R_N \cdot I_N \quad (34-1)$$

در صورتی که در شبکه منابع وابسته وجود نداشته باشد، گاهی وقت‌ها ساده‌تر است که بجای بدست آوردن ولتاژ مدار باز و جریان اتصال کوتاه، تمام منابع را صفر کرده مقاومت معادل مدار را بدست آورد. منظور از صفر کردن منابع، یعنی این که منابع ولتاژ را با اتصال کوتاه و منابع جریان را با اتصال باز جانشین نمود.



شکل ۵-۱ مدار مثال ۱-۱

مثال ۱-۱ مقاومت خروجی مدار شکل ۵-۱ را

بدست آورید.

حل: منظور از مقاومت خروجی مقاومت معادل تونن (نورتن) از دید درگاه خروجی (در این مثال

مقاومت دیده شده بین دو پایه A و B) است. در این حالت ولتاژ مدار باز برابر است با:

$$v_{oc} = V_1 \cdot \frac{R_2}{R_1 + R_2} = 1 \cdot \frac{1}{1+1} = 1/2V$$

و جریان اتصال کوتاه عبارت است از:

$$i_{sc} = \frac{V_1}{R_1 + (R_2 \parallel R_3)} \cdot \frac{R_2}{R_2 + R_3} = \frac{1}{1+0.5} \cdot \frac{1}{2} = 1/6mA$$

در نتیجه:

$$R_o \equiv R_{Th} \equiv \frac{v_{oc}}{i_{sc}} = \frac{1/2}{1/6} = 1.5k\Omega$$

تذکر: برای سادگی در نوشتن روابط از ذکر واحدها صرفنظر شده است. ولی باید دقت کرد که

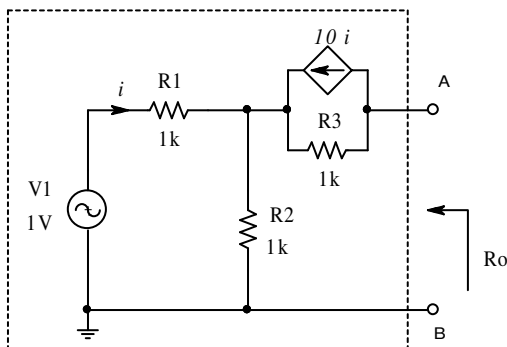
واحدها بر حسب: V ، mA و $k\Omega$ در نظر گرفته شده‌اند.

چنان که ملاحظه می‌شود، با وجود این که این مدار بسیار ساده بوده و فقط شامل یک منبع است، راه

حل نسبتاً طولانی و وقت گیر می‌باشد. در صورتی که اگر منابع را صفر کنیم (در این مدار فقط یک منبع

ولتاژ، که اتصال کوتاه در نظر گرفته می‌شود)، مقاومت معادل برابر است با:

$$R_o \equiv R_{Th} \equiv R_{eq} = R_3 + (R_1 \parallel R_2) = 1.5k\Omega$$



شکل ۶-۱ مدار مثال ۲-۱

مثال ۲-۱ مقاومت خروجی مدار شکل ۶-۱ را

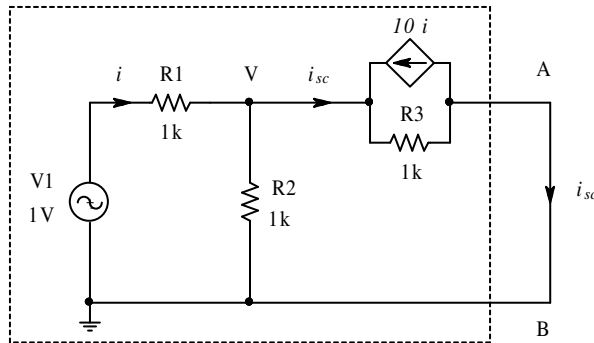
بدست آورید.

حل: در این مدار:

$$i = \frac{V_1}{R_1 + R_2} = 0.5mA$$

$$v_{oc} = V_1 - i \cdot R_1 - 10i \cdot R_3 = -4.5V$$

برای محاسبه جریان اتصال کوتاه با توجه به شکل ۷-۱ داریم:



شکل ۷-۱ نحوه محاسبه جریان اتصال کوتاه برای مدار مثال ۲-۱

$$\begin{cases} \frac{V - V_1}{R_1} + \frac{V}{R_2} + i_{sc} = 0 \\ V = (i_{sc} + 10 \cdot i) \cdot R_3 \\ i = \frac{V_1 - V}{R_1} \end{cases} \Rightarrow \begin{cases} \frac{V - 1}{1} + \frac{V}{1} + i_{sc} = 0 \\ V = (i_{sc} + 10 \cdot i) \cdot 1 \\ i = \frac{1 - V}{1} \end{cases} \Rightarrow \begin{cases} 2V + i_{sc} = 1 \\ V - i_{sc} - 10 \cdot i = 0 \\ V + i = 1 \end{cases}$$

و از حل دستگاه سه معادله - سه مجهولی فوق $i_{sc} = -9/13mA$ و از آن جا:

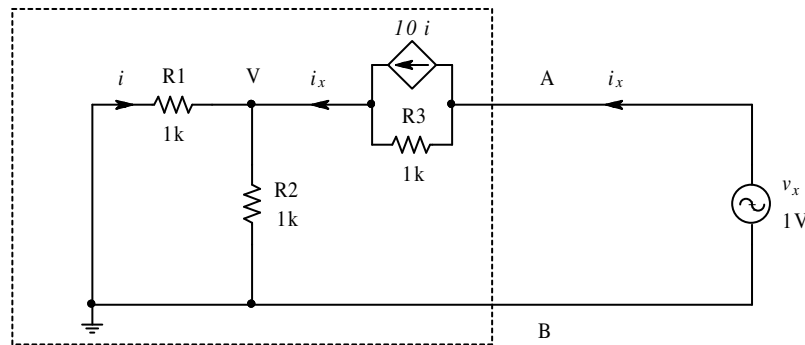
$$R_o \equiv R_{Th} \equiv \frac{v_{oc}}{i_{sc}} = \frac{-9/2}{-9/13} = 6.5k \Omega$$

بدست می آید.

تذکر ۱: در این مدار نمی توان از مقاومت معادل استفاده کرد، زیرا شامل منبع وابسته است!

$$R_o \equiv R_{Th} \equiv R_{eq} = R_3 + (R_1 \parallel R_2) = 1.5k \Omega \neq 6.5k \Omega$$

تذکر ۲: برای محاسبه مقاومت خروجی در مدارهایی که شامل منابع وابسته هستند، روش دیگری وجود دارد که اغلب ساده‌تر از روش فوق است. در این روش نیز کلیه منابع مستقل را صفر می‌کنند. در خروجی یک منبع ولتاژ یا منبع جریان مستقل را قرار داده، نسبت ولتاژ به جریان را محاسبه می‌کنند. در شکل ۸-۱ نحوه استفاده از این روش نمایش داده شده است.



شکل ۸-۱ نحوه محاسبه مقاومت خروجی با استفاده از منبع خارجی برای مدار مثال ۲-۱

$$\begin{cases} v_x = (i_x - 10i)R_3 + i_x (R_1 \parallel R_2) \\ i = -i_x \cdot \frac{R_2}{R_1 + R_2} \end{cases} \Rightarrow v_x = \left[\left(1 + 10 \cdot \frac{R_2}{R_1 + R_2} \right) R_3 + (R_1 \parallel R_2) \right] i_x = 6.5i_x$$

و در نتیجه:

$$R_o \equiv R_{Th} \equiv \frac{v_x}{i_x} = 6.5k \Omega$$

• اصل جمع آثار

همانطور که اشاره شد، برای تحلیل کلیه شبکه‌های الکتریکی، قوانین اهم و کیرشهف کفایت می‌کنند. قوانین دیگر مداری به نحوی برگرفته از قوانین فوق بوده در شرایط خاص ممکن است باعث ساده‌تر

شدن تحلیل مدار شوند. طبیعتاً این قوانین محدودیت‌هایی دارند که نمی‌توان در تمام موارد از آنها استفاده کرد. یکی از این قوانین، اصل جمع آثار^۱ است که به صورت زیر بیان می‌شود:

پاسخ یک سیستم خطی به چند تحریک، برابر است با حاصل جمع پاسخهای سیستم به تک تک تحریک‌ها. بنابراین برای بدست آوردن ولتاژ یک گره یا جریان یک شاخه در یک شبکه که شامل چند منبع است، بدین طریق عمل می‌شود: همه منابع بجز یکی را صفر کرده، جواب را برای این منبع بدست می‌آوریم. سپس بار دیگر مدار را برای منبع دوم حل می‌کنیم. این عمل آنقدر تکرار می‌شود، تا اثر کلیه منابع بر روی مدار بدست آید. جواب مسئله عبارت است از مجموع جواب‌های حاصله.

تذکر: در صورتی که مدار شامل منابع وابسته باشد، آنها را باید همزمان با منابع مستقلی که به آن وابسته هستند، در نظر بگیریم. یعنی این که: نمی‌توان آنها را فعال در نظر گرفت، در صورتی که منبع اصلی صفر است؛ یا هنگامی که میخواهیم پاسخ مدار را نسبت به یک منبع مستقل بدست آوریم، نمی‌توان آن منبع وابسته را صفر کرد.

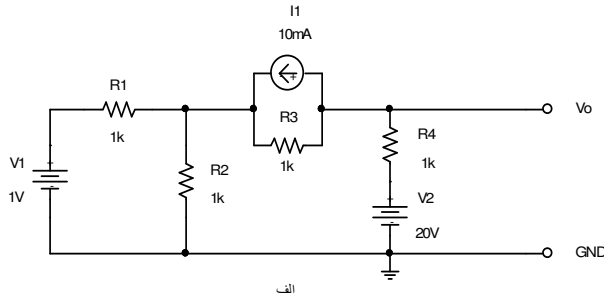
مثال ۳-۱ در مدار شکل ۹-۱ الف؛ V_o را با استفاده از قضیه جمع آثار محاسبه کنید.

حل: مدار شامل سه منبع غیر وابسته است، لذا ولتاژ خروجی از مجموع سه مؤلفه V_o' ، V_o'' و V_o''' حاصل می‌شود. در شکل ۹-۱ ب، مؤلفه مدار که بکمک آن اثر منبع V_1 بررسی می‌شود، نشان داده شده است. در این شکل دو منبع دیگر صفر شده‌اند، یعنی I_1 با یک مدار باز و V_2 با یک اتصال کوتاه جانشین شده‌اند. بنابراین مدار به صورت ساده‌ای، که شامل فقط یک منبع و چند مقاومت است در می

^۱ جمع اثرها، سوپروپوزیسیون، Superposition

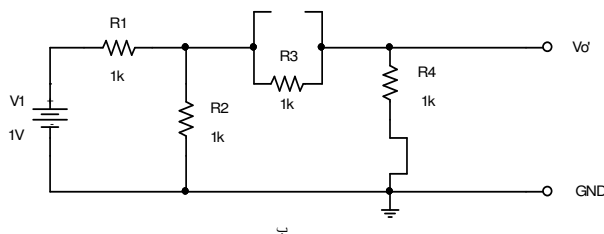
آید. مقاومت‌های دیده شده از سوی $R1$ را به صورت یک مقاومت معادل (R') در نظر گرفته و بکمک

تقسیم ولتاژ بین این دو مقاومت، مؤلفه ولتاژ خروجی متأثر از این منبع: $V_o' = 0.2V$ بدست می‌آید.



$$= V_o' + V_o'' + V_o'''$$

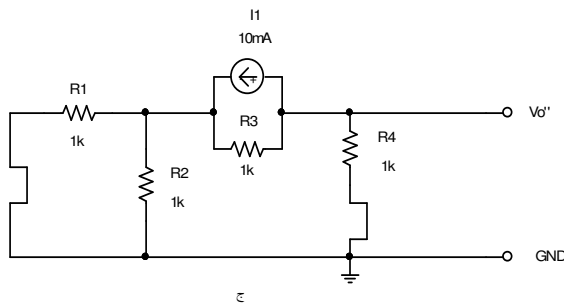
=



$$R' = R2 \parallel (R3 + R4) = \frac{2}{3} k\Omega$$

$$V_o' = \frac{R'}{R + R1} \cdot V1 \cdot \frac{R4}{R4 + R3} = 0.2V$$

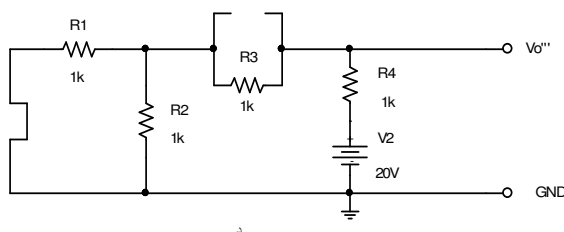
+



$$R'' = (R1 \parallel R2) + R4 = 1.5k\Omega$$

$$V_o'' = I1 \cdot \frac{R3}{R3 + R''} \cdot R4 = -4V$$

+



$$R''' = R3 + (R1 \parallel R2) = 1.5k\Omega$$

$$V_o''' = \frac{R'''}{R''' + R4} \cdot V2 = 12V$$

شکل ۹-۱ نحوه حل شبکه بکمک قضیه جمع آثار: الف- مدار مثال ۱-۳، ب- مؤلفه مدار

به تحریک $V1$ ، ج- مؤلفه مدار به تحریک $I1$ و د- مؤلفه مدار به تحریک $V2$

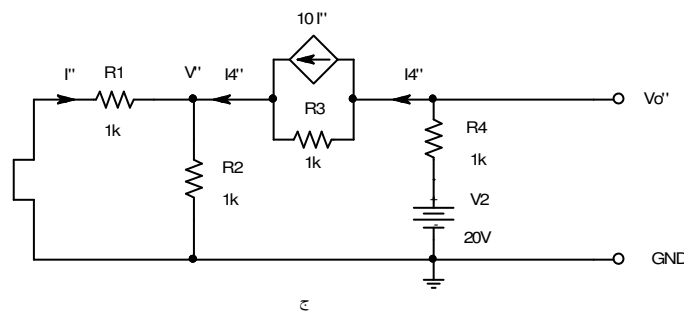
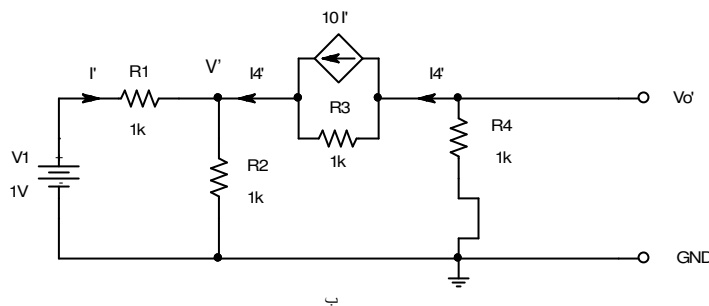
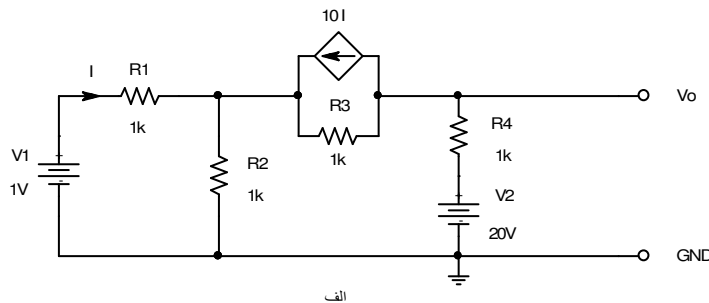
به همین نحو در شکل ۹-۱ ج، فقط $I1$ مؤثر بوده $V1$ و $V2$ با اتصال کوتاه جانشین شده‌اند.

بکمک در نظر گرفتن مقاومت معادل و استفاده از رابطه تقسیم جریان، $V_o'' = -4V$ بدست می‌آید.

بالاخره از شکل ۹-۱ د پاسخ به $V2$ محاسبه میشود ($V_o''' = 12V$). در نتیجه:

$$V_o = V_o' + V_o'' + V_o''' = 0.2V - 4V + 12V = 8.2V$$

مثال ۴-۱ در مدار شکل ۱۰-۱ الف؛ V_o را با استفاده از قضیه جمع آثار محاسبه کنید.



شکل ۱۰-۱ نحوه حل شبکه شامل منبع وابسته، بکمک قضیه جمع آثار: الف- مدار مثال ۴-۱،

ب- مؤلفه مدار به تحریک $V1$ ، ج- مؤلفه مدار به تحریک $V2$

حل: مدار شامل سه منبع - دو منبع مستقل و یک منبع وابسته - است. در شکل ۱۰-۱ ب، اثر V_1 بر

روی مدار بررسی می شود؛ لذا $V_2 = 0$ قرار داده میشود. در این حالت چون $I' \neq 0$ ، لذا نمی توان منبع

جریان را صفر کرد، زیرا: $I_{Current Source} = 10 \times I' \neq 0$ و در نتیجه:

$$\begin{cases} I' = \frac{V_1 - V'}{R_1} \\ I' + I_4 - \frac{V_1}{R_2} = 0 \\ V' + (I_4 - 10 \cdot I') \cdot R_3 + I_4 \cdot R_4 = 0 \end{cases} \Rightarrow \begin{cases} V' = 1 - I' \\ 2I' + I_4 = 1 \\ 11I' - 2I_4 = 1 \end{cases} \Rightarrow \begin{cases} I' = 0.2mA \\ I_4 = 0.6mA \end{cases}$$

$$V_o' = -I_4 R_4 = -0.6V$$

به همین ترتیب اثر V_2 بر روی مدار، بکمک شکل ۱۰-۱ ج محاسبه می شود.

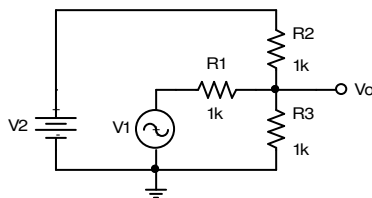
$$\begin{cases} V_2 - I_4'' R_4 - (I_4'' - 10I'') R_3 - I_4'' (R_1 \parallel R_2) = 0 \\ I'' = -I_4'' \cdot \frac{R_2}{R_1 + R_2} \end{cases} \Rightarrow \begin{cases} \frac{5}{2} I_4'' - 10I'' = 20 \\ I'' = -\frac{1}{2} I_4'' \end{cases} \Rightarrow I_4'' = 2.67mA$$

$$V_o'' = V_2 - I_4'' R_4 = 17.33V$$

$$V_o = V_o' + V_o'' = -0.6V + 17.33V = 16.73V$$

بنابراین:

مثال ۵-۱ در مدار شکل ۱۱-۱ ولتاژ خروجی $v_o(t)$ را با فرض



شکل ۱۱-۱ مدار مثال ۵-۱

$v_1(t) = 6V \sin(1000t)$ و $V_2 = 15V$ بدست آورید.

حل: چون این مدار ساده است، به صورت ذهنی و بدون رسم

شکل های مراحل مختلف، روابط نوشته می شوند

$$V_o = \frac{R_2 \parallel R_3}{R_1 + (R_2 \parallel R_3)} \cdot V_1 + \frac{R_1 \parallel R_3}{R_2 + (R_1 \parallel R_3)} \cdot V_2 = \frac{1}{3} \cdot (V_1 + V_2) = (2 \sin(1000t) + 5)V$$

• قضیه میلر

در سال ۱۹۱۹ یا ۱۹۲۰ جان میلر^۱ در مقاله‌ای قضیه زیر را مطرح کرد، که بنام او "قضیه میلر" نامیده

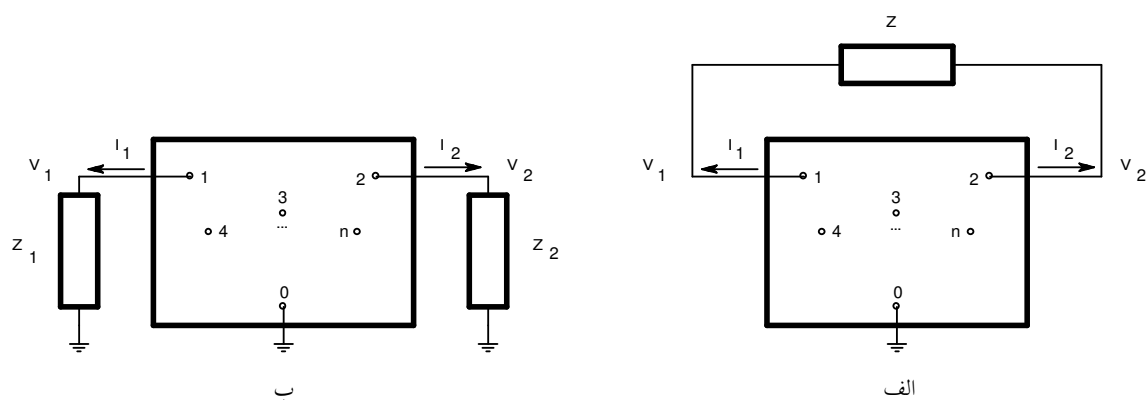
می‌شود [6].

هرگاه در یک شبکه چند سر - که یک سر آن زمین شده باشد - یک امپدانس بین دو سر از

آن شبکه قرار داشته باشد، می‌توان بجای آن امپدانس دو امپدانس بین هر کدام از سرها و زمین

قرار داد. در صورتی که نسبت ولتاژهای بین دو سر و زمین معلوم باشد، مقدار امپدانس‌ها را می

توان از رابطه (۳۵-۱) بدست آورد. (شکل ۱۲-۱)



شکل ۱۲-۱ توضیح قضیه میلر: الف- امپدانس شناور بین دو گره ۱ و ۲

ب- تجزیه آن به دو امپدانس بین گره ۱ و زمین؛ و گره ۲ و زمین

$$K = \frac{V_2}{V_1} \Rightarrow Z_1 = \frac{Z}{1-K}, \quad Z_2 = \frac{K \cdot Z}{K-1} \quad (35-1)$$

اثبات قضیه میلر: از شکل ۱۲-۱ الف:

¹ John M. Miller

$$Z = \frac{V_1 - V_2}{I_1}, \quad I_2 = -I_1 \quad (36-1)$$

و از شکل ۱۲-۱ ب:

$$Z_1 = \frac{V_1}{I_1}, \quad Z_2 = \frac{V_2}{I_2} \quad (37-1)$$

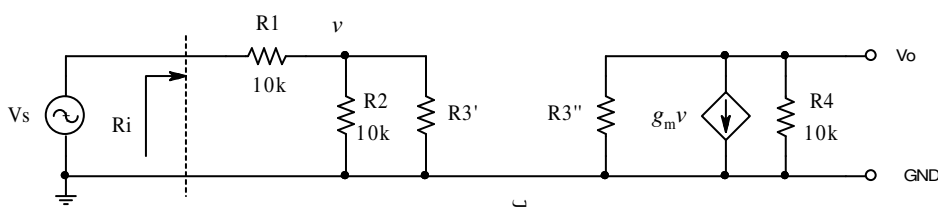
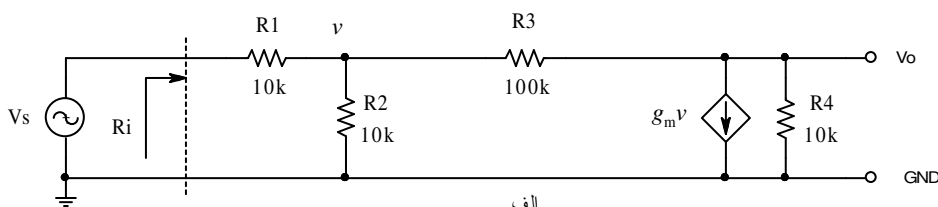
با جانشینی (۳۷-۱) در (۳۶-۱):

$$Z = \frac{V_1 - V_2}{I_1} = \frac{V_1 - K \cdot V_1}{I_1} = Z_1 \cdot (1 - K) \Rightarrow Z_1 = \frac{Z}{1 - K}$$

و

$$Z = \frac{V_1 - V_2}{I_1} = \frac{V_2 / K - V_2}{-I_2} = Z_2 \cdot (1 - 1/K) \Rightarrow Z_2 = \frac{K \cdot Z}{K - 1}$$

مثال ۶-۱ مقاومت ورودی $(R_i \equiv \frac{V_s}{i_s})$ مدار شکل ۱۳-۱ الف را با فرض $g_m = 10 \text{ mA/V}$ بدست



شکل ۱۳-۱ الف- مدار مثال ۶-۱ و ب- تجزیه مقاومت R_3 به دو مقاومت با استفاده از قضیه میلر

آورید.

حل: طبق قضیه میلر می توان مقاومت شناور R_3 را با دو مقاومت R_3' و R_3'' جانشین کرد به طوری

که:

$$\begin{cases} K = \frac{V_o}{v} = -g_m(R_4 \parallel R_3'') \\ R_3'' = \frac{K \cdot R_3}{K - 1} \end{cases}$$

و از آنجا با حل سیستم دو معادله و دو مجهول فوق $K = -91$ و $R_3'' = 98.913k\Omega$ و با جای گذاری در

$$(1-35), R_3' = 1.087k\Omega \text{ و از شکل 1-13 ب:}$$

$$R_i = R_1 + (R_2 \parallel R_3') = 10k\Omega + (10k\Omega \parallel 1.087k\Omega) = 10.981k\Omega$$

بدست می آید.

تذکر ۱- توصیه اکید می شود که مسئله فوق را به کمک قوانین کیرشهف حل کنید.

تذکر ۲- توصیه اکید می شود که سیستم دو معادله و دو مجهولی فوق را حل کنید.

تذکر ۳ - چنان که به دو توصیه فوق عمل کنید، مشاهده خواهید کرد که حتی در این مدار ساده -

بر خلاف تصور - محاسبات وقت گیر بوده احتمال اشتباه زیاد است. خوشبختانه در مدارهای عملی

واقعی، اکثراً اثر مقاومت شناور (در این مثال R_3) در خروجی کم است و عملاً خودش در خروجی

ظاهر می شود ($R_3'' \approx R_3$)، به عبارت دیگر $|K| \gg 1$. بنابراین می توان از این خاصیت استفاده کرده،

جواب را با خطای کم، در زمان کوتاه و امکان اشتباه محاسباتی کم؛ بدست آورد. در عمل همواره -

مستقل از این که مقاومت شناور در خروجی چگونه تأثیر کند - خود مقدار آنرا در خروجی در نظر

گرفته مسئله را حل می کنند. پس از بدست آوردن جواب، چنان که فرض فوق اشتباه بود، یک بار دیگر

مسئله را به کمک این جواب حل می کنند (روش سعی و خطا^۱). برای مثال مسئله فوق را از این روش

حل می کنیم:

$$K = \frac{V_o}{v} = -g_m(R_4 \parallel R_3'') \approx -g_m(R_4 \parallel R_3) = -10mA/V \cdot (10k\Omega \parallel 100k\Omega) \approx -90.9$$

^۱ آزمون و خطا، Trial and Error

بنابراین خطای محاسباتی R_3' حدوداً ۱٪ است ($|E_{rel}(R_3'')| \approx 1\%$) چرا؟ و از آنجا خطای محاسباتی^۲

K و در نتیجه R_3' حدود ۱،۰٪ بوده (چرا؟) دیگر لزومی به اصلاح جواب نیست. در نتیجه:

$$R_3' = \frac{R_3}{1-k} = \frac{100k\Omega}{1+90.9} \approx 1.088k\Omega$$

$$R_i = R_1 + (R_2 \parallel R_3') = 10k\Omega + (10k\Omega \parallel 1.088k\Omega) = 10.981k\Omega \approx 11k\Omega$$

مثال ۷-۱ مثال ۶-۱ را با فرض $g_m = 1mA/V$ و $R_3 = 10k\Omega$ حل کنید.

حل:

$$K = \frac{V_o}{v} = -g_m(R_4 \parallel R_3'') \approx -g_m(R_4 \parallel R_3) = -1mA/V \cdot (10k\Omega \parallel 10k\Omega) = -5$$

بنابراین خطای محاسباتی $|E_{rel}(R_3'')| \approx 20\%$ (چرا؟). و از آنجا $|E_{rel}(K)| \approx 10\%$ (چرا؟) و لذا مطمئناً

$$|E_{rel}(R_i)| < 2\% \text{ (چرا؟)}$$

$$R_3' = \frac{R_3}{1-k} = \frac{10k\Omega}{1+5} \approx 1.67k\Omega$$

$$R_i = R_1 + (R_2 \parallel R_3') = 10k\Omega + (10k\Omega \parallel 1.67k\Omega) = 11.43k\Omega$$

در این مثال نیز خطای محاسباتی کم بوده (خطای واقعی محاسبه مقاومت ورودی کمتر از ۱٪ است!)

نیاز به اصلاح جوابها نیست. در صورتی که این دقت کافی نباشد، یک بار دیگر مقدار K را با R_3''

بدست آمده، حساب می‌کنیم:

$$R_3'' = \frac{K \cdot R_3}{K-1} = \frac{-5 \cdot 10k\Omega}{-5-1} \approx 8.333k\Omega$$

$$K = -g_m(R_4 \parallel R_3'') = -1mA/V \cdot (10k\Omega \parallel 8.333k\Omega) = -4.546$$

¹ مقدار خطای محاسباتی به طور دقیق قابل حصول است (ر. ک. به پیوست ۱-۱)

² برای بررسی میزان خطای محاسباتی ترکیب مقاومتها ر. ک. به پیوست ۲-۱

و اگر باز دقت محاسبه K برای ما کافی نباشد:

$$R_3'' = \frac{K \cdot R_3}{K - 1} = \frac{-4.546 \times 10k\Omega}{-4.546 - 1} \approx 8.197k\Omega$$

$$K = -g_m (R_4 \parallel R_3'') = -1mA/V \cdot (10k\Omega \parallel 8.197k\Omega) = -4.5046k\Omega$$

و این عمل را می‌توان آن قدر ادامه داد تا به دقت مطلوب دست یافت (جواب نهایی: $K = -4.5$).

بنابراین اگر مقدار R_i مطلوب باشد، با همان محاسبه اولیه به جواب می‌رسیم و اگر مقدار K مطلوب

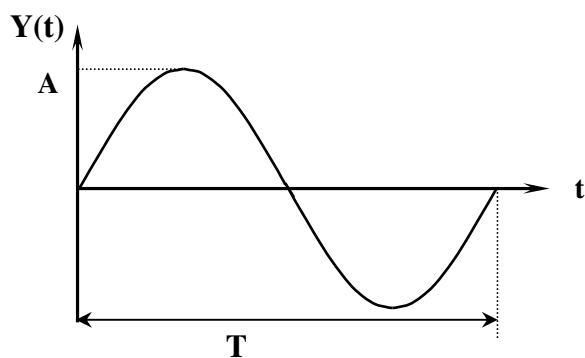
باشد، جواب مرحله دوم قابل قبول است.

۴-۱ بررسی فرکانسی شبکه‌های الکتریکی

در بخش قبل دیدیم که برای تحیل شبکه‌ها به کمک قوانین ذکر شده (بجز KCL و KVL) منابع باید یا DC باشند یا اگر AC هستند همگی سینوسی و دارای فقط یک فرکانس باشند. ولی در عمل سیگنال‌های واقعی در حالت کلی غیر سینوسی بوده، دارای مولفه‌هایی از فرکانس‌های مختلف هستند. در چنین مواقعی میتوان برای بررسی شبکه‌ها از تبدیل فوریه^۱ و دیاگرام بُد^۲ استفاده کرد.

۱-۴-۱ طیف فرکانسی

شکل موج‌های ساده را به آسانی می‌توان بر حسب تابعی از زمان نمایش داد برای مثال شکل ۱-۴-۱



شکل ۱-۴-۱ نمایش یک سیگنال سینوسی بر حسب زمان

تابع: $y = A \sin \omega t$ را نمایش میدهد، که در

این رابطه: A دامنه، $\omega = 2\pi f$ ، $f = \frac{1}{T}$

فرکانس و T پریود^۳ سیگنال می‌باشد.

نمایش یک تابع بر حسب زمان را

اصطلاحاً نمایش آن در میدان زمان^۴ گویند.

اگر فرضاً سیگنالی داشته باشیم که از

مجموعه‌ای از سیگنال‌های سینوسی تشکیل شده باشد، مثلاً:

¹ Jean Baptiste Joseph Fourier

² Handrik Wade Bode

³ زمان تناوب, Period

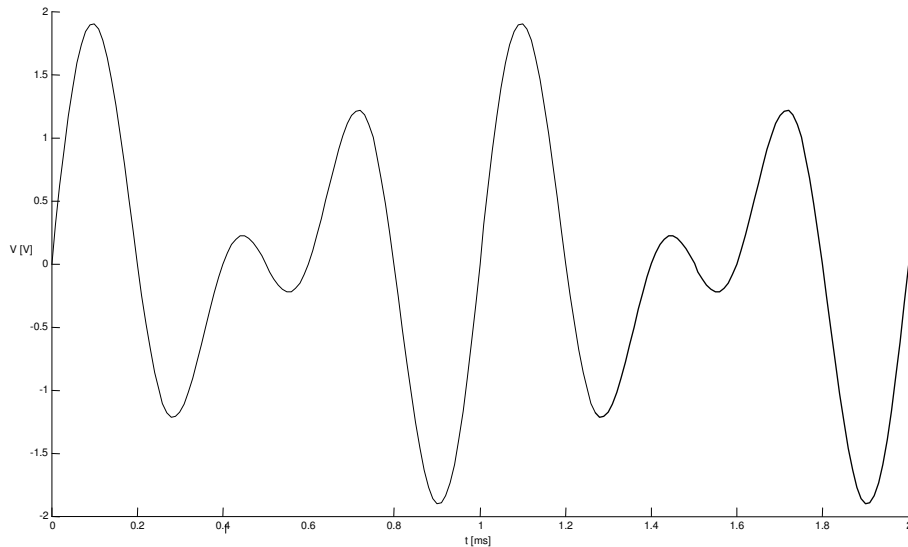
⁴ حوزه زمان, Time-Domain

$$y(t) = A_1 \sin \omega_1 t + A_2 \sin \omega_2 t + \dots + A_n \sin \omega_n t$$

دیگر این تابع براحتی قابل نمایش و بررسی نمی باشد، برای مثال سیگنال نسبتاً ساده‌ی:

$$y = \sin 2\omega t + \sin 3\omega t$$

در شکل ۱۵-۱ نمایش داده شده است.

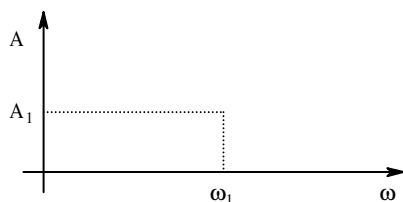


شکل ۱۵-۱ یک سیگنال ترکیبی، متشکل از دو سینوسی با دامنه های مساوی و فرکانسهای ۲:۳

به همین دلیل در بعضی مواقع ساده‌تر خواهد بود که روش دیگری برای نمایش سیگنال‌های مختلط

پیدا کرد. اگر توجه کنیم که تابع $y = A_1 \sin \omega_1 t$ با دو پارامتر دامنه (A_1) و فرکانس ($\omega_1 = 2\pi f_1$)

مشخص می‌شود^۱، این تابع را میتوان بر حسب فرکانس نیز نمایش داد.



شکل ۱۶-۱ نمایش یک سیگنال سینوسی در حوزه فرکانس

این نحوه نمایش سیگنال را، نمایش در میدان

فرکانس^۲ گویند (شکل ۱۶-۱). لذا نمایش یک

سیگنال سینوسی در حوزه زمان، متناظر است با یک

^۱ فعلاً برای سادگی از فاز صرف‌نظر می‌کنیم. در عمل مطالبی که برای دامنه گفته می‌شود، برای فاز نیز به طور مشابه قابل استفاده است.

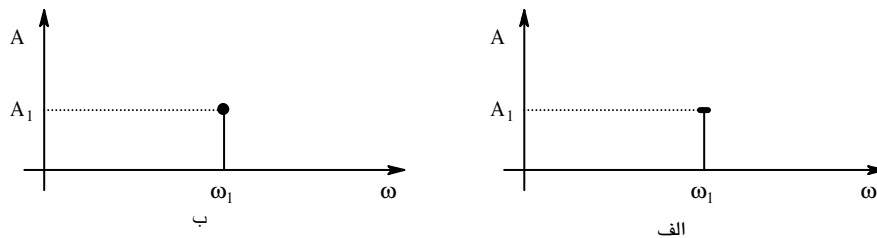
^۲ حوزه فرکانسی، Frequency Domain.

“نقطه” در حوزه فرکانس! طبیعتاً نمایش یک نقطه به مراتب ساده‌تر از نمایش یک سینوسی است!

در عمل اکثراً برای این که نقطه در صفحه به خوبی قابل رؤیت نیست، این نقطه را مانند شکل ۱۷-۱

الف توسط محل برخورد دو قطعه خط نمایش میدهند گاهی اوقات نیز یک خط و یک دایره برای این

منظور به کار گرفته میشود (شکل ۱۷-۱ ب).



شکل ۱۷-۱ نحوه دیگر نمایش یک سیگنال سینوسی در حوزه فرکانس

تذکر: به وسیله اندازه‌گیری که سیگنال‌ها را در میدان زمان نمایش میدهد، اسیلوسکوپ^۱ و به

دستگاهی که سیگنال‌ها را در میدان فرکانس نمایش میدهد، اسپکتروم‌آنالیزر^۲ گویند.

یک ریاضی‌دان فرانسوی بنام فوریه^۳ ثابت کرد که هر سیگنال را می‌توان از میدان زمان به میدان

فرکانس منتقل نمود و بلعکس [7]. انتقال سیگنال از حوزه زمان به حوزه فرکانس، تبدیل فوریه^۴ و انتقال

سیگنال از میدان فرکانس به میدان زمان، عکس تبدیل فوریه^۵ نامیده میشود.

اگر سیگنال در میدان زمان پریودیک باشد، در میدان فرکانس گسسته است و اگر در میدان زمان

غیرپریودیک باشد، در میدان فرکانس پیوسته است.

^۱ نوسان‌نگار, Oscilloscope

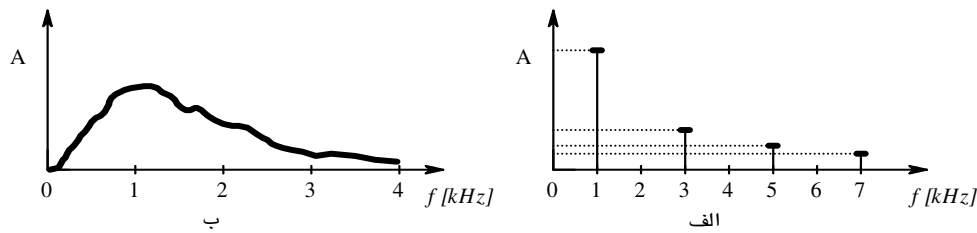
^۲ طیف‌نگار, Spectrum-Analyzer

^۳ Jean Baptiste Joseph Fourier

^۴ FT: Fourier Transform

^۵ IFT: Inverse Fourier Transform

سیگنالهای پریودیک توسط سری فوریه و سیگنالهای غیر پریودیک بکمک انتگرال فوریه^۱ قابل انتقال به میدان فرکانس هستند. به مجموعه مؤلفه‌های سیگنال در میدان فرکانس، طیف^۲ فرکانسی سیگنال گویند. شکل ۱۸-۱ طیف فرکانسی یک موج مربعی (پریودیک) و طیف فرکانسی صوت انسان (غیر پریودیک) را نمایش میدهد.



شکل ۱۸-۱ طیف فرکانسی: الف- سیگنال مربعی با فرکانس 1 kHz ب- صوت انسان

یک موج مربعی متقارن با دامنه A از رابطه (۳۸-۱)، یک موج مثلثی متقارن از رابطه (۳۹-۱) و یک موج دندانه‌اره‌ای از رابطه (۴۰-۱) قابل محاسبه^۳ است.

$$y = \frac{4A}{\pi} \left(\sin x + \frac{1}{3} \sin 3x + \frac{1}{5} \sin 5x + \dots \right) = \frac{4A}{\pi} \sum_{n=1}^{\infty} \frac{1}{2n-1} \sin((2n-1)x) \quad (38-1)$$

$$y = \frac{8A}{\pi^2} \left(\sin x - \frac{1}{9} \sin 3x + \frac{1}{25} \sin 5x + \dots \right) = \frac{8A}{\pi^2} \sum_{n=1}^{\infty} \frac{(-1)^n}{(2n-1)^2} \sin((2n-1)x) \quad (39-1)$$

$$y = \frac{2A}{\pi} \left(\sin x - \frac{1}{2} \sin 2x + \frac{1}{3} \sin 3x + \dots \right) = \frac{-2A}{\pi} \sum_{n=1}^{\infty} \frac{(-1)^n}{n} \sin(nx) \quad (40-1)$$

در این روابط n عدد صحیح، $x = \omega \cdot t$ ، $\omega = 2 \cdot \pi \cdot f$ ، f فرکانس و A دامنه سیگنال می‌باشد.

علامت منفی مبین 180° اختلاف فاز است.

^۱ ر. ک. به دروس ریاضی و اخبار سیستم

^۲ Spectrum

^۳ برای اطلاع از نحوه محاسبه ضرایب فوریه برای هر سیگنال پریودیک دلخواه به درس ریاضیات مهندسی رجوع کنید.

مثال: یک موج مربعی متقارن با فرکانس $f = 1kHz$ و دامنه $A = 10V$ ، دارای مؤلفه های: $1kHz$ با دامنه $12.73V$ ، $3kHz$ با دامنه $4.42V$ ، $5kHz$ با دامنه $2.55V$ ، ... است.

حال با توجه به مطالب مذکور؛ چنان که در یک شبکه خطی، چند منبع سینوسی با فرکانس های مختلف، یا یک منبع پریودیک غیر سینوسی وجود داشته باشد، می توان - به کمک سری فوریه - بجای آن منبع، چند منبع سینوسی را در نظر گرفته، طبق اصل جمع آثار پاسخ سیستم را به تک تک سیگنال ها بدست آورده، آنها را باهم جمع کرده، جواب نهایی را به کمک عکس تبدیل فوریه، در میدان زمان بدست آورد.

۱-۴-۲ پاسخ فرکانسی

مفهوم پاسخ فرکانسی عبارت است از وابستگی نسبت سیگنال خروجی به سیگنال ورودی یک

سیستم به فرکانس:

$$T(\omega) = \frac{s_o(\omega)}{s_i(\omega)} \quad (1-41 \text{ الف})$$

به عبارت دیگر:

$$T(f) = \frac{s_o(f)}{s_i(f)} \quad (1-41 \text{ ب})$$

که در این روابط: سیگنال ها سینوسی، T تابع تبدیل، s_i سیگنال ورودی، s_o سیگنال خروجی،

$\omega = 2\pi f$ و f فرکانس سیگنال ورودی می باشند. توجه شود که پاسخ فرکانسی فقط برای سیستم های

خطی تعریف می شود؛ بنابراین فرکانس خروجی همواره با فرکانس ورودی برابر است (چرا؟).

به علت این که تغییر فرکانس هم باعث تغییر دامنه و هم باعث تغییر فاز می شود، برای مشخص کردن پاسخ فرکانسی دو نمودار در نظر گرفته می شود؛ یک نمودار که وابستگی تغییرات دامنه برحسب فرکانس را نشان می دهد (پاسخ دامنه به فرکانس)،

$$|T(\omega)| = \left| \frac{s_o(\omega)}{s_i(\omega)} \right| \quad (۴۲-۱ \text{ الف})$$

و نمودار دیگر که وابستگی تغییرات فاز برحسب فرکانس را نشان می دهد (پاسخ فاز به فرکانس).

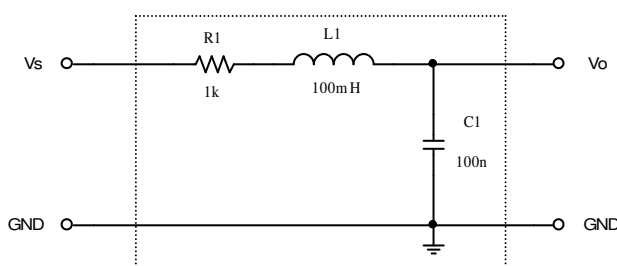
$$\angle T(\omega) = \angle \frac{s_o(\omega)}{s_i(\omega)} = \angle s_o(\omega) - \angle s_i(\omega) \quad (۴۲-۱ \text{ ب})$$

در صورت لزوم برای اطلاع از چگونگی رسم پاسخ فرکانسی به پیوست ۳-۱ مراجعه کنید.

۱-۴-۳ نمودار بُد

از اولین کسانی که از نمودار پاسخ فرکانسی جهت مطالعه رفتار سیستم‌ها استفاده کردند بُد^۱ بود. او محور فرکانس را لگاریتمی، محور فاز را خطی و محور دامنه را برحسب دسی بل^۲ مدرج نمود. به افتخار وی معمولاً نمودار پاسخ فرکانسی را دیاگرام بُد^۳ نامند.

مثال ۸-۱ نمودار بُد مدار شکل ۱۹-۱ در شکل ۲۰-۱ نمایش داده شده است. چنان که ملاحظه



شکل ۱۹-۱ مدار مثال ۸-۱

میشود محدوده فرکانسی از ده هرتز تا صد کیلو هرتز است. اصطلاحاً به نسبت فرکانسی ده به یک، یک دهه^۴ گویند. گاهی اوقات نیز نسبت فرکانسی دو بر

^۱ Handrik Wade Bode

^۲ ر.ک. به پیوست ۴-۱

^۳ Bode-Diagram, Bode-Chart, Bode-Plot

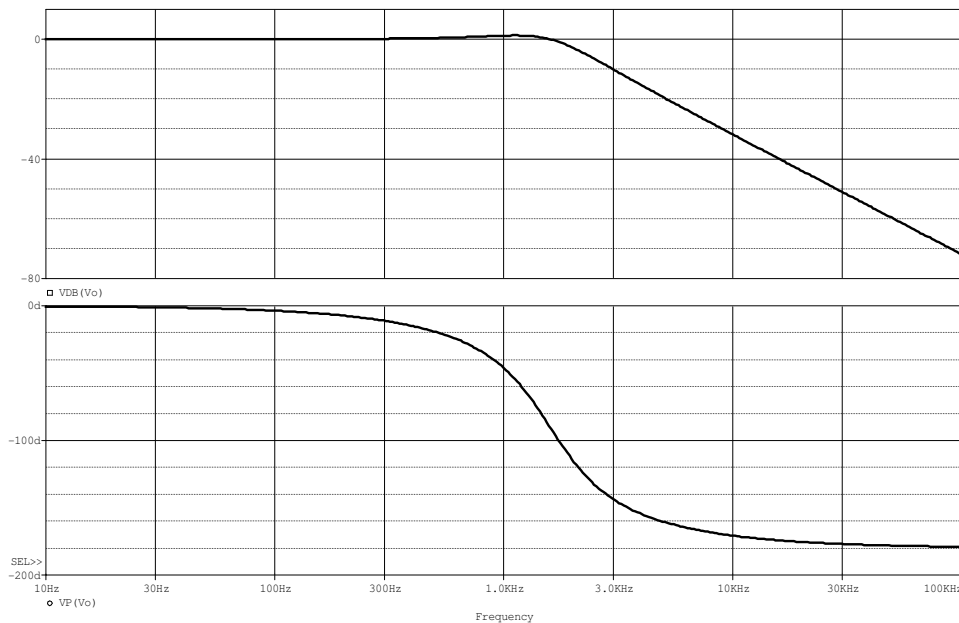
^۴ دکاد، Decade

یک را در نظر می‌گیرند، که به آن یک اکتاو^۱ گویند.

چنان که در شکل ۱۸-۱ مشاهده می‌شود، روند تغییرات پاسخ فرکانسی در یک محدوده وسیع

فرکانسی (نسبت ۱۰۰۰۰ به ۱، ۴ دهه) و محدوده وسیع دامنه (بیش از ۷۰ دسی بل، نسبت ۳۰۰۰ به ۱)

قابل رویت است.



شکل ۲۰-۱ نمودار بد مربوط به مدار شکل ۱۹-۱ (محدوده فرکانسی، ۴ دهه، دامنه برحسب دسی بل)

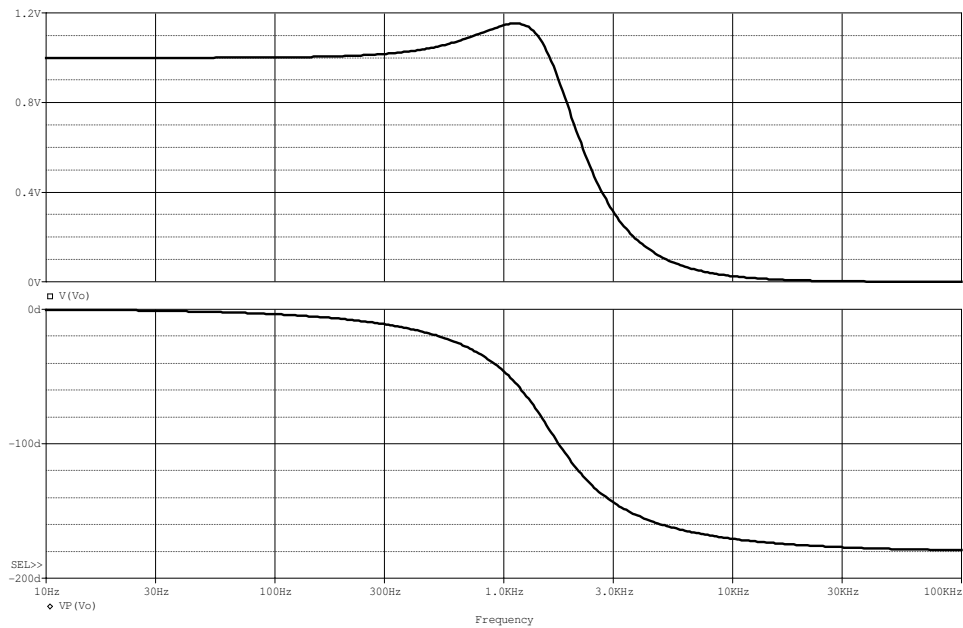
در شکل ۲۱-۱ نیز فرکانس به صورت لگاریتمی، ولی دامنه خطی نمایش داده شده است. در این

نمودار، برخلاف نمودار شکل ۲۰-۱، تغییرات نسبتاً کم دامنه در فرکانس‌های حدود یک کیلو هرتز به

خوبی قابل مشاهده است ولی در عوض تغییرات دامنه در فرکانس‌های بالای ده کیلو هرتز قابل

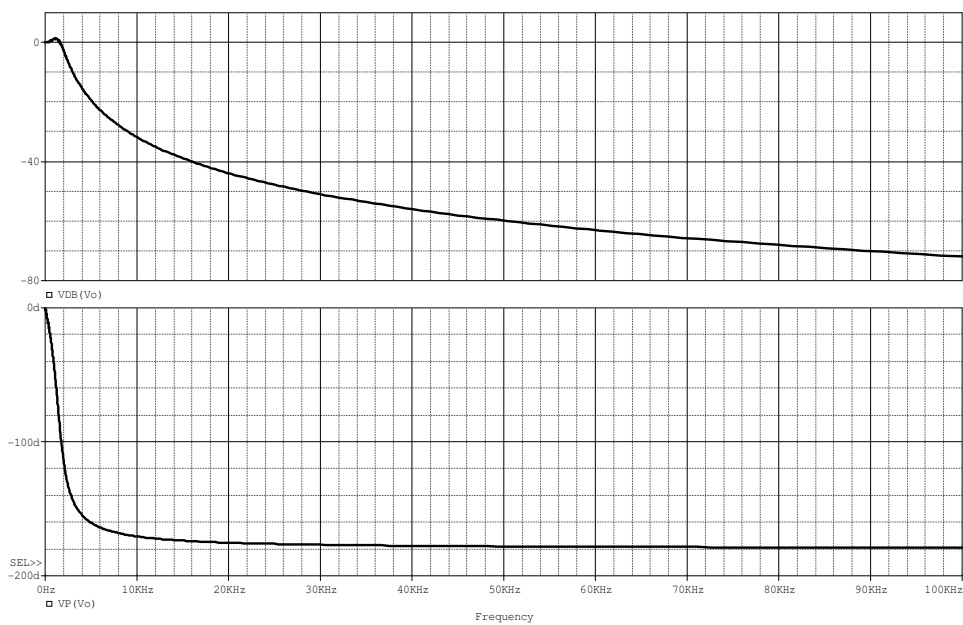
تشخیص نمی‌باشد.

¹ Octave

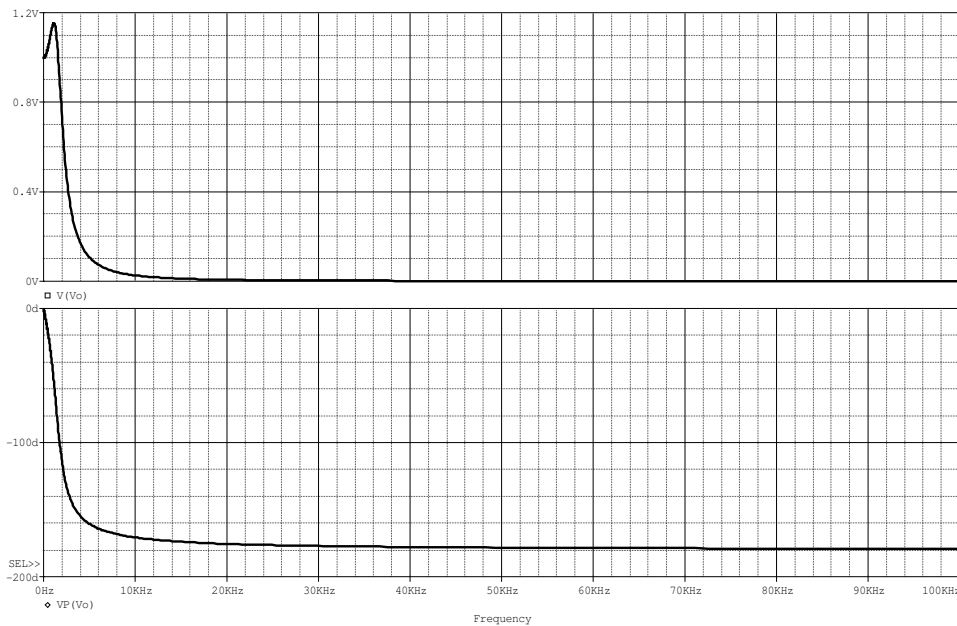


شکل ۱-۲۱ پاسخ فرکانسی مدار شکل ۱-۱۹، فرکانس لگاریتمی، دامنه خطی

بالاخره در شکل‌های ۱-۲۲ و ۱-۲۳ دو حالت باقی مانده نمایش داده شده‌اند.



شکل ۱-۲۲ پاسخ فرکانسی مدار شکل ۱-۱۹، فرکانس خطی، دامنه لگاریتمی



شکل ۱-۲۳ پاسخ فرکانسی مدار شکل ۱-۱۹، فرکانس و دامنه هر دو خطی

همان طور که از این شکل ها بر می آید، در بیشتر مواقع نمودار لگاریتمی - لگاریتمی برای دامنه و نمودار لگاریتمی - خطی برای فاز، بهترین نتیجه را می دهد.

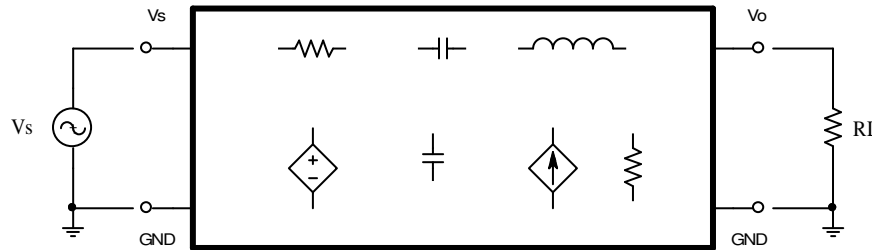
۱-۴-۴ نحوه محاسبه پاسخ فرکانسی

در بخش های قبل با مفهوم پاسخ فرکانسی و نحوه اندازه گیری و رسم نمودارهای مربوطه آشنا شدیم. حال می خواهیم با نحوه محاسبه پاسخ فرکانسی آشنا شویم. شکل ۱-۲۴ حالت کلی یک چهار قطبی را نمایش می دهد. تحریک (در این شکل V_s) یک منبع ولتاژ یا منبع جریان سینوسی است که فرکانس آن در محدوده f_1 تا f_2 تغییر می کند. پاسخ (در این شکل V_o) ولتاژ دو سر مقاومت بار (در این شکل R_L) یا جریان گذرنده از آن است. در هر لحظه، فرکانس پاسخ با فرکانس تحریک برابر است (چرا؟). به

نسبت پاسخ به تحریک "تابع تبدیل"^۱ گویند. بنا بر این برای این شکل پاسخ فرکانسی طبق رابطه (۱-۴۱)

الف):

$$T(j\omega) = \frac{V_o(j\omega)}{V_s(j\omega)} \quad (۱-۴۳)$$



شکل ۱-۲۴ فرم کلی یک شبکه خطی

تذکر: تابع تبدیل یک مفهوم عام است. در این درس چون بیشتر با تقویت کننده‌ها سر و کار داریم، اغلب بجای لفظ "تابع تبدیل" از لغت "تقویت"^۲ استفاده می شود (هر چند که سیستم مورد نظر تقویت کننده هم نباشد!). در عمل هم مهندسين در اندازه گیری‌ها - و در نتیجه برای محاسبات - اغلب بجای $f = \frac{\omega}{2\pi}$ ، ω را به کار می‌برند. برای سادگی در نگارش، حتی گاهی از نوشتن "z" نیز صرف نظر می‌شود.

$$A(j\omega) = \frac{V_o(j\omega)}{V_s(j\omega)} \quad (۱-۴۳ \text{ الف})$$

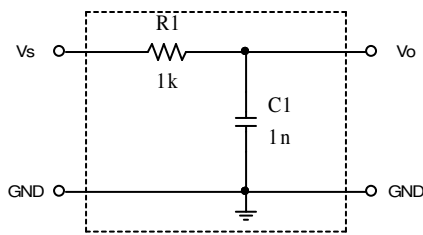
$$A(\omega) = \frac{V_o(\omega)}{V_s(\omega)} \quad (۱-۴۳ \text{ ب})$$

$$A(f) = \frac{V_o(f)}{V_s(f)} \quad (۱-۴۳ \text{ ج})$$

T: Transfer Function¹
A: Amplification²

راه حل کلی برای محاسبه پاسخ فرکانسی، استفاده از همان روابط مداری است، که با آنها آشنا هستید. در اینجا با یک مثال ساده شروع می‌کنیم.

مثال ۹-۱ پاسخ فرکانسی مدار شکل ۲۵-۱ را محاسبه و رسم کنید.



شکل ۲۵-۱ مدار مثال ۹-۱

حل: برای سادگی در نگارش $Rl = R$ و $C1 = C$ در نظر

گرفته می‌شود. در این شکل منبع سیگنال نمایش داده نشده

است، ولی با توجه به نمایش V_s در گره ورودی، نتیجه می

گیریم که منبع سیگنال یک منبع ولتاژ است که بین دو گره V_s

و GND قرار گرفته است. خروجی مدار هم افت ولتاژ بین دو گره V_o و GND می‌باشد. در این مدار

$R_L \rightarrow \infty$ داریم:

$$A(\omega) = \frac{V_o(\omega)}{V_s(\omega)} = \frac{1/j\omega C}{R + 1/j\omega C} = \frac{1}{1 + j\omega CR} \quad (44-1)$$

برای سادگی در نوشتن روابط می‌توان از مجهول معاون‌های زیر استفاده کرد:

$$\omega_0 = \frac{1}{CR}, \quad \Omega = \frac{\omega}{\omega_0}$$

در نتیجه:

$$A(\Omega) = \frac{1}{1 + j\Omega} = \frac{1 - j\Omega}{1 + \Omega^2} \quad (45-1)$$

و از آن جا:

$$|A(\Omega)| = A = \frac{1}{\sqrt{1 + \Omega^2}}, \quad \angle A(\Omega) = \varphi = -\arctan \Omega \quad (46-1)$$

برای رسم نمودارهای دامنه و فاز - مانند روش‌های متداول ریاضی - از مجانب‌ها و نقاط کمکی

استفاده می‌کنیم. برای این منظور: $\Omega \ll 1$ و $\Omega \gg 1$ دو مجانب و $\Omega = 1$ یک نقطه کمکی خواهند بود.

برای رسم دقیقتر، می توان از نقاط کمکی دیگر نظیر $\Omega = 1/2$ ، $\Omega = 2$ ، ... استفاده کرد؛ که در حالت کلی لازم نیست. برای دامنه:

$$A = \begin{cases} 1 \equiv 0dB & \text{for } \Omega \ll 1 \\ \frac{\sqrt{2}}{2} \equiv -3dB & \text{for } \Omega = 1 \\ \frac{1}{\Omega} \equiv -20dB/dec & \text{for } \Omega \gg 1 \end{cases}$$

و برای فاز:

$$\varphi = \begin{cases} 0 \equiv 0^\circ & \text{for } \Omega \ll 1 \\ -\frac{\pi}{4} \equiv -45^\circ & \text{for } \Omega = 1 \\ -\frac{\pi}{2} \equiv -90^\circ & \text{for } \Omega \gg 1 \end{cases}$$

بنا بر این پاسخ فرکانسی نرمالیزه^۱ به صورت شکل ۱-۲۶ رسم می شود.

چنان که مشاهده می شود، برای فرکانس های پایین ولتاژ خروجی با ورودی برابر است ولی برای فرکانس های بالا سیگنال خروجی تضعیف می شود. به همین علت به این مدار یک پایین گذر^۲ گویند. به ازای $\Omega = 1$ بهره ولتاژ مدار به اندازه $A = \sqrt{2}/2 \approx 0.7$ کاهش پیدا کرده است. به عبارت دیگر توان خروجی به اندازه نصف مقدار حداکثر خود رسیده است. به همین دلیل به فرکانس متناظر با آن:

$$\Omega = 1, \quad \Rightarrow \quad \omega = \omega_0, \quad f = f_0 \quad (1-47)$$

فرکانس نیمه توان^۳ و اغلب فرکانس حد^۴ گویند و در نشریات مختلف آن را با: f_g ، f_γ ، f_{-3dB} ، f_0 یا f_c نمایش می دهند. تعریف فرکانس حد برای سایر سیستم ها نیز چنین است. برای مدار پایین گذر،

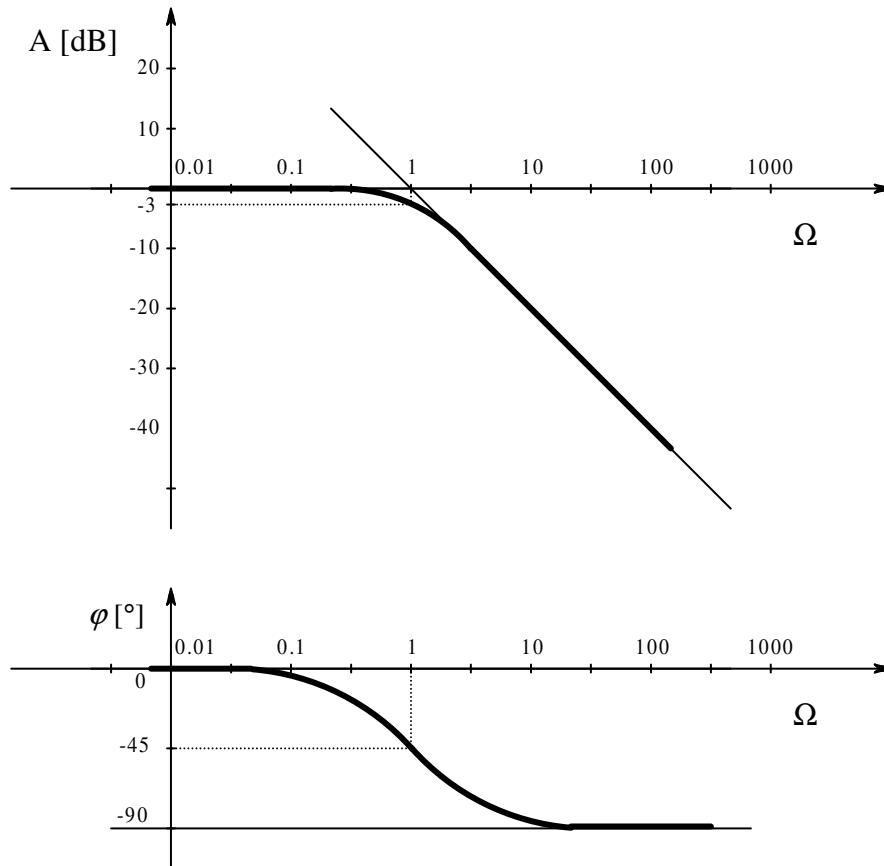
^۱ هنجار شده، Normalized

^۲ LP: Low Pass

^۳ Half-Power Frequency

^۴ فرکانس قطع، Corner-Frequency, Cutoff-Frequency

چون بالاترین فرکانسی که مدار هنوز کار خود را در حد قابل قبول انجام می دهد، فرکانس حد آن است، اغلب به آن فرکانس حد بالایی گفته، آن را با f_h ، نمایش می دهند.

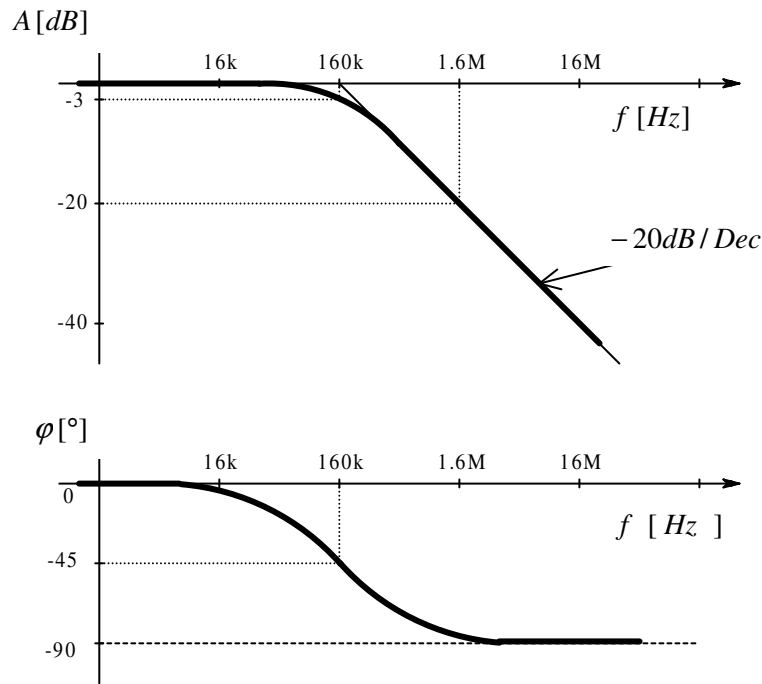


شکل ۱-۲۶ پاسخ فرکانسی نرمالیزه شده مدار شکل ۱-۲۵ بالا: دامنه پایین: فاز

از مطالب فوق جواب مسئله به این صورت در می آید:

$$f_h = \frac{\omega_h}{2\pi} = \frac{1}{2 \cdot \pi \cdot R_1 \cdot C_1} = \frac{1}{2 \cdot \pi \cdot 1k\Omega \cdot 1nF} \approx 160kHz$$

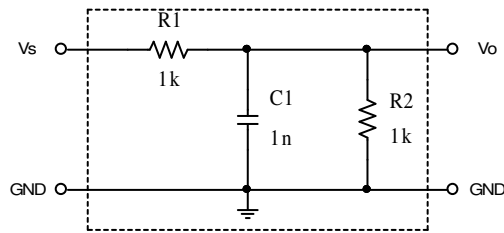
پاسخ فرکانسی واقعی مدار شکل ۱-۲۵ در شکل ۱-۲۷ نمایش داده شده است.



شکل ۱-۲۷ نمودار بد مدار شکل ۱-۲۵

مطالب ذکر شده کلی هستند. به این معنی که هر مداری که تابع تبدیل آن فرم رابطه (۱-۴۵) را داشته باشد، یک مدار پایین گذر درجه یک بوده، در فرکانس پایین بهره آن $A(f \ll f_h) = 0dB$ ، به ازای فرکانس طبیعی شبکه، $A(f = f_h) = -3dB$ و در فرکانس‌های بالا با شیب ثابت $A(f \gg f_h) = -20dB/dec$ افت می کند.

با علم بر این مسایل، دیگر لازم نیست هر بار که با چنین مسئله‌ای بر خوردیم آنرا حل کنیم. بلکه اگر تشخیص دادیم که شبکه یک پایین گذر درجه اول است، کافی است که فرکانس طبیعی به عبارت دیگر ثابت زمانی آن را بدست آورده، در فرم شکل ۱-۲۶ به عبارت دیگر شکل ۱-۲۷ جایگزین کنیم.



شکل ۱۰-۱ مدار مثال ۱۰

مثال ۱۰-۱ پاسخ فرکانسی مدار شکل ۱۰-۱ را

رسم کنید.

حل: اگر مدار معادل تونن را نسبت به خازن در

نظر بگیریم، همان مدار شکل ۱۰-۱ بدست می‌آید.

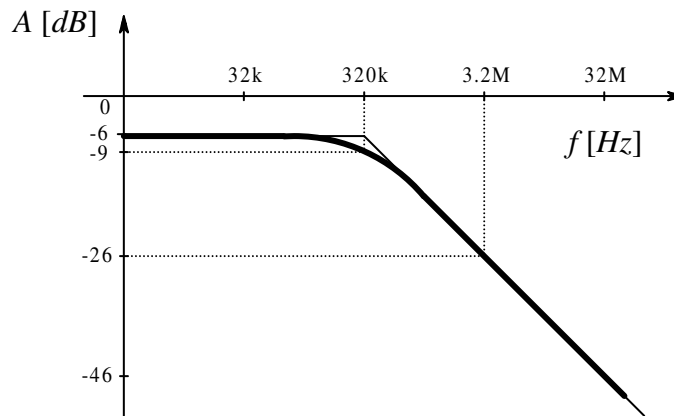
در این مدار:

$$V_o = V_{Th} = \frac{R2}{R1 + R2} \cdot V_s = \frac{1}{2} V_s \Rightarrow \frac{V_{Th}}{V_s} = \frac{1}{2} \equiv -6dB$$

$$R = R_{Th} = R1 || R2 = 500\Omega, C = C1 = 1nF \Rightarrow \tau = RC = 500ns \Rightarrow f_h = \frac{1}{2\pi\tau} \approx 320kHz$$

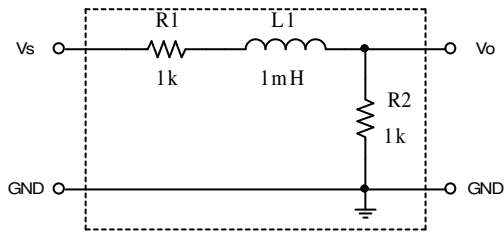
با توجه به این که تقسیم ولتاژ بین $R1$ و $R2$ تاثیری در فرم پاسخ فرکانسی فاز ندارد، از تکرار آن

صرفنظر کرده در شکل ۱۰-۲۹ فقط پاسخ دامنه رسم شده است.



شکل ۱۰-۲۹ پاسخ فرکانسی (دامنه) مدار شکل ۱۰-۱

مثال ۱۱-۱ پاسخ فرکانسی مدار شکل ۱۰-۳۰ را بدست آورید.



شکل ۳۰-۱ مدار مثال ۱۱-۱

حل: چنان که این مدار را نیز (مانند مثال ۹-۱) به

روش تحلیلی حل کنیم به همان معادله (۴۴-۱) به

عبارت دیگر (۴۵-۱) می‌رسیم. با این تفاوت که بجای

$\tau_C = R \cdot C$ باید $\tau_L = L/R$ را قرار داد. با استفاده از

روش ذهنی می‌توان چنین استدلال کرد: سلف در فرکانس‌های پایین مانند اتصال کوتاه و در فرکانس-

های بالا مانند اتصال باز عمل می‌کند، لذا مدار یک پایین گذر است و چون فقط دارای یک عنصر

ذخیره کننده انرژی (سلف) است پس مدار درجه یک بوده پاسخ فرکانسی آن از رابطه (۴۴-۱) قابل

محاسبه است. برای این مدار:

$$V_o = V_{Th} = \frac{R_2}{R_1 + R_2} \cdot V_s = \frac{1}{2} V_s \Rightarrow \frac{V_{Th}}{V_s} = \frac{1}{2} \equiv -6dB$$

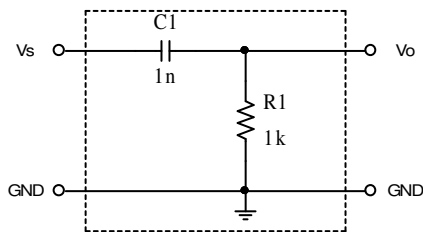
$$R = R_1 + R_2 = 2k\Omega, L = L_1 = 1mH \Rightarrow \tau = L/R = 500ns \Rightarrow f_h = \frac{1}{2\pi\tau} \approx 320kHz$$

چون اتفاقاً در این مثال مقادیر بدست آمده با مقادیر مثال قبل یکی در آمد، پاسخ فرکانسی مدار دقیقاً

مانند شکل ۲۹-۱ بوده از تکرار رسم نمودار خودداری شده است.

تمرین: مثال ۱۱-۱ را به روش تحلیلی حل کنید.

مثال ۱۲-۱ پاسخ فرکانسی مدار شکل ۳۱-۱ را محاسبه و رسم کنید.



شکل ۳۱-۱ مدار مثال ۱۲-۱

حل: برای سادگی در نگارش $R_1 = R$ و $C_1 = C$ در نظر

گرفته می‌شود. در این شکل منبع سیگنال نمایش داده نشده

است، ولی با توجه به نمایش v_s در گره ورودی، نتیجه می

گیریم که منبع سیگنال یک منبع ولتاژ است که بین دو گره v_s

و GND قرار گرفته است. خروجی مدار هم افت ولتاژ بین دو گره v_o و GND می‌باشد. با توجه به

رابطه تقسیم ولتاژ داریم:

$$A(\omega) = \frac{V_o(\omega)}{V_s(\omega)} = \frac{R}{R + 1/j\omega C} = \frac{j\omega CR}{1 + j\omega CR} \quad (48-1)$$

در اینجا نیز برای سادگی در نوشتن روابط از مجهول معاون‌های زیر استفاده می‌کنیم:

$$\omega_0 = \frac{1}{CR}, \quad \Omega = \frac{\omega}{\omega_0}$$

در نتیجه:

$$A(\Omega) = \frac{j\Omega}{1 + j\Omega} = \frac{j\Omega \cdot (1 - j\Omega)}{1 + \Omega^2} \quad (49-1)$$

و از آن جا:

$$|A(\Omega)| = A = \frac{\Omega}{\sqrt{1 + \Omega^2}}, \quad \angle A(\Omega) = \varphi = +\arctan \Omega \quad (50-1)$$

برای رسم نمودارهای دامنه و فاز، مانند مثال ۱-۹، دو مجانب در حالت $\Omega \ll 1$ و $\Omega \gg 1$ و نقطه

کمکی $\Omega = 1$ خواهند بود. برای دامنه:

$$A = \begin{cases} \Omega \equiv +20dB/dec & \text{for } \Omega \ll 1 \\ \frac{\sqrt{2}}{2} \equiv -3dB & \text{for } \Omega = 1 \\ 1 \equiv 0dB & \text{for } \Omega \gg 1 \end{cases}$$

و برای فاز:

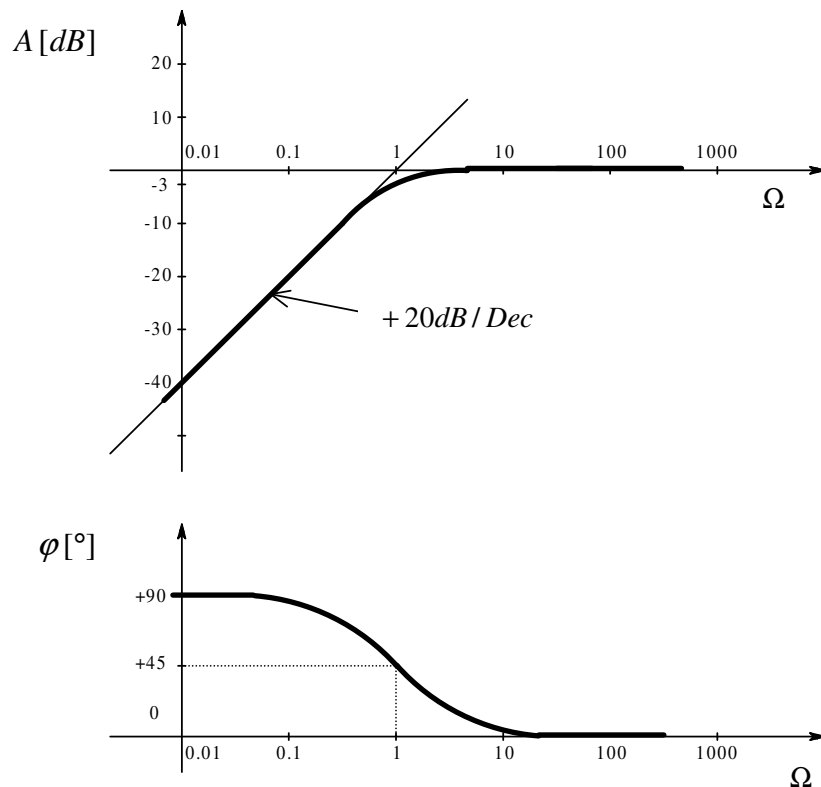
$$\varphi = \begin{cases} +\frac{\pi}{2} \equiv +90^\circ & \text{for } \Omega \ll 1 \\ +\frac{\pi}{4} \equiv +45^\circ & \text{for } \Omega = 1 \\ 0 \equiv 0^\circ & \text{for } \Omega \gg 1 \end{cases}$$

بنا بر این پاسخ فرکانسی نرمالیزه به صورت شکل ۱-۳۲ رسم می‌شود.

چنان که مشاهده می‌شود، برای فرکانس‌های بالا ولتاژ خروجی با ورودی برابر است ولی برای فرکانس‌های پایین سیگنال خروجی تضعیف می‌شود. به همین علت به این مدار یک بالا گذر^۱ گویند. در این مدار نیز به ازای $\Omega = 1$ بهره ولتاژ مدار به اندازه $A = \sqrt{2}/2 \approx 0.7$ کاهش پیدا کرده است. به همین دلیل به فرکانس متناظر با آن:

$$\Omega = 1, \quad \Rightarrow \quad \omega = \omega_0, \quad f = f_0$$

فرکانس حد گویند که در مدار بالا گذر، چون پایین‌ترین فرکانسی که مدار هنوز کار خود را در حد قابل قبول انجام می‌دهد، فرکانس حد آن است، اغلب به آن فرکانس حد پایینی گفته، آن را با f_l ، نمایش می‌دهند.



شکل ۱-۳۲ پاسخ فرکانسی نرمال شده مدار بالا گذر درجه اول

نمودار بالا: پاسخ دامنه، نمودار پایین: پاسخ فاز.

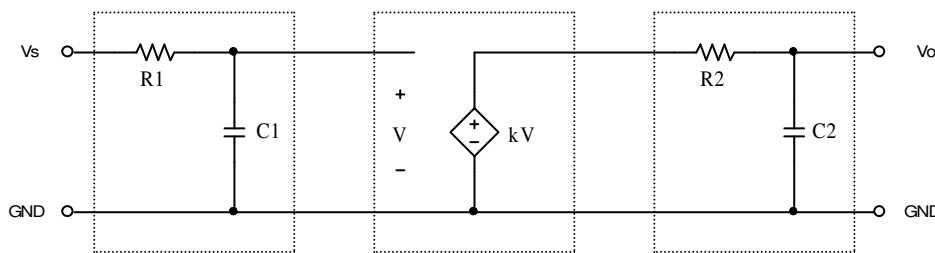
¹ HP: High Pass
² Lower Frequency

بنا بر این فرکانس حد این مدار:

$$f_l = \frac{1}{2 \cdot \pi \cdot R \cdot C} = \frac{1}{2 \cdot \pi \cdot 1k\Omega \cdot 1nF} \approx 160kHz$$

است. (به علت بدیهی بودن شکل پاسخ فرکانسی از رسم مجدد آن صرفنظر شده است).

مثال ۱۳-۱ پاسخ فرکانسی مدار شکل ۳۳-۱ را رسم نمایید.



شکل ۳۳-۱ مدار مثال ۱۳-۱

حل: مدار از سه بخش تشکیل شده است: پایین گذر $R1C1$ ، منبع وابسته به ولتاژ با بهره k و پایین

گذر $R2C2$. بنابراین این پاسخ فرکانسی مجموعه از (۵۱-۱) قابل محاسبه است.

$$A(\omega) = \frac{V_o(\omega)}{V_s(\omega)} = \frac{1}{1 + j\omega C2 R2} \cdot k \cdot \frac{1}{1 + j\omega C1 R1} \quad (51-1)$$

در این مسئله نیز اگر $R1C1 = 1/\omega_0$ و $R2C2 = \alpha/\omega_0$ و $\Omega = \omega/\omega_0$ در نظر گرفته شوند:

$$A(\Omega) = \frac{k}{(1 + \alpha j\Omega) \cdot (1 + j\Omega)} \quad (52-1)$$

که این رابطه یک معادله درجه دوم بر حسب Ω به عبارت دیگر ω است. به همین دلیل به این مدار

یک مدار RC پایین گذر درجه دوم^۱ گویند. طبیعتاً راه حل کلی بدست آوردن پاسخ فرکانسی به عبارت

دیگر فرکانس حد مدار، حل و رسم نمودار معادله (۵۲-۱) است^۲. در تقریباً تمام مدارهایی که به عنوان

^۱ 2.O. RC-LP: Second Order RC- Low Pass

^۲ ر.ک. پیوست ۵-۱

تقویت کننده‌های باند پهن^۱، که موضوع اصلی این درس است؛ $\alpha \ll 1$ بوده، بجای (۵۲-۱) می‌توان از (۵۳-۱) استفاده کرد.

$$A(\Omega) \approx \frac{k}{(1 + j\Omega)} \quad (53-1)$$

در این رابطه k یک ضریب ثابت بوده تاثیری در تعیین فرکانس حد ندارد. بنا بر این، مدار مانند یک پایین گذر درجه اول با فرکانس حد $f_h \approx 1/2\pi R1C1$ در نظر گرفته می‌شود. مثلاً با فرض: $R1 = 16k\Omega$ ، $C1 = 1nF$ ، $R2 = 22k\Omega$ ، $C2 = 10pF$ و $k = 10$ ، چون: $f_1 = 1/2\pi R1C1$ ، $f_2 = 1/2\pi R2C2$ و از آنجا:

$$\alpha = \frac{f_1}{f_2} = \frac{R2C2}{R1C1} = \frac{22k\Omega \cdot 10pF}{16k\Omega \cdot 1nF} = \frac{0.22}{16} \approx \frac{1}{70} \ll 1$$

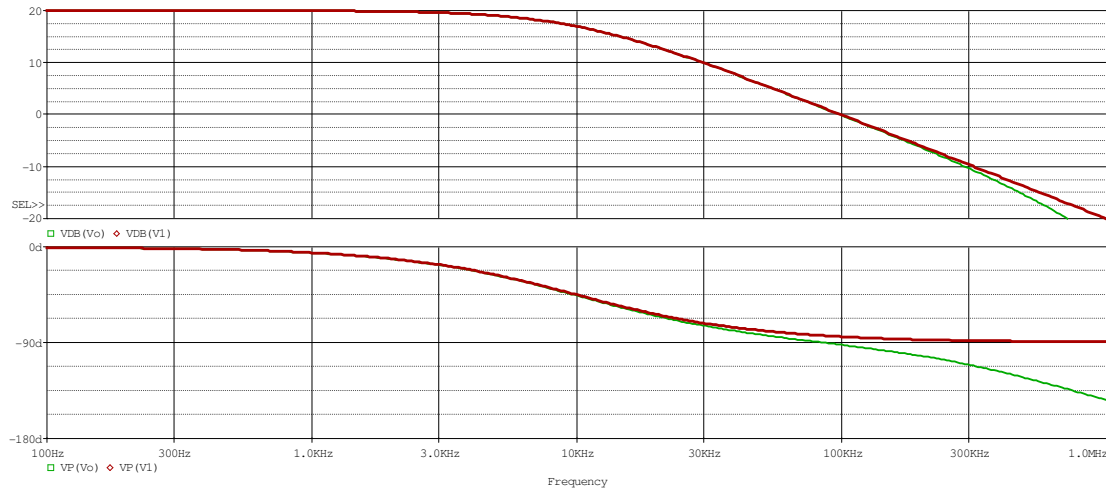
بوده،

$$f_h \approx f_1 = \frac{1}{2 \cdot \pi \cdot R1 \cdot C1} = \frac{1}{2 \cdot \pi \cdot 16k\Omega \cdot 1nF} \approx 10kHz$$

بدست می‌آید. پاسخ فرکانسی این مدار در شکل ۳۴-۱ رسم شده است.

چنان که ملاحظه می‌شود، بهره مدار در فرکانس‌های پایین $|A| = k = 10 \equiv 20dB$ است. در فرکانس $f \approx 10kHz$ ، بهره به $|A| \approx 17dB$ می‌رسد. بنا بر این فرکانس حد مدار $f_h \approx 10kHz$ است. نمودار دقیق؛ که پاسخ فرکانسی مدار درجه دو است (نمایش داده شده با رنگ سبز در شکل ۳۴-۱)، برای فرکانس‌های تا بیش از ۱۰۰ کیلو هرتز، بر نمودار تقریبی؛ که پاسخ فرکانسی مدار درجه یک است (نمایش داده شده با رنگ قرمز در شکل ۳۴-۱)، کاملاً منطبق است. برای فرکانس‌های حدود ۳۰۰ کیلو هرتز به بالا، اختلاف بین دو نمودار آشکار می‌شود. اختلاف بین دو نمودار برای فاز بیشتر مشهود است ولی در هر صورت برای فرکانس‌های کمتر از فرکانس حد، بجای تابع درجه دوم، می‌توان از تابع تقریبی درجه اول استفاده کرد.

¹ Wide Band Amplifier



شکل ۱-۳۴ پاسخ فرکانسی مدار شکل ۱-۳۳ بالا: دامنه، شکل پایین: فاز
 نمودارهای قرمز: پاسخ تقریبی (RIC1)، نمودارهای سبز: پاسخ واقعی

حال می‌خواهیم ببینیم برای چه مقادیر α می‌تواند $\alpha \ll 1$ در نظر گرفته شده، بجای تابع درجه دوم مجاز به استفاده از رابطه تقریبی (۱-۵۳) هستیم. جدول ۱-۲ میزان خطای استفاده از رابطه (۱-۵۳) را بجای استفاده از رابطه (۱-۵۲) بر حسب مقدار α نمایش می‌دهد^۱.

جدول ۱-۲ وابستگی دقت محاسباتی به مقدار α

α	1/10	1/5	1/3	1/2	1
f_2/f_1	10	5	3	2	1
f_h/f_1	0.990	0.964	0.912	0.838	0.644
$E_{rel}(f_h)$ [%]	0.986	3.79	9.70	19.4	55.4
$ A(\Omega = 1) $ [dB]	-3.05	-3.18	-3.47	-3.98	-6.02

از این جدول می‌توان برای تخمین خطای محاسباتی ناشی از جانشینی یک پایین گذر بجای یک شبکه که از دو پایین گذر که توسط یک منبع وابسته از یک دیگر جدا شده‌اند، استفاده کرد. در این

^۱ ر. ک. به پیوست ۱-۵

جدول $f_1 = 1/2 \cdot \pi \cdot R_1 \cdot C_1$ فرکانس حد مربوط به یک پایین گذر، $f_2 = 1/2 \cdot \pi \cdot R_2 \cdot C_2$ مربوط به پایین گذر دیگر است؛ به طوری که $f_2 \geq f_1$ باشد. f_h فرکانس حد شبکه کلی، $\alpha = f_1/f_2$ و $E_{rel}(f_h)$ خطای نسبی فرکانس حد شبکه است. $\Omega = \omega/\omega_1 = f/f_1$ و $|A(\Omega=1)|$ بهره شبکه به ازای $f = f_1$ است. برای مثال اگر دو پایین گذر با فرکانس حد یکی ده برابر فرکانس حد دیگری ($f_2/f_1 = 10$) توسط یک منبع وابسته دنبال هم بسته شده باشند، فرکانس حد سیستم $f_h = 0.99f_1$ خواهد بود. بنا بر این اگر فرکانس حد شبکه را با فرکانس حد پایین گذر با فرکانس حد کمتر یکسان بگیریم، مرتکب خطایی معادل $E_{rel}(f_h) \approx 1\%$ خواهیم شد. در ضمن به ازای فرکانس حد f_1 ، بهره $(|A|)$ بجای $-3.01dB$ به اندازه $-3.05dB$ افت خواهد کرد. اگر فرکانس حد هر دو پایین گذر برابر باشند ($\alpha = 1$) فرکانس حد سیستم $f_h = 0.644f_1$ خواهد بود. بنا بر این اگر فرکانس حد شبکه را با فرکانس حد پایین گذر با فرکانس حد کمتر یکسان بگیریم، مرتکب خطایی معادل $E_{rel}(f_h) \approx 55.4\%$ شده ایم. در ضمن به ازای فرکانس حد f_1 ، بهره $(|A|)$ بجای $-3.01dB$ به اندازه $-6.02dB$ افت خواهد کرد. بنا بر این چنان که خطای محاسباتی حدود 0.5% مجاز باشد، می توان $\alpha = 0.2$ را معادل $\alpha \ll 1$ دانست. حتی اگر خطای محاسباتی فرکانس حد، حدود 10% مجاز باشد؛ $\alpha = 0.3 \ll 1$ نیز قابل قبول است. به همین دلیل هرگاه دو مدار پایین گذر، با فرکانس حد یکی، بیش از $7 - 8$ برابر فرکانس حد دیگری، به واسطه یک منبع وابسته از یک دیگر جدا شده باشند؛ فرکانس حد مجموعه حدوداً برابر فرکانس حد پایین تری خواهد بود. اصطلاحاً به فرکانس حد پایین گذر کوچک تر، "فرکانس غالب" گویند.

تذکر ۱: مطالب ذکر شده، در مورد تعداد بیشتر از دو پایین گذر نیز صادق است.

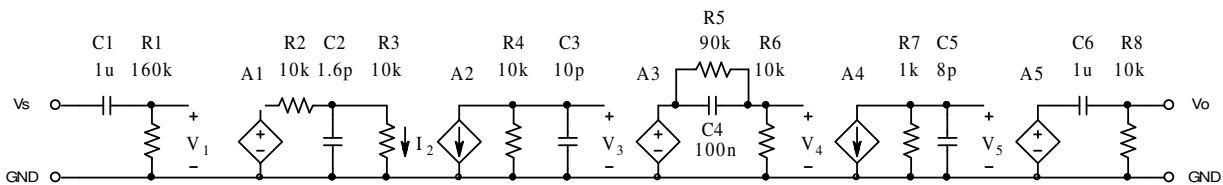
تذکر ۲: مطالب ذکر شده، در مورد چند بالا گذر نیز صادق است. البته توجه شود که در این مورد

فرکانس غالب، فرکانس حد بزرگترین بالا گذر است.

تذکر ۳: مطالب ذکر شده، در مورد یک شبکه تشکیل شده از چند بالا گذر و پایین گذر نیز صادق است. البته توجه شود که در این حالت دو فرکانس حد و در نتیجه دو فرکانس غالب وجود دارد، یک فرکانس حد بالا گذر، و یک فرکانس حد پایین گذر. مطالب فوق در صورتی صادق هستند که فرکانس غالب بالا گذرها (f_l) خیلی کمتر از فرکانس غالب پایین گذرها (f_h) باشد ($f_l \ll f_h$). در این صورت، شبکه یک میان گذر است.

تذکر ۴: برای رسم پاسخ فرکانسی شبکه، مجموع پاسخ فرکانسی تک تک مدارها را بدست می آوریم (چرا؟).

مثال ۱-۱۴ پاسخ فرکانسی، فرکانس های حد و بهره در فرکانس های میانی مدار شکل ۱-۳۵ را با فرض $A_1=1$ ، $A_2=40$ ، $A_3=5$ ، $A_4=10mA/V$ و $A_5=10$ ، بدست آورید.



شکل ۱-۳۵ مدار مثال ۱-۱۴

حل: تابع تبدیل شبکه از رابطه زیر بدست می آید:

$$A(j\omega) = \frac{V_o(j\omega)}{V_s(j\omega)} = \frac{V_o(j\omega)}{V_5(j\omega)} \cdot \frac{V_5(j\omega)}{V_4(j\omega)} \cdot \frac{V_4(j\omega)}{V_3(j\omega)} \cdot \frac{V_3(j\omega)}{V_2(j\omega)} \cdot \frac{V_2(j\omega)}{V_1(j\omega)} \cdot \frac{V_1(j\omega)}{V_s(j\omega)}$$

چنان که ملاحظه می شود، شبکه از سه بالا گذر (C_1 ، C_4 ، C_6) و المانهای مربوطه) و سه پایین گذر

(C_2 ، C_3 ، C_5) و المانهای مربوطه) تشکیل شده است. ثابت زمانی هر کدام از قسمت ها:

$$\begin{aligned} \tau_a = R_1 \cdot C_1 = 160k\Omega \cdot 1\mu F = 160ms & \Rightarrow f_a \approx 1Hz & \text{بالا گذرها:} \\ \tau_b = (R_5 \parallel R_6) \cdot C_4 = 9k\Omega \cdot 100nF = 900\mu s & \Rightarrow f_b \approx 175Hz \\ \tau_c = R_8 \cdot C_6 = 10k\Omega \cdot 1\mu F = 10ms & \Rightarrow f_c \approx 16Hz \end{aligned}$$

$$f_l = f_b \approx 175\text{Hz}$$

و در نتیجه:

$$\tau_d = (R2 \parallel R3) \cdot C2 = 5\text{k}\Omega \cdot 1.6\text{pF} = 8\text{ns} \quad \Rightarrow \quad f_d \approx 20\text{MHz}$$

پایین گذرها:

$$\tau_e = R4 \cdot C3 = 10\text{k}\Omega \cdot 10\text{pF} = 100\text{ns} \quad \Rightarrow \quad f_e \approx 1.6\text{MHz}$$

$$\tau_f = R7 \cdot C5 = 1\text{k}\Omega \cdot 8\text{pF} = 8\text{ns} \quad \Rightarrow \quad f_f \approx 20\text{MHz}$$

$$f_h = f_e \approx 1.6\text{MHz}$$

و در نتیجه:

برای فرکانس‌های میانی (A_{mb})، یعنی جایی که خازن‌های بالا گذرها مثل اتصال کوتاه و خازن‌های

پایین گذرها مثل اتصال باز عمل می‌کنند:

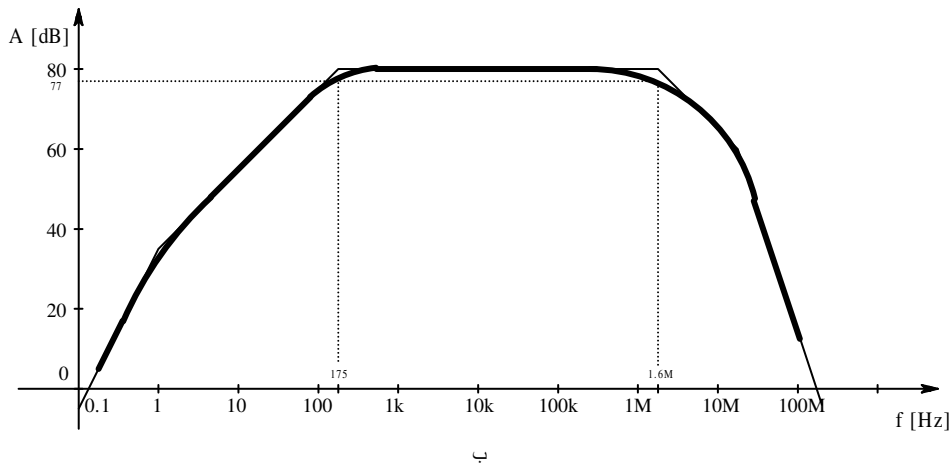
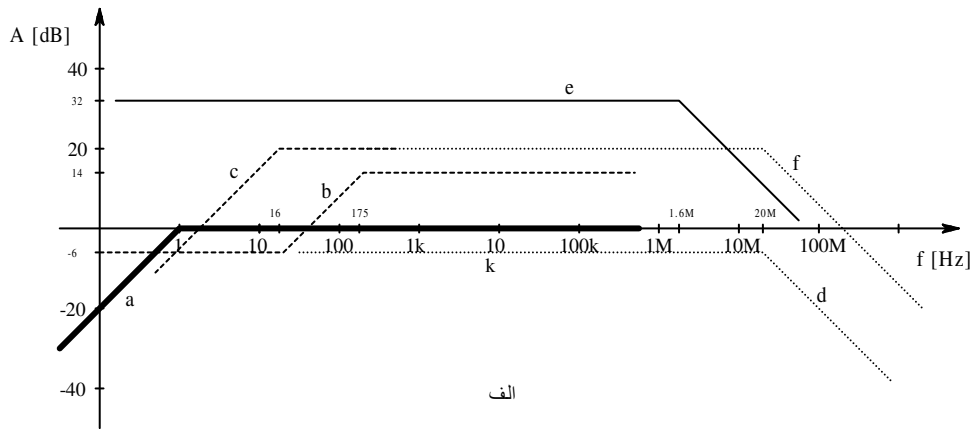
$$|A(j\omega)| = A = \frac{V_o}{V_s} = \frac{V_o}{V_5} \times \frac{V_5}{V_4} \times \frac{V_4}{V_3} \times \frac{V_3}{V_2} \times \frac{V_2}{V_1} \times \frac{V_1}{V_s}$$

$$A_{mb} = A5 \times R7 \cdot A4 \times A3 \times \frac{R4}{R3} \cdot A2 \times \frac{R3}{R3 + R2} \cdot A1$$

$$A_{mb} = 10 \times 1\text{k}\Omega \cdot 10\text{mA/V} \times 5 \times \frac{10\text{k}\Omega}{10\text{k}\Omega} \cdot 40 \times \frac{10\text{k}\Omega}{10\text{k}\Omega + 10\text{k}\Omega} \cdot 1$$

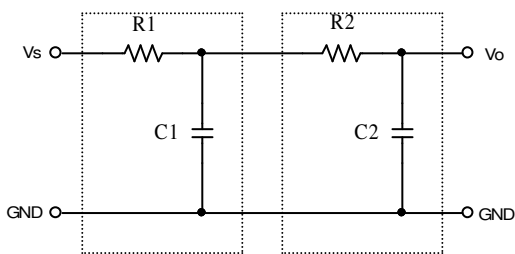
$$A_{mb} = 10 \times 10 \times 5 \times 40 \times 0.5 = 10000 \equiv 80\text{dB}$$

بنا بر این جواب مسئله: $f_l = 175\text{Hz}$ ، $f_h = 1.6\text{MHz}$ و $A_{mb} = 80\text{dB}$ خواهد بود.



شکل ۳۶-۱ پاسخ فرکانس مدار شکل ۳۵-۱ الف- تک تک طبقات ب- مجموعه سیستم

مثال ۱۵-۱ فرکانس‌های حد مدار شکل ۳۷-۱ را برای مقادیر خواسته شده بدست آورید.



شکل ۳۷-۱ مدار مثال ۱۵-۱

الف - $R1 = 16\text{k}\Omega$, $C1 = 1\text{nF}$, $R2 = 160\text{k}$, $C2 = 1\text{nF}$

ب - $R1 = 160\text{k}\Omega$, $C1 = 1\text{nF}$, $R2 = 16\text{k}$, $C2 = 1\text{nF}$

ج - $R1 = 16\text{k}\Omega$, $C1 = 10\text{nF}$, $R2 = 16\text{k}$, $C2 = 1\text{nF}$

د - $R1 = 16\text{k}\Omega$, $C1 = 1\text{nF}$, $R2 = 16\text{k}$, $C2 = 10\text{nF}$

حل: این شبکه نیز تشکیل شده است از دو مدار پایین گذر. ولی بر خلاف مثال‌های قبل، دو طبقه توسط یک منبع وابسته از یک دیگر جدا نشده اند. بنابراین باید اثر بار گذاری طبقات را بر روی یک دیگر در نظر گرفت. راه حل کلی بدست آوردن پاسخ فرکانسی چنین شبکه‌هایی، جانشینی خازن‌ها (و سلف‌ها) با راکتانس آنها و استفاده از روش‌های آموخته شده - مثلاً استفاده از قوانین کیرشهف - است. این روش و روش‌های سیستماتیک^۱ دیگر، نسبتاً پیچیده و حل کردن آنها وقت گیر است. در شرایط خاص که مثلاً مانند مثال‌های قبل فرکانس‌های حد هر کدام از طبقات خیلی با هم تفاوت داشته باشند (معمولاً نسبت ۱۰ یا بزرگتر) می‌توان به طور تقریبی مدارها را - مانند حالتی که طبقات توسط منابع وابسته از یک دیگر جدا شده بودند - در زمان کوتاهی حل کرد. طبیعتاً در این حالت چون منبع وابسته وجود ندارد، باید اثر بارگذاری طبقات را بر روی هم در نظر گرفت. حال با توجه به مطالب ذکر شده مسئله را به طور تقریبی حل می‌کنیم. برای مقایسه جواب‌های دقیق داخل پرانتز ذکر شده‌اند.

$$\begin{aligned}\tau_1 &= R1 \cdot C1 = 16k\Omega \cdot 1nF = 16\mu s \\ \tau_2 &= R2 \cdot C2 = 160k\Omega \cdot 1nF = 160\mu s\end{aligned}\quad \text{الف-}$$

$$\tau_2 \gg \tau_1 \quad \text{در نتیجه:}$$

پس می‌توان از روش تقریبی استفاده کرد. برای در نظر گرفتن اثر بار گذاری طبقات چنین استدلال می‌کنیم:

هر دو طبقه پایین گذر هستند. بنابراین وقتی از فرکانس کم شروع کنیم، هر دو خازن دارای راکتانس زیادی (در مقایسه با مقاومت‌های مربوطه) هستند. به تدریج که فرکانس زیاد می‌شود، چون $C1 = C2$ و $\tau_2 \gg \tau_1$ لذا اول پایین گذر $R2C2$ موثر می‌شود و سپس، در فرکانس‌های بالاتر؛

^۱ ر. ک. به دروس دیگر نظیر درس تئوری مدار.

$R1C1$. از آن جایی که در فرکانس $f_2 = 1/2 \cdot \pi \cdot R2 \cdot C2$ داریم $X_{C2} = R2$ و $X_{C1} = X_{C2} \gg R1$.

پس می توان از اثر $C1$ در مقابل $R1$ صرف نظر کرد (آنها اتصال باز در نظر گرفت در نتیجه:

$$\tau = (R1 + R2) \cdot C2 = (16k\Omega + 160k\Omega) \cdot 1nF = 176\mu s$$

$$f_h = 1/2 \cdot \pi \cdot \tau \approx 904Hz \approx 900Hz \quad (890.6Hz)$$

$$\tau_1 = R1 \cdot C1 = 160k\Omega \cdot 1nF = 160\mu s$$

-ب

$$\tau_2 = R2 \cdot C2 = 16k\Omega \cdot 1nF = 16\mu s$$

$$\tau_1 \gg \tau_2$$

در نتیجه:

$$R2 \ll X_{C2} = X_{C1} \Rightarrow R2 \rightarrow 0$$

پس اول $R1C1$ موثر می شود

$$\tau = R1 \cdot (C1 \parallel C2) = 160k\Omega \cdot (1nF \parallel 1nF) = 320\mu s$$

بنابراین:

$$f_h = 1/2 \cdot \pi \cdot \tau \approx 497Hz \approx 500Hz \quad (484.8Hz)$$

$$\tau_1 = R1 \cdot C1 = 16k\Omega \cdot 10nF = 160\mu s$$

-ج

$$\tau_2 = R2 \cdot C2 = 16k\Omega \cdot 1nF = 16\mu s$$

$$\tau_1 \gg \tau_2$$

در نتیجه:

$$R2 \ll X_{C2} = X_{C1} \Rightarrow R2 \rightarrow 0$$

پس اول $R1C1$ موثر می شود

$$\tau = R1 \cdot (C1 \parallel C2) = 16k\Omega \cdot (10nF \parallel 1nF) = 176\mu s$$

بنابراین:

$$f_h = 1/2 \cdot \pi \cdot \tau \approx 904Hz \approx 900Hz \quad (890.6Hz)$$

$$\tau_1 = R1 \cdot C1 = 16k\Omega \cdot 1nF = 16\mu s$$

-د

$$\tau_2 = R2 \cdot C2 = 16k\Omega \cdot 10nF = 160\mu s$$

$$\tau_1 \ll \tau_2$$

در نتیجه:

$$X_{C1} \ll X_{C2} = R2 = R1 \Rightarrow C1 \rightarrow 0$$

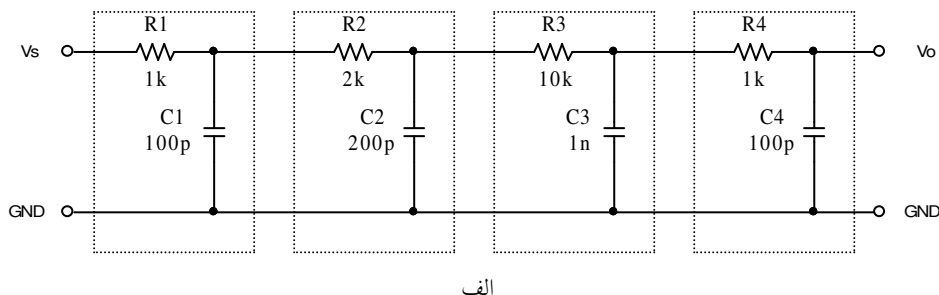
پس اول $R2C2$ موثر میشود

$$\tau = (R1 + R2) \cdot C2 = (16k\Omega + 16k\Omega) \cdot 10nF = 320\mu s$$

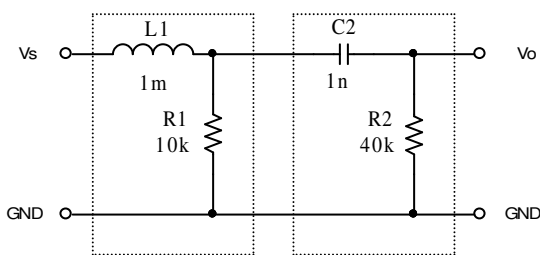
$$f_h = 1/2 \cdot \pi \cdot \tau \approx 497Hz \approx 500Hz \quad (484.8Hz)$$

بنابراین:

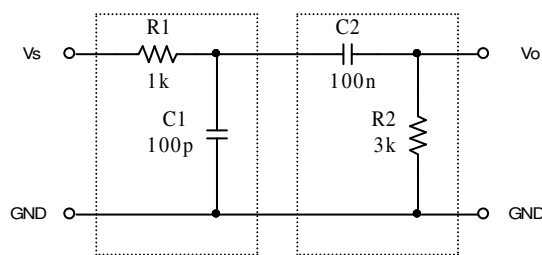
مثال ۱۶-۱ فرکانس های حد مدارهای شکل ۱-۳۸ را بدست آورید.



الف



ج



ب

شکل ۱-۳۸ مدارهای مثال ۱-۱۶

حل:

الف- این مدار از ۴ طبقه پایین گذر تشکیل شده است:

$$\tau_1 = R1 \cdot C1 = 1k\Omega \cdot 100pF = 100ns$$

$$\tau_2 = R2 \cdot C2 = 2k\Omega \cdot 200pF = 400ns$$

$$\tau_3 = R3 \cdot C3 = 10k\Omega \cdot 1nF = 10\mu s$$

$$\tau_4 = R4 \cdot C4 = 1k\Omega \cdot 100pF = 100ns$$

$$\tau_3 \gg \tau_2 > \tau_1 = \tau_4$$

در نتیجه:

$$C1, C2, R4 \rightarrow 0$$

اول $R3C3$ موثر می شود، پس:

$$\tau_h = (R1 + R2 + R3) \cdot (C3 \parallel C4) = 13k\Omega \cdot 1.1nF = 14.3\mu s$$

بنابراین:

$$f_h = 1/2 \cdot \pi \cdot \tau_h \approx 11.13kHz \approx 11kHz \quad (10.993kHz)$$

ب- این مدار از یک طبقه پایین گذر یک طبقه بالا گذر تشکیل شده است:

$$\tau_1 = R1 \cdot C1 = 1k\Omega \cdot 100pF = 100ns$$

بالا گذر (τ_2) و پایین گذر (τ_1):

$$\tau_2 = R2 \cdot C2 = 3k\Omega \cdot 100nF = 300\mu s$$

$$\tau_2 \gg \tau_1$$

بنابراین در فرکانس های میانی $C1$ مانند اتصال باز و $C2$ مثل اتصال کوتاه عمل می کند. در فرکانس

حد پایین مدار، یعنی هنگامی که $C2$ می خواهد از حالت اتصال کوتاه بودن به سمت حالت اتصال باز

بودن میل کند، خازن $C1$ مسلماً هنوز مانند اتصال باز عمل می کند. همچنین در فرکانس حد بالای

مدار، یعنی هنگامی که $C1$ می خواهد از حالت اتصال باز بودن به سمت حالت اتصال کوتاه بودن میل

کند، خازن $C2$ مسلماً هنوز مانند اتصال کوتاه عمل می کند. لذا در هر کدام از فرکانس های حد فقط

یکی از خازن ها موثر بوده:

$$\tau_l = (R1 + R2) \cdot C2 = 4k\Omega \cdot 100nF = 400\mu s$$

$$f_l = 1/2 \cdot \pi \cdot \tau_l \approx 397.9Hz \approx 400Hz \quad (397.7Hz)$$

$$\tau_h = (R1 \parallel R2) \cdot C1 = 0.75k\Omega \cdot 100pF = 75ns$$

$$f_h = 1/2 \cdot \pi \cdot \tau_h \approx 2.122MHz \approx 2.1MHz \quad (2.123MHz)$$

ج- این مدار نیز از یک طبقه پایین گذر یک طبقه بالا گذر تشکیل شده است:

$$\tau_1 = L1 / R1 = 1mH / 10k\Omega = 100ns$$

بالا گذر (τ_2) و پایین گذر (τ_1):

$$\tau_2 = R2 \cdot C2 = 40k\Omega \cdot 1nF = 40\mu s$$

$$\tau_2 \gg \tau_1$$

بنابراین در فرکانس های میانی $L1$ و $C2$ مانند اتصال کوتاه عمل می کنند. در فرکانس حد پایین مدار، یعنی هنگامی که $C2$ می خواهد از حالت اتصال کوتاه بودن به سمت حالت اتصال باز بودن میل کند، سلف $L1$ مسلماً هنوز مانند اتصال کوتاه عمل می کند. همچنین در فرکانس حد بالای مدار، یعنی هنگامی که $L1$ می خواهد از حالت اتصال کوتاه بودن به سمت حالت اتصال باز بودن میل کند، خازن $C2$ مسلماً هنوز مانند اتصال کوتاه عمل می کند. لذا در فرکانس حد پایین فقط خازن و در فرکانس حد بالا فقط سلف موثر بوده:

$$\tau_l = R2 \cdot C2 = 40k\Omega \cdot 1nF = 40\mu s$$

$$f_l = 1/2 \cdot \pi \cdot \tau_l \approx 3.979kHz \approx 4kHz \quad (3.977kHz)$$

$$\tau_h = L1 / (R1 \parallel R2) = 1mH / 8k\Omega = 0.125\mu s$$

$$f_h = 1/2 \cdot \pi \cdot \tau_h \approx 1.273MHz \approx 1.3MHz \quad (1.274MHz)$$

۱-۵ تقویت کننده‌ها

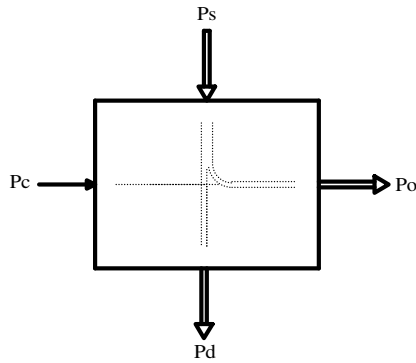
در بعضی مواقع نیاز است توان یک منبع سیگنال چند برابر شود. برای این منظور سیستم‌هایی می‌سازند که به آنها تقویت کننده^۱ گویند. بنا به تعریف یک تقویت کننده سیستمی است که توان به عبارت دیگر انرژی را تقویت، یعنی چند برابر، می‌کند. آیا این تعریف با اصل بقای انرژی در تضاد نیست؟

فرض کنید سوار اتوموبیل هستید و رانندگی می‌کنید. توان پاهای شما که بر روی پدال‌های گاز و ترمز فشار می‌آورد سرعت (توان) اتوموبیل را کنترل می‌کند. با فرض اینکه توان پای شما که به پدال اعمال می‌شود ده وات و توان اتوموبیل شما ۵۰ کیلووات باشد، توان پای شما ۵ هزار برابر موثر شده است! و اگر به عنوان خلبان ایرباس دست شما با توان یک وات، توان هواپیما را یک مگا وات تغییر دهد، یک ضریب تقویت یک میلیون برابر خواهیم داشت! آیا این مثال‌ها اصل بقای انرژی را نقض نمی‌کنند؟ مسلماً خیر! ما در زندگی روزمره خود با هزاران مثال از این قبل مواجه می‌شویم. بنابراین یک اتوموبیل یا یک هواپیما را می‌توان به عنوان یک تقویت کننده در نظر گرفت. آیا یک دوچرخه یک تقویت کننده است؟ یک جک دستی یا یک جک روغنی چطور؟

اتوموبیل، هواپیما، ... را می‌توان به عنوان تقویت کننده‌های مکانیکی در نظر گرفت. انواع تقویت کننده‌های دیگر از قبیل مغناطیسی، نوری، الکترونیکی و غیره وجود دارد که طبیعتاً ما خود را به بررسی تقویت کننده‌های الکترونیکی محدود می‌کنیم.

¹ Amplifier

شکل ۱-۳۹ کلیات یک تقویت کننده را به طور نمادین نمایش می دهد. یک تقویت کننده عملاً یک



شکل ۱-۳۹ کلیات یک تقویت کننده

کنترل کننده است؛ که توسط توان اعمال شده، P_c (مثلاً

توان منتقل شده از پا به پدال) توان یک منبع انرژی، P_s

(مثلاً بنزین) را به خروجی، P_o (چرخ‌ها) منتقل می کند. در

این مثال موتور نقش تقویت کننده را ایفا می کند. (جعبه

دنده (گیربکس) چه نقشی دارد؟). طبیعتاً هر سیستم واقعی

تلفاتی نیز در بر دارد؛ P_d ، که به صورت غیر مفید (اکثراً به

صورت حرارت) از سیستم خارج می شود. بنابراین مجموعه انرژی‌های وارد شده به سیستم با مجموعه

انرژی‌های خارج شده از آن برابر است؛ اصل بقای انرژی!

$$P_s + P_c = P_o + P_d \quad (۱-۵۴)$$

در این رابطه حرف P مبین توان^۱ و اندیس‌های s منبع^۲، c کنترل^۳، o خروجی^۴ و d تلفات^۵ می باشند.

در الکترونیک گاهی اوقات از نمادهای دیگر استفاده می شود، که در جای خود به آن اشاره می کنیم.

بنا به تعریف بهره توان^۶ و راندمان^۷ یک تقویت کننده به ترتیب از روابط (۱-۵۵) و (۱-۵۶) بدست

می آیند.

$$A_p = \frac{P_o}{P_c} \quad (۱-۵۵)$$

1 Power
2 Supply
3 Control
4 Output
5 Dissipation
6 ضریب تقویت توان, Power Gain
7 Efficiency

$$\eta = \frac{P_o}{P_c + P_s} \approx \frac{P_o}{P_s} \quad (56-1)$$

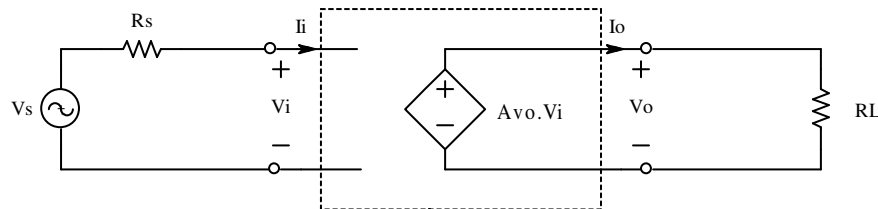
تا کنون بطور کلی تقویت کننده‌ها را بررسی کردیم، از این پس مطالب را محدود به تقویت کننده‌های الکترونیکی می‌کنیم. همانطور که می‌دانیم توان الکتریکی از منابع ولتاژ یا جریان بدست می‌آید. چون توان خروجی یک تقویت کننده از توان ورودیش باید بیشتر باشد، لذا تقویت کننده‌ها را فقط بکمک عناصر فعال می‌توان ساخت. و از آنجایی که باید بتوان توان خروجی را کنترل کرد لذا این منابع باید کنترل شونده^۱ باشند.

¹ Controlled Sources, Dependent Sources

۱-۵-۱ مدل‌های تقویت کننده‌ها

با توضیحات بالا به این نتیجه می‌رسیم که چهار نوع تقویت کننده الکترونیکی وجود دارد؛ به عبارت دیگر چهار مدل می‌توان برای یک تقویت کننده الکترونیکی در نظر گرفت (چهار نوع منبع وابسته وجود دارد):

- **تقویت کننده ولتاژ^۱:** سیگنال‌های ورودی و خروجی این تقویت کننده هر دو کمیت ولتاژ را دارند. در حالت ایده‌آل این تقویت کننده را می‌توان بکمک یک منبع ولتاژ وابسته به ولتاژ^۲ مدل کرد.



شکل ۴۰-۱ یک تقویت کننده ولتاژ ایده‌آل

بلوک دیاگرام شکل ۳۹-۱، برای این تقویت کننده به صورت مدار شکل ۴۰-۱ در می‌آید.

توجه شود که چون ماهیت سیگنال ورودی ولتاژ است، از مدار معادل تونن برای نمایش منبع استفاده شده است. در این شکل Ps و Pd نمایش داده نشده‌اند زیرا در وهله اول رفتار تقویت کننده نسبت به سیگنال مهم است. در مدارهای الکترونیکی منبع توان معمولاً با P_{CC} نشان داده می‌شود. از آنجایی که انرژی الکتریکی اصولاً توسط منابع ولتاژ تامین می‌گردد، هر جا که نیاز باشد، منبع تغذیه را با V_{CC}، V_{DD}، V_{Supp}، V_{Batt}، و غیره نمایش می‌دهند. به جای P_C از P_i، P_{in} به عبارت دیگر برای تقویت کننده

¹ Voltage Amplifier
² VCVS: Voltage Controlled Voltage Source

ولتاژ، چون ماهیت سیگنال ورودی کمیت ولتاژ را دارا است، از v_i استفاده می‌شود. ولتاژ منبع سیگنال را هم با v_s نمایش می‌دهند. بنا به تعریف بهره ولتاژ^۱ تقویت کننده عبارت است از:

$$A_{v_o} \equiv \frac{v_o}{v_i} \quad (57-1)$$

در قبال آن بهره ولتاژ مدار عبارت است از:

$$A_{v_s} \equiv \frac{v_o}{v_s} \quad (58-1)$$

که برای تقویت کننده ایده‌آل $v_i = v_s$ (چرا؟) و در نتیجه:

$$A_{v_s} = A_{v_o} \quad (59-1)$$

مقاومت ورودی تقویت کننده:

$$R_i \equiv \frac{v_i}{i_i} \rightarrow \infty \quad (60-1)$$

و مقاومت خروجی آن:

$$R_o \equiv \frac{v_o}{i_o} \rightarrow 0 \quad (61-1)$$

بنابراین برای یک تقویت کننده ولتاژ ایده‌آل، بهره جریان:

$$A_{i_s} \equiv \frac{i_o}{i_s} \rightarrow \infty \quad (62-1)$$

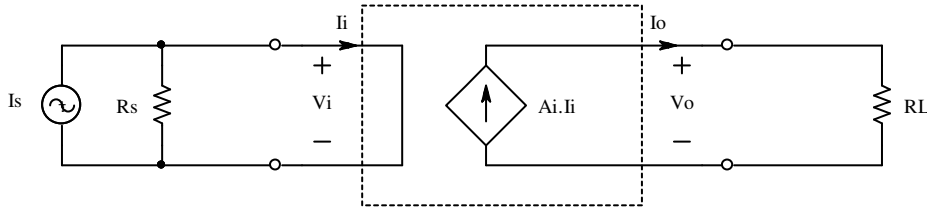
و بهره توان:

$$A_{p_s} \equiv \frac{p_o}{p_s} \rightarrow \infty \quad (63-1)$$

خواهد بود (چرا؟).

¹ Voltage Gain

• تقویت کننده جریان^۱: سیگنال‌های ورودی و خروجی این تقویت کننده هر دو کمیت جریان را دارند. در حالت ایده‌آل این تقویت کننده را می‌توان بکمک یک منبع جریان وابسته به جریان^۲ مدل کرد. برای این تقویت کننده، منبع سیگنال توسط مدار معادل نورتن مدل می‌شود. سایر مشخصات مشابه مشخصات تقویت کننده ولتاژ بدست می‌آیند.



شکل ۱-۴۱ یک تقویت کننده جریان ایده‌آل

بنا به تعریف بهره جریان^۳ تقویت کننده عبارت است از:

$$A_i \equiv \frac{i_o}{i_i} \quad (64-1)$$

در قبال آن بهره جریان مدار عبارت است از:

$$A_{i_s} \equiv \frac{i_o}{i_s} \quad (65-1)$$

که برای تقویت کننده ایده‌آل $i_i = i_s$ (چرا؟) و در نتیجه:

$$A_{i_s} \equiv A_i \quad (66-1)$$

مقاومت ورودی تقویت کننده:

$$R_i \equiv \frac{v_i}{i_i} \rightarrow 0 \quad (67-1)$$

و مقاومت خروجی آن:

Current Amplifier¹
 CCCS: Current Controlled Current Source²
 Current Gain³

$$R_o \equiv \frac{v_o}{i_o} \rightarrow \infty \quad (68-1)$$

بنابراین برای یک تقویت کننده جریان ایده‌آل، بهره ولتاژ:

$$A_{v_s} \equiv \frac{v_o}{v_s} \rightarrow \infty \quad (69-1)$$

و بهره توان:

$$A_{p_s} \equiv \frac{P_o}{P_s} \rightarrow \infty \quad (70-1)$$

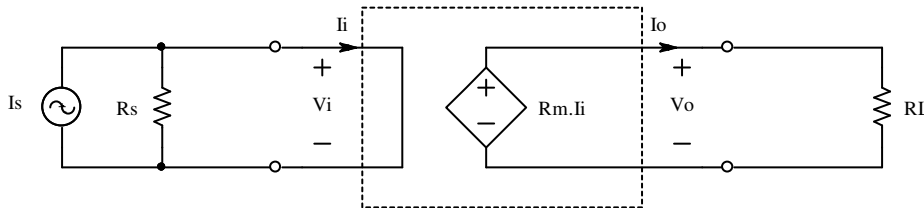
خواهد بود (چرا؟).

• **تقویت کننده مقاومت انتقالی^۱:** سیگنال ورودی این تقویت کننده کمیت جریان و سیگنال

خروجی آن کمیت ولتاژ را دارد. در حالت ایده‌آل این تقویت کننده را می‌توان بکمک یک منبع ولتاژ

وابسته به جریان^۲ مدل کرد. برای این تقویت کننده، منبع سیگنال توسط مدار معادل نورتن مدل می‌شود.

سایر مشخصات مشابه مشخصات تقویت کننده ولتاژ بدست می‌آیند.



شکل ۴۲-۱ یک تقویت کننده ترا مقاومتی ایده‌آل

بنا به تعریف بهره مقاومت انتقالی یا مقاومت تقابلی^۳ تقویت کننده عبارت است از:

^۱ تقویت کننده ترامقاومتی Transresistance Amplifier

^۲ CCVS: Current Controlled Voltage Source

^۳ Transresistance Gain, Mutual-Resistance Gain

$$R_m \equiv \frac{v_o}{i_i} \quad (71-1)$$

در قبال آن بهره مدار عبارت است از:

$$R_{m_s} \equiv \frac{v_o}{i_s} \quad (72-1)$$

که برای تقویت کننده ایده آل $i_i = i_s$ (چرا؟) و در نتیجه:

$$R_{m_s} \equiv R_m \quad (73-1)$$

مقاومت ورودی تقویت کننده:

$$R_i \equiv \frac{v_i}{i_i} \rightarrow 0 \quad (74-1)$$

و مقاومت خروجی آن:

$$R_o \equiv \frac{v_o}{i_o} \rightarrow 0 \quad (75-1)$$

بنابراین برای این تقویت کننده در حالت ایده آل، بهره ولتاژ:

$$A_{v_s} \equiv \frac{v_o}{v_s} \rightarrow \infty \quad (76-1)$$

و بهره توان:

$$A_{p_s} \equiv \frac{p_o}{p_s} \rightarrow \infty \quad (77-1)$$

خواهد بود (چرا؟).

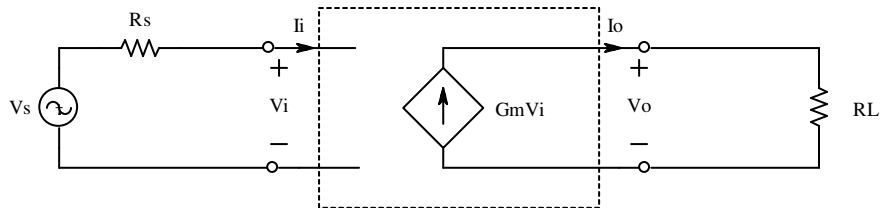
• **تقویت کننده هدایت انتقالی¹:** سیگنال ورودی این تقویت کننده کمیت ولتاژ و سیگنال

خروجی آن کمیت جریان را دارد. در حالت ایده آل این تقویت کننده را می توان بکمک یک منبع جریان

¹ تقویت کننده ترانسایبی، Trans-Conductance Amplifier

وابسته به ولتاژ^۱ مدل کرد. برای این تقویت کننده، منبع سیگنال توسط مدار معادل تونن مدل می شود.

سایر مشخصات مشابه مشخصات تقویت کننده ولتاژ بدست می آیند.



شکل ۴۳-۱ یک تقویت کننده ترا رسانایی ایده آل

بنا به تعریف بهره هدایت انتقالی یا هدایت تقابلی^۲ تقویت کننده عبارت است از:

$$G_m \equiv \frac{i_o}{v_i} \quad (۷۸-۱)$$

در قبال آن بهره مدار عبارت است از:

$$G_{m_s} \equiv \frac{i_o}{v_s} \quad (۷۹-۱)$$

که برای تقویت کننده ایده آل $i_i = i_s$ (چرا؟) و در نتیجه:

$$G_{m_s} \equiv G_m \quad (۸۰-۱)$$

مقاومت ورودی تقویت کننده:

$$R_i \equiv \frac{v_i}{i_i} \rightarrow \infty \quad (۸۱-۱)$$

و مقاومت خروجی آن:

$$R_o \equiv \frac{v_o}{i_o} \rightarrow \infty \quad (۸۲-۱)$$

بنابراین برای این تقویت کننده در حالت ایده آل، بهره جریان:

¹ VCCS: Voltage Controlled Current Source
² Trans-Conductance Gain, Mutual-Conductance Gain

$$A_{i_s} \equiv \frac{i_o}{i_s} \rightarrow \infty \quad (۸۳-۱)$$

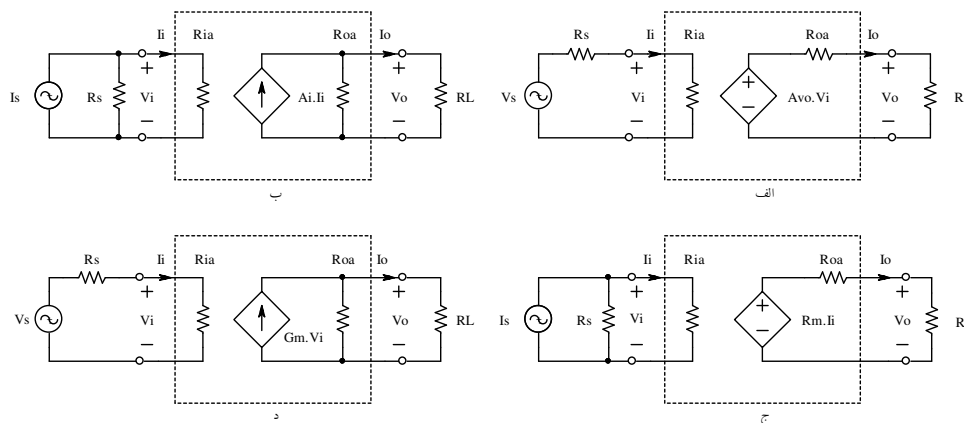
و بهره توان:

$$A_{p_s} \equiv \frac{P_o}{P_s} \rightarrow \infty \quad (۸۴-۱)$$

خواهد بود (چرا؟).

۲-۵-۱ مشخصات تقویت کننده‌های واقعی

همان‌طور که می‌دانیم، در دنیای واقعی صفر و بینهایت وجود ندارد! بنابراین مقاومت‌های ورودی و خروجی تقویت کننده‌ها مقادیری محدود می‌باشند. از طرف دیگر پارامترهای تقویت کننده‌ها (بهره، مقاومت‌های ورودی و خروجی) مقادیر ثابتی نیستند؛ بلکه تابعی از فرکانس، دما، ولتاژ منبع تغذیه و نقطه کار (سیستم غیر خطی)، ... در شکل ۴۴-۱ اثر مقاومت ورودی و مقاومت خروجی تقویت کننده‌های واقعی در نظر گرفته شده‌اند. سایر پارامترهای تقویت کننده‌های واقعی فعلاً مورد نظر ما نیستند.



شکل ۴۴-۱ تقویت کننده‌های غیر ایده‌آل. الف: ولتاژ، ب: جریان، ج: ترامقاومتی و د: ترانسانایی

مثال ۱۷-۱ بهره ولتاژ یک تقویت کننده با مقاومت ورودی $R_{ia} = 1k\Omega$ و مقاومت خروجی $R_{oa} = 4\Omega$ را طوری بدست آورید که سیگنال یک منبع ولتاژ سینوسی با نیروی محرکه $V_s = 2mV_p$ و مقاومت داخلی $R_s = 240\Omega$ را تقویت کرده، بر روی مقاومت بار $R_L = 8\Omega$ توان $P_L = 250mW$ را منتقل نماید.

حل: چون تقویت کننده، یک تقویت کننده ولتاژ است، از مدل شکل ۱-۴۴ الف استفاده می کنیم. با

توجه به رابطه تقسیم ولتاژ در ورودی و خروجی، بهره مدار:

$$A_{v_s} \equiv \frac{v_o}{v_s} = \frac{R_{ia}}{R_{ia} + R_s} \times A_{v_o} \times \frac{R_L}{R_L + R_{oa}}$$

$$A_{v_o} = \frac{R_{ia} + R_s}{R_{ia}} \times A_{v_s} \times \frac{R_L + R_{oa}}{R_L} \quad \text{و از آن جا:}$$

$$A_{v_s} = \frac{v_o}{v_s} = \frac{2V_P}{2mV_P} = 1000 \quad \text{و} \quad V_o = V_L = \sqrt{2P_L R_L} = 2V_P \quad \text{چون} \quad P_L = \frac{V_{Lp}^2}{2 \cdot R_L}$$

بدست می آید. با توجه به مقادیر فوق:

$$A_{v_o} = \frac{1k\Omega + 240\Omega}{1k\Omega} \times 1000 \times \frac{8\Omega + 2\Omega}{8\Omega} = 1860$$

مثال ۱-۱۸ در صورتی که در مدار شکل ۱-۴۴ د، $R_s = 100k\Omega$, $R_L = 10k\Omega$ و مشخصات تقویت

کننده: $R_{ia} = 300k\Omega$, $R_{oa} = 40k\Omega$, $G_m = 10mA/V$ فرض شوند، مطلوبست محاسبه مشخصات

مدار (بهره ولتاژ، بهره جریان، بهره توان، مقاومت ورودی مدار از دید منبع سیگنال و مقاومت خروجی

مدار از دید دو سر بار).

حل:

$$R_i = R_s + R_{ia} = 400k\Omega \quad \text{از دید منبع، مقاومت ها سری هستند، لذا:}$$

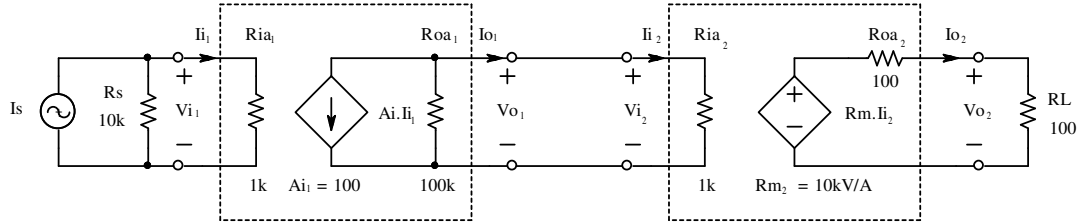
$$R_o = R_L \parallel R_{oa} = 8k\Omega \quad \text{از دید بار، مقاومت ها موازی هستند، لذا:}$$

$$A_{v_s} \equiv \frac{v_o}{v_s} = G_m \cdot R_o \cdot \frac{R_{ia}}{R_i} = 10mA/V \cdot 8k\Omega \cdot \frac{300k\Omega}{400k\Omega} = 60 \quad \text{بهره ولتاژ:}$$

$$A_{i_s} \equiv \frac{i_o}{i_s} = \frac{v_o/R_L}{v_s/R_i} = A_{v_s} \cdot \frac{R_i}{R_L} = 60 \cdot \frac{400k\Omega}{10k\Omega} = 2400 \quad \text{بهره جریان:}$$

$$A_p \equiv \frac{P_o}{P_s} = \frac{v_o \cdot i_o}{v_s \cdot i_s} = A_{v_s} \cdot A_{i_s} = 144000 \quad \text{بهره توان:}$$

مثال ۱-۱۹ مشخصات مدار شکل ۱-۴۵ را بدست آورید.



شکل ۱-۴۵ مدار یک تقویت کننده دو طبقه

حل: این مدار یک تقویت کننده دو طبقه است. طبقه اول یک تقویت کننده جریان با بهره

$A_{i1} = 100$ و طبقه دوم یک تقویت کننده ترانزاقومتی با بهره $R_{m2} = 10000 \text{ V/A}$ می باشد.

مقاومت از دید منبع: $R_i = R_s \parallel R_{ia1} = 10k\Omega \parallel 1k\Omega \approx 910\Omega$

مقاومت از دید بار: $R_o = R_L \parallel R_{oa2} = 100\Omega \parallel 100\Omega = 50\Omega$

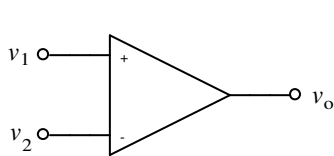
بهره ولتاژ:
$$\left. \begin{aligned} A_{v_s} &\equiv \frac{v_o}{v_s} = \frac{v_{o2}}{v_{i2}} \times \frac{v_{o1}}{v_{i1}} \\ \frac{v_{o2}}{v_{i2}} &= \frac{R_{m2} \cdot I_{i2} \cdot R_L / (R_L + R_{oa2})}{I_{i2} \cdot R_{ia2}} = 5 \\ \frac{v_{o1}}{v_{i1}} &= \frac{-A_{i1} \cdot I_{i1} \cdot (R_{oa1} \parallel R_{ia2})}{I_{i1} \cdot R_{ia1}} \approx -99 \end{aligned} \right\} \Rightarrow A_{v_s} \approx -500$$

بهره جریان: $A_{i_s} \equiv \frac{I_o}{I_s} = \frac{V_o/R_L}{V_i/R_i} = A_{v_s} \cdot \frac{R_i}{R_L} \approx -500 \times 9.1 \approx -4500$

بهره توان: $A_{p_s} \equiv \frac{P_o}{P_s} = A_{v_s} \cdot A_{i_s} \approx 500 \cdot 4500 = 2250000$

۳-۵-۱ تقویت کننده عملیاتی

یک تقویت کننده عملیاتی یا آپ امپ^۱ یک تقویت کننده ولتاژ است که عمدتاً دارای دو ورودی و



شکل ۴۶-۱ نماد آپ امپ

یک خروجی سیگنال می‌باشد. شکل ۴۶-۱ نماد آپ امپ را نمایش

می‌دهد. در حالت ایده‌آل، ولتاژ خروجی با ولتاژ یکی از ورودی‌ها

هم فاز است، به این ورودی، ورودی غیر معکوس^۲ (نا وارون)

گویند و آنرا با علامت "+" نمایش می‌دهند. ولتاژ خروجی با ولتاژ ورودی دیگر ۱۸۰ درجه اختلاف فاز

دارد. به این ورودی، ورودی معکوس^۳ (وارون) گویند و آنرا با علامت "-" نشان می‌دهند. بدیهی است

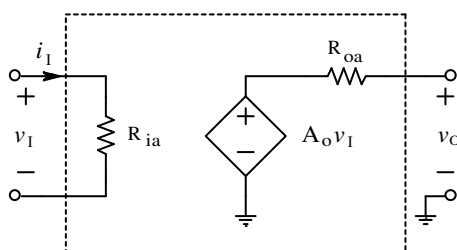
که آپ امپ - مانند هر تقویت کننده دیگر - نیاز به منبع تغذیه ($\pm V_{CC}$) دارد که در اغلب مدارها به

جهت سادگی آنها را نمایش نمی‌دهند، مگر این که برای تعیین سیگنال مهم باشند.

اگر بهره ولتاژ آپ امپ را A_o بنامیم خواهیم داشت:

$$v_o = A_o(v_1 - v_2) = A_o v_I \quad (۸۵-۱)$$

در شکل ۴۷-۱ مدار معادل ساده شده‌ی خطی یک آپ امپ نمایش داده شده است. چنان که ملاحظه



شکل ۴۷-۱ مدل ساده شده آپ امپ

می‌شود، مدل یک آپ امپ یک تقویت کننده ولتاژ است.

برای یک آپ امپ ایده‌آل:

$$A_o \rightarrow \infty \quad R_{ia} \rightarrow \infty \quad R_{oa} \rightarrow 0$$

برای آپ امپ‌های واقعی: $A_o = 10^3 \dots 10^7$ ،

$$R_{oa} = 1 \dots 10^3 \Omega \quad \text{و} \quad R_{ia} = 10^4 \dots 10^{15} \Omega$$

Op-Amp, OPA: Operational Amplifier¹
Non-Inverting Input²
Inverting Input³

که A_o ، بهره حلقه باز (در فرکانس صفر)؛ R_{ia} ، مقاومت ورودی و R_{oa} ، مقاومت خروجی آپ امپ می باشد. مشخصات آپ امپ واقعی وابسته به مقدار منبع ولتاژ، فرکانس سیگنال، دما، ... است.

آپ امپ ها در کارهای تحقیقاتی و صنعتی کاربردهای بسیاری دارند. آپ امپ را می توان سنگ بنای اکثر مدارهای آنالوگ دانست. همانطور که از نام تقویت کننده عملیاتی بر می آید، بکمک این المان و عناصر جانبی، می توان عملیات ریاضی را بصورت الکترونیکی، پیاده سازی کرد. در این بخش می خواهیم از تقویت کننده عملیاتی فقط به عنوان یک ضرب کننده در یک عدد ثابت - یعنی یک تقویت کننده خطی - استفاده کنیم.

کار اصلی یک تقویت کننده عملیاتی - همانطور که از نام آن بر می آید - تقویت کردن سیگنال ها است. ولی همانطور که ذکر شد، بعلت زیاد بودن بهره یک تقویت کننده عملیاتی (در حالت ایده آل $A_o \rightarrow \infty$)، هر قدر هم که دامنه سیگنال ورودی کوچک باشد، باز هم ولتاژ خروجی، فقط دو حالت $+V_{CC}$ یا $-V_{CC}$ را می تواند اتخاذ نماید¹. بعبارت دیگر آپ امپ همواره در حالت اشباع خواهد بود (تقویت کننده غیر خطی). برای این که بتوان یک آپ امپ را بعنوان تقویت کننده خطی به کار برد، باید بکمک مدارهای جانبی و فیدبک کردن آپ امپ²، ناحیه خطی مدار تقویت کننده را افزایش داد. برای این منظور سه مدار استاندارد وجود دارد که در زیر به بررسی آنها می پردازیم. توجه کنید که در بررسی - های خود، برای سهولت درک مطالب، مدل ایده آل آپ امپ را مدنظر قرار می دهیم، یعنی یک منبع ولتاژ وابسته به ولتاژ با بهره بینهایت!

¹ تذکر مهم: به ازای $v_1 > v_2$ ، $v_f = v_1 - v_2 > 0$ بوده، از لحاظ ریاضی $v_o = A_o \cdot v_f = +\infty$ بعبارت دیگر به ازای $v_1 < v_2$ $v_o = A_o \cdot v_f = -\infty$ خواهد بود. ولی از آنجایی که خروجی آپ امپ - مانند هر تقویت کننده دیگری که در خروجی فاقد ترانسفورماتور باشد - نمی تواند از محدوده $-V_{CC} \dots +V_{CC}$ تجاوز نماید، در حالت ایده آل خروجی به این دو حد، محدود و تقویت کننده از حالت خطی خارج شده، $A_o < \infty$ می شود!

² فیدبک (Feedback) کردن یا پس خورد یعنی مقداری از سیگنال خروجی را به ورودی بر گردانیدن. برای اطلاعات بیشتر به فصل ۳ یا مراجع مربوطه رجوع نمایید.

• تقویت کننده معکوس

شکل ۴۸-۱ مدار و مشخصه انتقالی یک تقویت کننده معکوس^۱ (وارون ساز) را نمایش میدهد. برای

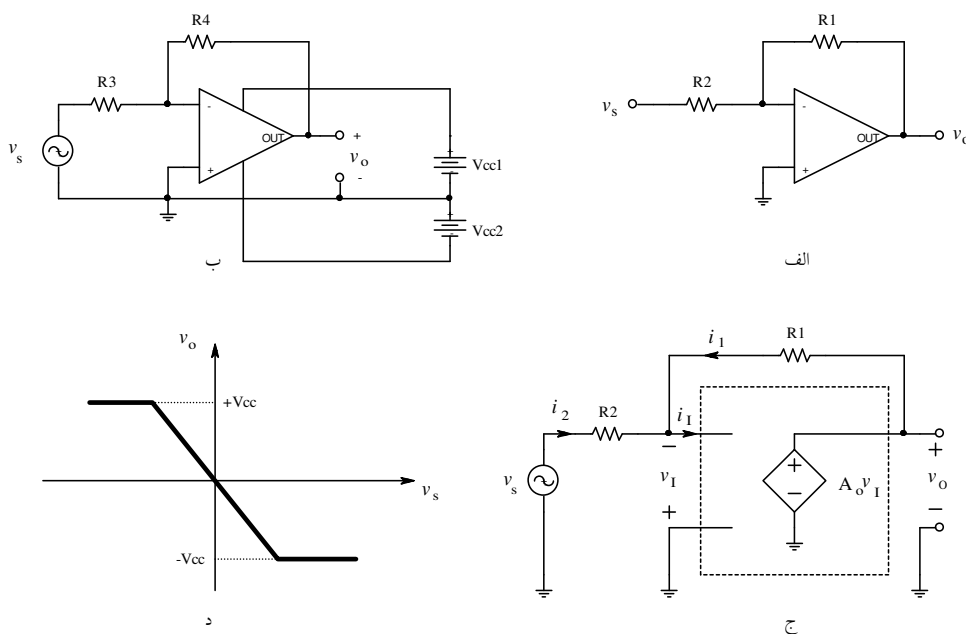
بدست آوردن مشخصات تقویت کننده (R_o و R_i ، A_{v_s})، مدار شکل ۴۸-۱ ج را در نظر می گیریم. با

توجه به این واقعیت که اگر تقویت کننده اشباع نشده باشد، یعنی $-V_{CC2} < v_o < +V_{CC1}$ داریم:

$$v_o = A_o \cdot v_I \Rightarrow v_I = \frac{v_o \neq \infty}{A_o \rightarrow \infty} \rightarrow 0 \quad (۸۶-۱)$$

و:

$$i_I = \frac{v_I \rightarrow 0}{R_i \rightarrow \infty} \rightarrow 0 \quad (۸۷-۱)$$



شکل ۴۸-۱ تقویت کننده معکوس الف- مدار ب- نحوه پیاده سازی ج- مدار معادل د- مشخصه

بنابراین برای یک آپ امپ ایده آل فیدبک شده^۱، تا زمانی که اشباع نشده باشد: $v_i = 0$ و $i_i = 0$. در این حالت، به ورودی معکوس زمین مجازی^۲ گویند؛ زیرا با وجود این که این پایه با زمین هم پتانسیل است، ولی به علت این که جریان گذرنده از آن صفر می باشد، مثل مدار باز عمل میکند و زمین حقیقی نیست!

محاسبه بهره ولتاژ مدار: بنا به تعریف: $A_{v_s} \equiv \frac{v_o}{v_s}$. با استفاده از KVL و KCL در مدار شکل ۴۸-۱

ج:

$$\left. \begin{array}{l} v_o = i_1 \cdot R_1 \\ v_s = i_2 \cdot R_2 \\ i_1 + i_2 = i_i = 0 \end{array} \right\} \Rightarrow A_{v_s} = -\frac{R_1}{R_2} \quad (۴۸-۱)$$

بنابراین تا زمانی که $|v_s| < \left| \frac{V_{CC}}{A_{v_s}} \right|$ باشد، تقویت کننده در ناحیه خطی بوده روابط فوق صادقند. در

غیر اینصورت تقویت کننده به اشباع رفته، $A_o < \infty$ و در نتیجه $|v_i| > 0$ خواهد بود.

محاسبه مقاومت ورودی: بنا به تعریف: $R_i \equiv \left. \frac{v_s}{i_s} \right|_{i_o=0}$ و از شکل ۴۸-۱ ج:

$$i_s = i_2 = \frac{v_s - v_i}{R_2} = \frac{v_s}{R_2} \Rightarrow R_i = R_2 \quad (۴۹-۱)$$

طبیعتاً این رابطه نیز فقط در صورتی صادق است که تقویت کننده اشباع نشده باشد.

^۱ در این درس منظور ما از فیدبک، "فیدبک منفی" است. با تفاوت میان فیدبک منفی و مثبت در فصل ۳ آشنا می شوید.

^۲ Virtual Ground

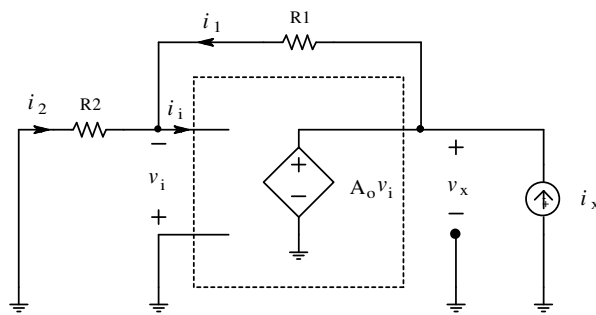
محاسبه مقاومت خروجی: بنا به تعریف مقاومت خروجی: $R_o \equiv \frac{v_o}{i_o} \Big|_{v_s=0}$ در این صورت چون

$v_s = 0$ در نتیجه $v_o = 0$ و همچنین $i_o = 0$ پس: $R_o = \frac{0}{0}$ ، مبهم بوده مقاومت خروجی غیر قابل

محاسبه میشود. برای رفع این مشکل یک منبع خارجی (v_x یا i_x) به خروجی اعمال کرده، اثر آنرا بر

مدار، (v_x یا i_x) اندازه گیری (محاسبه) می نمایند. در این صورت: $R_o \equiv \frac{v_x}{i_x} \Big|_{v_s=0}$

شکل ۴۹-۱ نحوه محاسبه R_o را نمایش میدهد. از آنجایی که دو منبع ولتاژ را نمی توان با هم موازی



شکل ۴۹-۱ مدار معادل برای محاسبه مقاومت خروجی

کرد (چرا؟)، منبع خارجی در این حالت باید

یک منبع جریان باشد. پس منبع خارجی یک

منبع جریان، با جریان i_x انتخاب و به مدار

اعمال میشود. بعلت این که هرگاه یک منبع

جریان با یک منبع ولتاژ موازی قرار گیرد،

ولتاژ خروجی توسط منبع ولتاژ مشخص میشود (چرا؟) و در این حالت: $v_x = v_o = A_{v_s} \cdot v_s = 0$ است،

بنابراین:

$$R_o = \frac{v_x \rightarrow 0}{i_x > 0} \rightarrow 0 \quad (90-1)$$

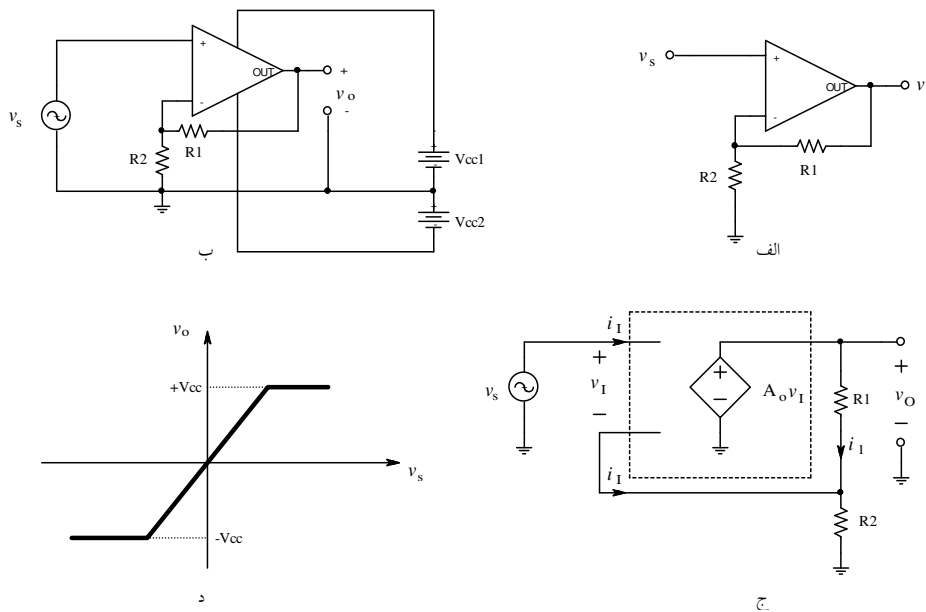
از روابط (۸۸-۱) تا (۹۰-۱) مشخصات یک تقویت کننده معکوس با یک آپ امپ ایده آل در ناحیه

خطی به صورت زیر می باشد:

$$A_{v_s} = -\frac{R_1}{R_2}, \quad R_i = R_2, \quad R_o = 0$$

• تقویت کننده غیر معکوس

در شکل ۵۰-۱ مدار و مشخصه انتقالی یک تقویت کننده غیر معکوس^۱ (نا وارون ساز) نمایش داده شده است. مانند حالت قبل (رابطه (۱-۸۶)): $v_I = 0$ و با استفاده از KVL و KCL در مدار شکل ۵۰-۱ ج:



شکل ۵۰-۱ تقویت کننده غیر معکوس الف- مدار ب- نحوه پیاده سازی ج- مدار معادل د- مشخصه

$$\left. \begin{aligned} v_s = v_I + v_2, \quad v_I = 0 &\Rightarrow v_s = v_2 \\ i_I = 0 &\Rightarrow v_2 = v_o \cdot \frac{R_2}{R_1 + R_2} \\ A_{v_s} \equiv \frac{v_o}{v_s} \end{aligned} \right\} \Rightarrow A_{v_s} = 1 + \frac{R_1}{R_2} \quad (91-1)$$

و با توجه به تعریف مقاومت‌های ورودی و خروجی، و بکمک مدار شکل ۵۰-۱ ج:

$$R_i \equiv \frac{v_s}{i_s}, \quad i_s = i_I = 0 \Rightarrow R_i \rightarrow \infty \quad (92-1)$$

¹ Non-Inverting Amplifier

$$R_o \equiv \frac{v_x}{i_x}, \quad v_x = v_o = 0 \Rightarrow R_o \rightarrow 0 \quad (93-1)$$

بنابراین مشخصات یک تقویت کننده غیر معکوس با آپ امپ ایده آل در ناحیه خطی عبارتست از:

$A_{v_s} = 1 + \frac{R_1}{R_2}, \quad R_i = \infty, \quad R_o = 0$
--

• تقویت کننده تفاضلی

از آنجایی که یک آپ امپ دارای دو ورودی است، می توان دو منبع سیگنال به ورودی های آن اعمال کرده، تفاضل آنها را تقویت نمود، یا این که یک منبع سیگنال بین دو ورودی قرار داد. این مدار نسبت به دو مدار قبل مزایایی دارد که بعداً به آنها اشاره خواهد شد.

مدار تقویت کننده تفاضلی¹ در شکل ۱-۵۱ نمایش داده شده است. باز با توجه به این که در ناحیه خطی $i_i = 0, v_i = 0$ ، با اندکی محاسبه، حاصل میشود:

$$v_o = v_2 \frac{R_1 + R_2}{R_2} \cdot \frac{R_4}{R_3 + R_4} - v_1 \frac{R_1}{R_2} \quad (94-1)$$

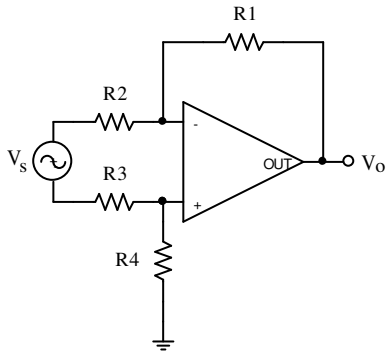
بعبارت دیگر: $v_o = k_2 \cdot v_2 - k_1 \cdot v_1$ در حالت خاص که $R_3 = R_2$ و $R_4 = R_1$ باشد:

$$v_o = \frac{R_1}{R_2} \cdot (v_2 - v_1) \quad (95-1)$$

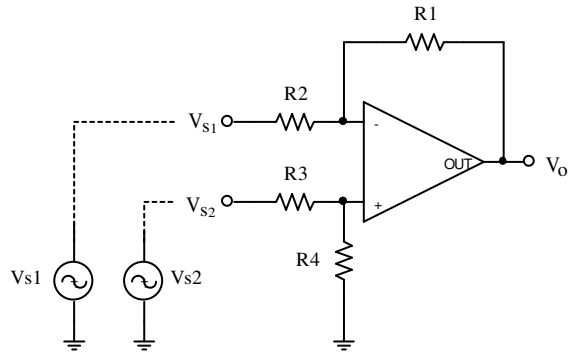
در این حالت اگر بجای دو منبع، یک منبع ولتاژ v_s را بین دو ورودی قرار دهیم (شکل ۱-۵۲) مشخصات مدار برابر خواهد بود با:

Differential Amplifier.¹

$$A_{v_s} \equiv -\frac{v_o}{v_s} = -\frac{R_1}{R_2}, \quad R_i = 2R_2, \quad R_o = 0$$



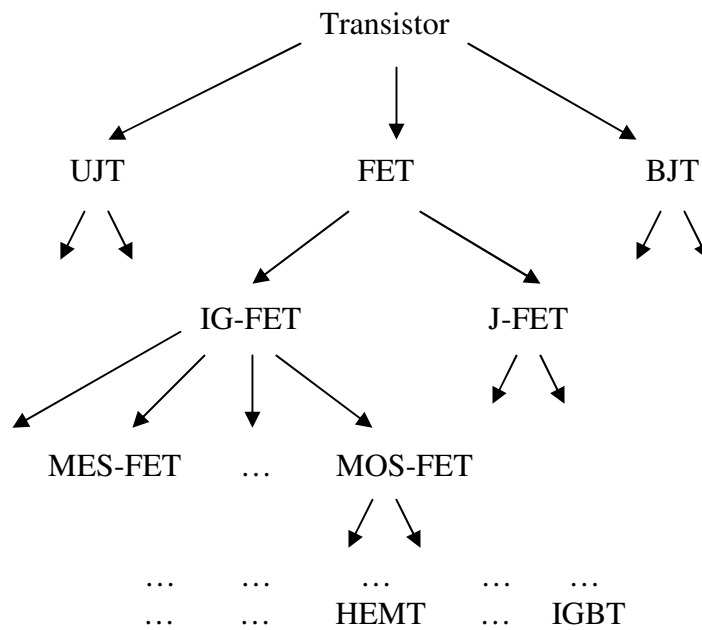
شکل ۵۲-۱ تقویت کننده تفاضلی با یک منبع



شکل ۵۱-۱ مدار تقویت کننده تفاضلی

۱-۵-۴ تقویت کننده های ترانزیستوری

در این بخش می خواهیم ساختار و مشخصات تقویت کننده های پایه را یاد آوری کنیم. ساده ترین تقویت کننده ها به کمک یک المان تقویت کننده ساخته می شوند. در گذشته برای این منظور فقط لامپ های خلا^۱ در دسترس بود. امروزه در موارد عادی معمولاً از ترانزیستورها استفاده می شود. ترانزیستورها عناصر سه قطبی هستند، که دارای خاصیت تبدیل مقاومت^۲ می باشند. ترانزیستورها انواع گوناگونی دارند؛ شکل ۱-۵۳ انواع متداول را نمایش میدهد.



شکل ۱-۵۳ انواع متداول ترانزیستور

اولین نوع ترانزیستور که بصورت تجاری به بازار عرضه شد BJT ^۳ بود در حال حاضر نیز متداولترین ترانزیستور بصورت تکی^۴ نیز همان است. در این درس نیز عمدتاً همین نوع ترانزیستور

¹ Vacuum Tube

² Transistor: TRANSfer resISTOR

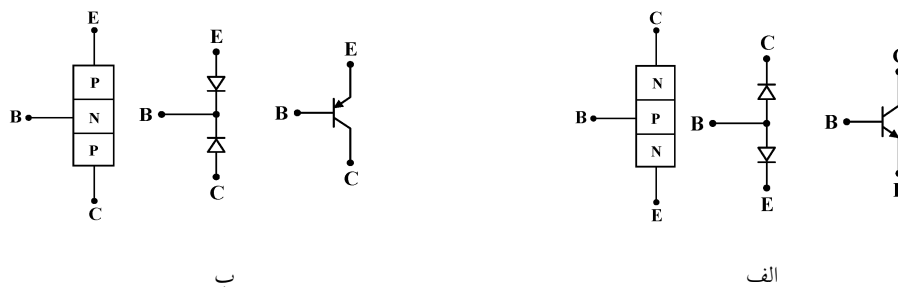
³ BJT: Bipolar Junction Transistor, دو قطبی

⁴ Discrete

مورد بررسی قرار میگیرد. بنابراین از این به بعد هر گاه از ترانزیستور صحبت میشود، منظور *BJT* است.

۱-۴-۵-۱ ترانزیستور دو قطبی

در ساخت ترانزیستورهای اولیه ژرمانیوم به کار برده میشد، ترانزیستورهای امروزی عمدتاً با سیلیسیوم ساخته میشوند. ترانزیستورها از سه لایه سیلیسیوم با ناخالصی *n* و *p* که یک در میان قرار گرفته اند تشکیل می شوند. بنابراین دو نوع ترانزیستور *npn* و *pnp* وجود دارد. شکل ۱-۵۴ نماد و نحوه ساختمان سمبلیک ترانزیستور را نمایش میدهد.

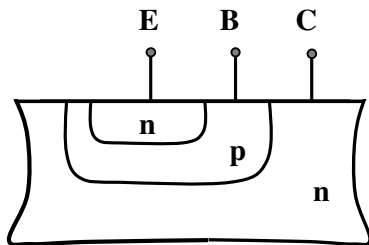


شکل ۱-۵۴ نماد، ساختمان و نمایش ساختاری ترانزیستور *BJT*: الف-*npn* و ب-*pnp*

پایه های ترانزیستور کلکتور^۱ (*C*)، بیس^۲ (*B*)، و امیتر^۳ (*E*) نامیده میشوند. همانطور که از شکل

۱-۵۴ بر میآید، اتصالات *B-E* و *B-C* مانند دو دیود

عمل می کنند. بنابراین برخی از مشخصات *BJT* مشابه مشخصات دیود است.



شکل ۱-۵۵ ساختمان ترانزیستور *npn*

برخلاف شکل ۱-۵۴، ساختمان واقعی ترانزیستور، متقارن

^۱ جمع کننده، Collector

^۲ پایه، Base

^۳ پخش کننده، Emitter

نیست یعنی با تعویض پایه های C و E در مدار، مشخصات ترانزیستور تغییر می کند. شکل ۱-۵۵ ساختمان داخلی یک ترانزیستور متداول nnp را نمایش میدهد. در ساختمان ترانزیستور، علاوه بر ابعاد هندسی، میزان ناخالصی لایه‌ها نیز با هم متفاوت است. در ضمن واضح است که اگر مانند شکل ۱-۵۴، دو عدد دیود را بهم وصل کنیم به هیچوجه یک ترانزیستور تشکیل نخواهد شد! (چرا؟).

از آنجایی که برخی از مشخصات BJT مشابه مشخصات دیود است در زیر به یاد آوری مطالبی در مورد دیود می پردازیم:

• مشخصات دیود

دیود یک عنصر دو قطبی است که مشخصه $V-I$ آنرا می‌توان برای یک دیود نیمه هادی^۱ بصورت تقریبی طبق رابطه (۱-۹۶) تعریف کرد.

$$i_D \approx I_S (e^{v_D / nV_T} - 1) \quad (1-96)$$

در این رابطه، I_S ، جریان اشباع^۲ یا ضریب مقیاس^۳ دیود نام دارد. این مقدار برای یک دیود مشخص در دمای ثابت تقریباً ثابت است^۴ و برای دیودهای معمولی $I_S \approx 10^{-14} A$ در نظر گرفته می شود. (برای انواع مختلف دیود $I_S \approx 10^{-17} \dots 10^{-3} A$).

V_T ، ولتاژ حرارتی^۵ نام دارد و مقدار آن از رابطه (۱-۹۷) قابل محاسبه است،

$$V_T = \frac{k.T}{q} \quad (1-97)$$

^۱ علاوه بر دیود نیمه هادی (Semiconductor-Diode) معمولی، دیودهای دیگری نیز وجود دارد که مشخصه آنها به فرم‌های دیگری ظاهر می‌شود. امروزه، در الکترونیک - تا زمانی که نوع دیود مشخص نشده باشد - منظور همان دیود نیمه هادی معمولی است.

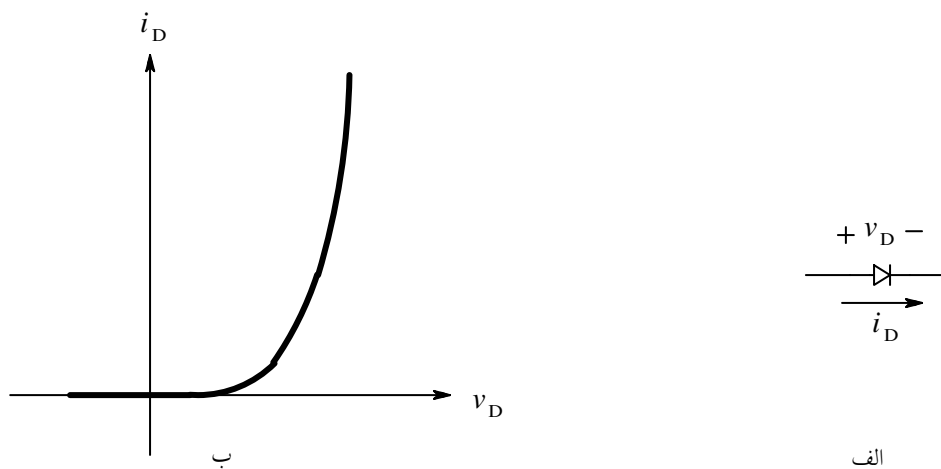
^۲ Saturation Current

^۳ Scaling Factor

^۴ این ضریب شدت به دما وابسته است، به طوری که با افزایش هر $5.00 \cdot 10^\circ C$ ، مقدار آن دو برابر میشود.

^۵ Thermal Voltage

که در این رابطه: $k = 1.38 \times 10^{-23} J/K$ ، ثابت بولتزمن، T ، دما بر حسب کلوین و $q = 1.6 \times 10^{-19} As$ ، بار الکترون میباشد. در دمای اتاق ($25^\circ C \equiv 298K$)، $V_T = 25.7mV$. در محاسبات، برای سادگی - در صورتی که دما مشخص نشده باشد - $V_T = 25mV$ در نظر گرفته میشود. این ولتاژ معادل دمای $T = 290K$ است. موقع استفاده از برنامه *PSpice* در پنجره مربوط به گزینه دما، آن را $17^\circ C$ ($T = 17^\circ C$) وارد کنید (مقدار پیش فرض در این برنامه $27^\circ C$ ($300K$) است). بالاخره n یک ضریب ثابت است که مقدار آن به نوع و جنس دیود بستگی دارد. برای اکثر دیودها $n \approx 0.5 \dots 3.5$ ، برای دیودهای معمولی سیلیسیومی، $n \approx 1.8$. برای سادگی محاسبات، در صورتی که مقدار آن در مسایل داده نشده باشد، $n = 1$ فرض می شود. همانطور که از رابطه (۹۶-۱) نتیجه میشود، دیود یک المان غیر خطی (تابع نمایی) است. شکل ۵۶-۱ نماد و مشخصه یک دیود را نمایش میدهد.



شکل ۵۶-۱ الف- نماد و ب- مشخصه یک دیود

در صورتی که جریان گذرنده از دیود را ثابت نگهداریم، با افزایش دما، به ازای هر درجه سانتیگراد ولتاژ دو سر دیود حدوداً ۲ میلی ولت کم میشود^۱.

^۱ این خاصیت را می توان در ساخت دماسنج الکترونیکی به کار برد البته مقدار $-2mV/^\circ C$ یک مقدار فرضی است میزان آن در دیودهای

مختلف و در جریانهای متفاوت معمولاً $\frac{\Delta V_D}{\Delta T} \approx -1.6 \dots -2.5mV/^\circ C$ است.

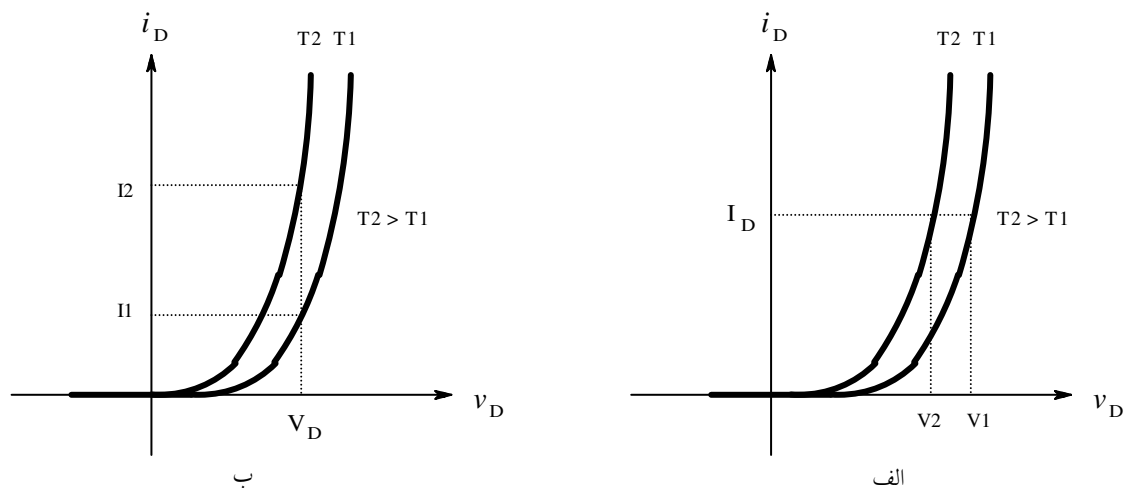
$$V_D(T_2) \approx V_D(T_1) - \frac{2mV}{K} (T_2 - T_1), \quad I_D = Const \quad (98-1)$$

$$\left. \frac{\Delta V_D}{\Delta T} \right|_{I_D} \approx -2mV / K \quad (98-1 \text{ الف})$$

اگر ولتاژ دو سر یک دیود را ثابت نگه داریم، با افزایش هر $10^\circ C$ ، جریان دیود حدوداً دو برابر (به ازای هر $30^\circ C$ حدوداً ده برابر) میشود^۱.

$$I_D(T_2) \approx I_D(T_1) \cdot 2^{(T_2 - T_1) / 10K}, \quad V_D = Const \quad (99-1)$$

شکل ۱-۵۷ وابستگی مشخصه دیود به دما را نمایش میدهد.



شکل ۱-۵۷ وابستگی مشخصه دیود به دما الف- جریان ثابت، ب- ولتاژ ثابت

بالاخره اگر دمای دیود ثابت نگهداشته شود به ازای هر 60 میلی ولت افزایش ولتاژ دو سر دیود، جریان آن حدوداً ده برابر میشود.

استدلال: با فرض $V_D \gg nV_T$ از (۹۶-۱):

$$i_D \approx I_s e^{v_D / nV_T} \quad (96-1 \text{ الف})$$

^۱ این مقدار نیز یک مقدار فرضی است! برای دیودهای مختلف، و برای یک دیود برای ولتاژها و دماهای متفاوت، جریان به ازای افزایش ده درجه سانتیگراد، بین $1,1$ تا 6 برابر افزایش می یابد. برای کسب اطلاعات بیشتر در این زمینه‌ها به درس فیزیک الکترونیک مراجعه نمایید.

$$v_D \approx n \cdot V_T \ln(i_D / I_s) \quad (100-1)$$

با توجه به این که $\ln(x) = 2.3 \log(x)$ و با فرض $n \cdot V_T = 26mV$ داریم:

$$v_D \approx 60mV \cdot \log\left(\frac{i_D}{I_s}\right) \quad (100-1 \text{ الف})$$

$$V_1 \approx 60mV \log\left(\frac{I_1}{I_s}\right) \quad \text{اگر جریان دیود } i_D = I_1 \text{ باشد:}$$

$$V_2 \approx 60mV \log\left(\frac{I_2}{I_s}\right) \quad \text{اگر جریان دیود } i_D = I_2 \text{ شود:}$$

در نتیجه:

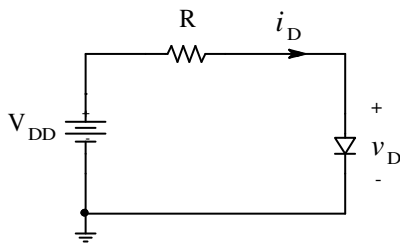
$$V_2 - V_1 \approx 60mV \log\left(\frac{I_2}{I_1}\right) \quad (101-1)$$

• تحلیل مدارهای دیودی

در شکل ۵۸-۱ یک مدار ساده دیودی نمایش داده شده است. با فرض این که مشخصات دیود (n ،

I_s ، V_T) و مقادیر R و V_{DD} معلوم باشند، می خواهیم I_D و V_D را بدست آوریم.

داریم:



$$\begin{cases} V_{DD} = i_D \cdot R + v_D \\ i_D \approx I_s e^{v_D / n V_T} \end{cases}$$

بنابراین با حل سیستم دو معادله و دو مجهولی فوق، مقادیر

I_D و V_D بدست می آید:

$$V_{DD} - v_D - I_s R \cdot e^{v_D / n V_T} = 0, \quad i_D = \frac{V_{DD} - v_D}{R} \quad (102-1)$$

ولی از آن جایی که معادله حاصله یک تابع نمایی است، حل آن در حالت کلی از روشهای ریاضی تحلیلی، براحتی قابل محاسبه نمی باشد. اصولاً برای حل این گونه مسایل، دو روش ترسیمی^۱ یا سعی و خطا^۲ به کار گرفته می شود.

برای اکثر دیودهای معمولی $I_S \approx 10^{-15} \dots 10^{-13} A$ و در اکثر مدارهای دیودی، در نقطه کار^۳ $I_D = 10\mu A \dots 10mA$ می باشد. با توجه به رابطه (۱-۱۰۰ الف):

$$V_D \approx 60mV \cdot \log\left(\frac{I_D}{I_S}\right) \approx 60mV \cdot \log\left(\frac{10^{-5} \dots 10^{-2}}{10^{-15} \dots 10^{-13}}\right) \approx 480 \dots 780mV \quad (1-103)$$

بنابراین می توان گفت در اکثر مواقع، مستقل از مدار و نوع دیود، افت ولتاژ دو سر دیودهای سیلیسیومی در نقطه کار $V_D \approx 0.5 \dots 0.8V$ است به همین دلیل در محاسبات معمولاً $V_D = 0.6V$ یا $V_D = 0.7V$ فرض می شود.

در عمل بعلت این که پارامترهای دیود بطور تقریبی انتخاب و محاسبه می شوند (مثلاً $n=1$ فرض می شود، در صورتی که ممکنست برای دیود مورد نظر $n=1.2$ باشد، یعنی 17% خطا در مورد محاسبه V_D ، یا سایر پارامترها نظیر V_T ، I_S ، ... که وابسته به دما نیز هستند). از آنجایی که مشخصات دیود به جریان نقطه کار وابسته است و جریان نقطه کار عمدتاً توسط V_{DD} و R مشخص می شود (چرا؟)، در عمل برای محاسبه دستی، نیاز به کار گیری روش سعی و خطا نیست! (*PSpice* یا برنامه های مشابه، از این روش استفاده می کنند). برای مثال اگر در مدار شکل ۱-۵۸، $V_{DD} = 12V$ ، $R = 10k\Omega$ ، $n \cdot V_T = 25mV$ و $I_S = 10fA$ فرض شود، با انتخاب $V_D = 0.6V$:

$$I_D = \frac{12V - 0.6V}{10k\Omega} = 1.14mA$$

¹ Graphical Analysis
² آزمون و خطا، Trial and Error (Iterative)
³ یاد آوری: به زوج (V_D, I_D) نقطه کار گویند.

حاصل می شود که خطای محاسباتی در مقایسه با روش سعی و خطا (مثلاً محاسبه با *PSpice*،

$$I_D = 1.13367mA \text{ فقط:}$$

$$E_r = \frac{1.14mA - 1.13367mA}{1.13367mA} = +0.558\%$$

و اگر $V_D = 0.7V$ فرض شود:

$$I_D = \frac{12V - 0.7V}{10k\Omega} = 1.13mA$$

$$E_r = \frac{1.13 - 1.13367}{1.13367} = -0.324\%$$

می باشد، که این خطا به مراتب کمتر از تolerانس پارامترهای دیود و سایر عناصر مدار خواهد بود! هر قدر

$V_{DD} > V_D \approx 0.7V$ باشد، دقت محاسبات بیشتر است (چرا؟). بنابراین اگر در مسایل شرط خاصی

نباشد، $V_D = 0.7V$ انتخاب می شود.

تذکر: معمولاً برای جریانهای کار مختلف، دیودهای گوناگونی میسازند. در عمل هر قدر جریان نامی

دیود بیشتر باشد - یعنی دیود برای جریانهای بزرگتری طراحی شده باشد - دارای I_S بزرگتری نیز

خواهد بود، به طوری که در صورتی که دیود در جهت مستقیم بایاس شده باشد، نسبت $\frac{I_D}{I_S}$ حدوداً

همان مقدار ذکر شده در رابطه (۱-۱۰۳) بوده $V_D \approx 0.7V$ مقدار قابل قبولی است. البته در برخی از کار

برد ها ممکن است $V_D \ll 0.7V$ شود. مثلاً اگر در مدار شکل ۱-۵۸، $V_{DD} = 0.5V$ و $R = 1M\Omega$

باشد مطمئناً دیگر نمی تواند $V_D \approx 0.7V$ یا حتی $V_D \approx 0.6V$ فرض شود! در این صورت به کمک

روش های ذکر شده، $V_D \approx 408mV$ و $I_D \approx 92nA$ بدست می آید.

• مدل های دیود

مدل DC : همانطور که ذکر شد، بعلت این که دیود یک عنصر غیر خطی است و حل معادلات غیرخطی معمولاً پیچیده هستند، در خیلی از مواقع از تقریب‌های خطی استفاده می‌شود. در بخش قبل دیدیم که در صورتی که دیود در جهت مستقیم بایاس شده باشد و ولتاژ تغذیه به اندازه کافی بزرگ باشد ($V_{DD} \geq 1V$)، می‌توان به جای دیود از یک منبع ولتاژ $V_D = V_\gamma \approx 0.7V$ استفاده کرد. پس مدل یک دیود بایاس شده در جهت مستقیم، یک منبع ولتاژ تقریباً ثابت خواهد بود.

مدل AC : در برخی از مواقع دامنه ولتاژ ورودی بسیار کم است (حدود میلی ولت). در چنین حالتی از مدل علایم کوچک دیود باید استفاده کرد.

یاد آوری: برای مشخص کردن کمیات الکتریکی معمولاً از دو (یا بیشتر) حرف استفاده می‌شود. حرف اول مبین کمیت فیزیکی (مثلاً ولتاژ) است. حروف بعدی که به صورت اندیس برای حرف اول نوشته می‌شود، عنصر مربوطه را مشخص می‌کند. مثلاً: V_D یعنی افت ولتاژ دو سر دیود، I_D : جریان گذرنده از دیود، V_{AK} : ولتاژ بین آند و کاتد، R_L : مقاومت بار، V_{REF} : ولتاژ مرجع،
برای یک کمیت الکتریکی چهار مقدار قابل تعریف است:

۱. مقدار لحظه‌ای: مقدار واقعی که متغیر در هر لحظه دارد. برای نمایش این مقدار از حرف

اصلی کوچک و اندیس بزرگ استفاده می‌کنند. مثلاً: v_D (مقادیر متغیر را با حروف

کوچک و مقادیر کل را با حروف بزرگ نمایش می‌دهند).

۲. مقدار متوسط: بنا به تعریف، مقدار متوسط یک کمیت، مؤلفه DC آن است. برای نمایش

این مقدار، از حرف اصلی و اندیس بزرگ استفاده می کنند. مثلاً: V_D (مقادیر ثابت را با حروف بزرگ و مقادیر کل را با حروف بزرگ نمایش می دهند).

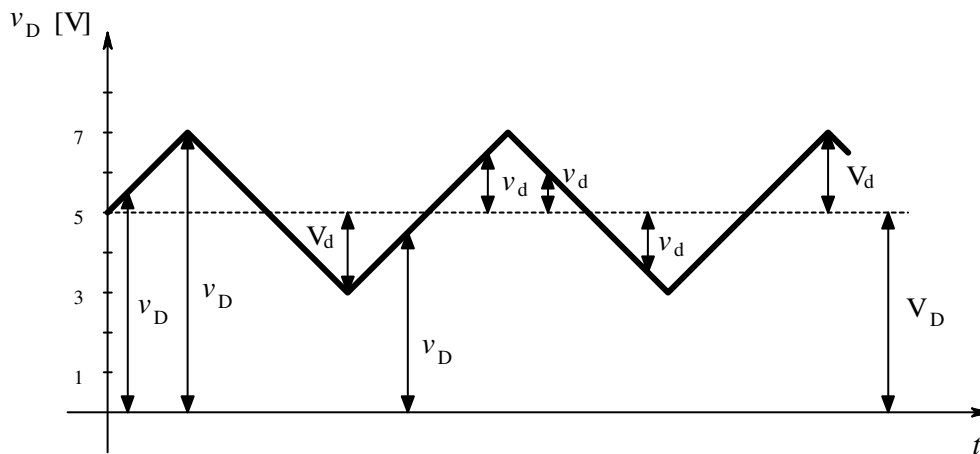
۳. مقدار سیگنال: مؤلفه AC یک کمیت، بنا به تعریف جزء متغیر آن است. برای نمایش این

مقدار از حرف اصلی و اندیس کوچک استفاده می کنند. مثلاً: v_d (مقادیر متغیر را با حروف کوچک و مقادیر جزء را با حروف کوچک نمایش می دهند).

۴. مقدار دامنه: دامنه سیگنال، بنا به تعریف حداکثر مقدار تغییرات یک کمیت نسبت به مقدار

متوسط آن است. برای نمایش این مقدار از حرف اصلی بزرگ و اندیس کوچک استفاده می کنند. مثلاً: V_d (مقادیر ثابت را با حروف بزرگ و مقادیر جزء را با حروف کوچک نمایش می دهند).

شکل ۱-۵۹ به عنوان یک مثال، تعاریف ذکر شده را برای ولتاژ دو سر یک دیود بیان می دارد.



شکل ۱-۵۹ بیان مولفه های مختلف یک کمیت الکتریکی

همان طور که ملاحظه می شود همواره:

$$v_D = V_D + v_d \quad (1-104)$$

یعنی این که در حالت کلی یک کمیت الکتریکی از یک مؤلفه DC (نقطه کار، بایاس) و یک مؤلفه AC (سیگنال) تشکیل شده است. در مثال فوق سیگنال یک موج مثلثی متقارن با دامنه دو ولت است که در ۵ ولت بایاس شده است. بنابراین:

$$v_D = 3 \dots 7V \text{ مقدار لحظه‌ای ولتاژ (متغیر با زمان)}$$

$$v_d = -2 \dots 2V \text{ مؤلفه } AC, \text{ سیگنال, (متغیر با زمان)}$$

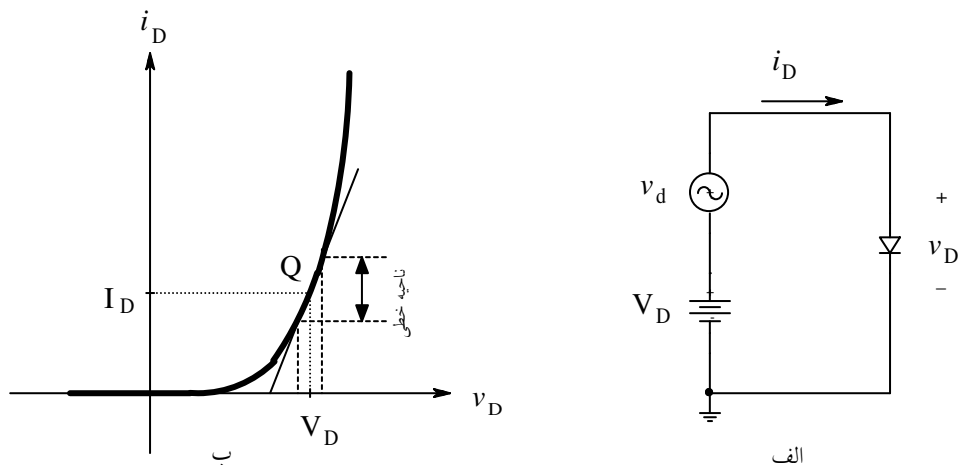
$$V_D = 5V \text{ مؤلفه } DC, \text{ ولتاژ نقطه کار, مقدار متوسط, (ثابت نسبت به زمان)}$$

$$V_d = 2V \text{ دامنه سیگنال (ثابت نسبت به زمان)}$$

مدل علایم کوچک دیود

شکل ۱-۶۰ را در نظر بگیرید. فرض کنید $V_D = 0$ و $V_d = 1mV$ و مشخصات دیود: $I_S = 10fA$,

$n = 1$ و $V_T = 25mV$ باشد، در این صورت $i_D = 0$ خواهد بود (چرا؟)



شکل ۱-۶۰ الف- بایاسینگ دیود، ب- به کار گیری آن در ناحیه خطی

همان‌طور که از رابطه (۱-۹۶) و شکل ۱-۶۰ ب نتیجه می‌شود، برای این که تغییرات ولتاژ دیود باعث تغییرات جریان آن شود باید یک نقطه بر روی منحنی مشخصه دیود انتخاب کرد^۱ که در آن

^۱ نقطه کار Operating Point, Quiescent Point

$V_D > V_{\gamma}$ باشد. به این عمل اصطلاحاً "بایاس کردن"^۱ گویند. از دروس ریاضی می‌دانیم که اگر تغییرات یک متغیر حول یک نقطه از منحنی کم باشد، می‌توان آن منحنی را با خط مماس بر منحنی در آن نقطه، تقریب زد. هرچه میزان این تغییرات کمتر باشد، دقت محاسبات بیشتر است. و اما مماس بر منحنی در نقطه‌ای مشخص، یعنی شیب منحنی در آن نقطه، که بکمک مشتق گیری بدست می‌آید. بنابراین با جانشینی منحنی با مماسش، به یک مدل خطی دست یافته‌ایم. چون این مدل در محدوده تغییرات کمی از متغیر ورودی قابل استفاده است به آن مدل علایم کوچک^۲ گویند.

یادآوری: کمیت نسبت یک ولتاژ به یک جریان معادل با کمیت مقاومت است. برای عناصر غیر خطی مقدار این نسبت ثابت نیست و بستگی به انتخاب نقطه کار دارد. برای عناصر غیر خطی دو نوع مقاومت تعریف می‌کنند، مقاومت استاتیکی^۳ و مقاومت دینامیکی^۴.

بنا به تعریف، مقاومت استاتیکی یک المان عبارت است از نسبت اختلاف پتانسیل دو سر آن به جریان گذرنده از آن، در نقطه کار:

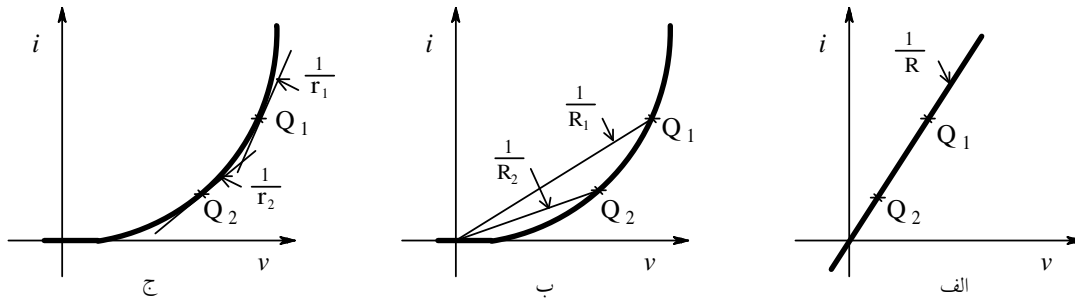
$$R_{Stat} = \frac{V}{I} \Big|_Q \quad (105-1)$$

و بنا به تعریف، مقاومت دینامیکی یک المان عبارت است از نسبت تغییرات اختلاف پتانسیل دو سر آن به تغییرات جریان گذرنده از آن، در نقطه کار:

$$r_{dyn} = \frac{\partial v}{\partial i} \Big|_Q \quad (106-1)$$

شکل ۱-۶۱ مقاومت استاتیکی و دینامیکی یک المان خطی و یک المان غیر خطی را برای دو نقطه کار نمایش می‌دهد.

¹ Bias, Biasing
² Small Signal Model
³ مقاومت ایستا، Static Resistance
⁴ مقاومت پویا، Dynamic Resistance



شکل ۱-۶۱ الف- مقاومت استاتیکی و دینامیکی یک المان خطی، ب- مقاومت استاتیکی یک المان غیر خطی و ج- مقاومت دینامیکی آن عنصر، در دو نقطه کار Q_1 و Q_2

همان طور که مشاهده میشود، برای المان خطی، مقاومت استاتیکی و مقاومت دینامیکی به ازای هر نقطه کار مقداری ثابت است. به همین دلیل برای المانهای خطی از اصطلاح استاتیکی و دینامیکی استفاده نمی‌کنند. حتی برای این که مشخص کنند مقاومت خطی است، از اصطلاح "مقاومت اهمی"^۱ استفاده می‌شود.

در عمل تقریباً همیشه مقاومت دینامیکی حایز اهمیت است (چرا؟). مقدار مقاومت دینامیکی یک دیود تقریباً از رابطه (۱-۱۰۷) بدست می‌آید.

$$r_d = \frac{nV_T}{I_D} \quad (1-107)$$

در این رابطه r_d مقاومت دینامیکی دیود به ازای جریان نقطه کار I_D است. با فرض $n=1$ و $V_T = 25mV$:

$$r_d = \frac{25}{I_D} \quad [\Omega, mA] \quad (1-107 \text{ الف})$$

مفهوم این رابطه این است که، به ازای جریان نقطه کار یک میلی آمپر مقاومت دینامیکی دیود ۲۵ اهم است؛ به ازای یک میکرو آمپر، ۲۵ کیلو اهم و به ازای ۵۰ میکرو آمپر، ۵۰۰ اهم. یعنی دیود برای

¹ Ohmic Resistance

جریانهای متناوب با دامنه کم مانند یک مقاومت معمولی (اهمی) عمل میکند که مقدار آن توسط مولفه جریان مستقیم گذرنده از دیود تعیین می شود (مقاومت قابل تنظیم).

طبیعتاً چون دیود یک عنصر غیر خطی است، جانشینی آن با یک المان خطی (r_d)، فقط به ازای محدوده کمی از تغییرات ولتاژ دو سر آن (یعنی دامنه سیگنال)، مجاز است! در خیلی از مواقع استفاده از رابطه فوق را برای دامنه ولتاژ کمتر از ده میلی ولت، مجاز می دانند.

$$r_d = \frac{25}{I_D} \quad [\Omega, mA] \quad \text{for } V_P \leq 10mV \quad (ب-۱۰۷)$$

جهت اطلاع از نحوه محاسبه روابط فوق می توانید به پیوست ۱-۵ مراجعه کنید.

مثال ۱-۲۰ برای مدار شکل ۱-۶۲، $v_o(t)$ را با فرض این که منبع سیگنال یک مولد سینوسی با

$$V_P = 20mV, \quad f = 10kHz$$

$$n \cdot V_T = 25mV \quad \text{برای دیود}$$

باشد، برای دو حالت:

$$\text{الف- } V_C = 10V$$

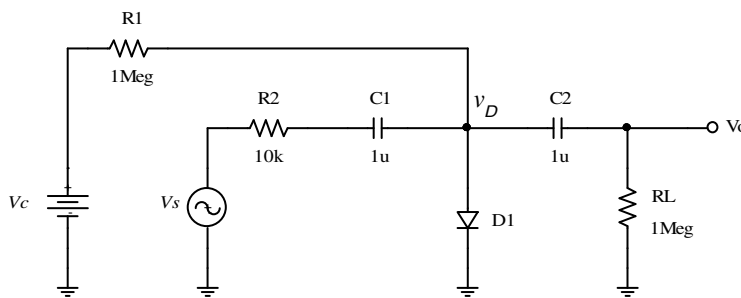
$$\text{ب- } V_C = 100V$$

بدست آورید.

حل: مدار از دو دید بررسی می شود:

۱- V_C و $R1$ دیود را در نقطه کار بایاس می کنند. برای DC ، خازنها باز بوده، سایر

المانها نقشی در تنظیم نقطه کار ندارند.



شکل ۱-۶۲ مدار مثال ۱-۲۰

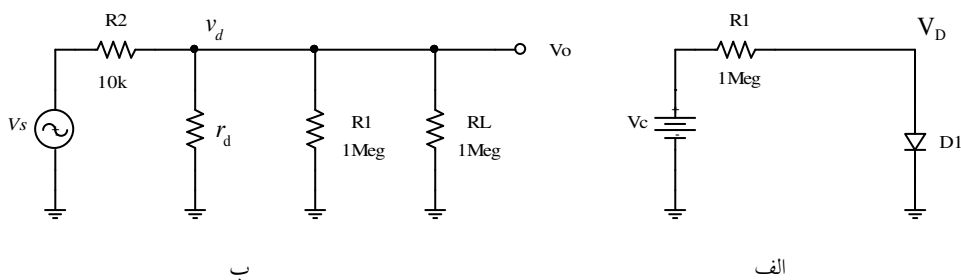
۲- از دید AC، فقط یک منبع سیگنال $(v_s(t))$ با فرکانس $10kHz$ در مدار وجود دارد.

چون $\tau_1 \approx R_1 \cdot C_1 = 10ms$ ، $\tau_2 \approx R_L \cdot C_2 = 1s$ نسبت به $T = \frac{1}{f} = 100\mu s$ خیلی

بزرگ می‌باشند، میتوان برای سیگنال - در حالت پایدار - خازنها را اتصال کوتاه فرض

نمود.

بنابراین مدار شکل ۱-۶۲ را می‌توان بصورت شکل ۱-۶۳ به دو مدار تجزیه کرد:



شکل ۱-۶۳ الف- مدار معادل برای محاسبه نقطه کار ب- مدار معادل برای محاسبه سیگنال

۱- بایاسینگ مدار:

$$V_D \approx 0.7V, \quad I_D = \frac{V_C - V_D}{R_1}, \quad V_C \gg V_D \Rightarrow I_D \approx \frac{V_C}{R_1}$$

۲- محاسبه سیگنال خروجی:

$$v_o \approx \frac{r_d}{r_d + R_2} \cdot v_s \quad : r_d \ll R_1 \parallel R_L \text{ باشد و در ناحیه خطی باشد}$$

بنابراین برای حالت الف:

$$V_C = 10V \Rightarrow I_D \approx \frac{10V}{1M\Omega} = 10\mu A \Rightarrow r_d = \frac{25mV}{I_D} = 2.5k\Omega$$

$$v_o = \frac{r_d}{r_d + R_2} \cdot v_s = \frac{2.5k\Omega}{2.5k\Omega + 10k\Omega} \cdot V_P \sin(\omega t) = 4mV \cdot \sin(\omega t)$$

برای حالت ب:

$$V_C = 100V \Rightarrow I_D \approx \frac{100V}{1M\Omega} = 100\mu A \Rightarrow r_d = \frac{25mV}{100\mu A} = 250\Omega$$

$$v_o = \frac{r_d}{r_d + R_2} \cdot v_s = \frac{250\Omega}{250\Omega + 10k\Omega} \cdot V_p \sin(\omega t) \approx 0.5mV \cdot \sin(\omega t)$$

بنابراین هر دو فرض درست هستند. زیرا هم دامنه ولتاژ سیگنال دیود در دو حالت (به ترتیب ۴

و ۰/۵ میلی ولت) از ۱۰ میلی ولت کمتر است و هم r_d (۲.۵kΩ بعبارت دیگر ۲۵۰Ω) خیلی از

$R_2 \parallel R_1 = 500k\Omega$ کوچکتر می باشد.

تذکر: چنان که مشاهده میشود، با تغییر V_C بعبارت دیگر I_D ، دامنه سیگنال خروجی قابل تنظیم

است بنابراین این مدار را می توان بعنوان یک پتانسیومتر (تضعیف کننده) الکترونیکی به کار برد.

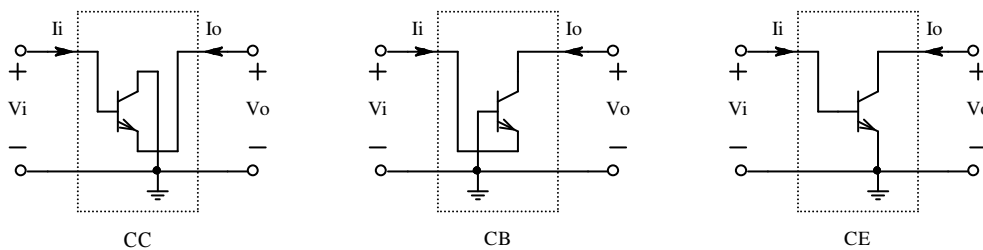
• مشخصات ترانزیستور

چون ترانزیستور یک سه قطبی است، در عمل یکی از پایه ها بین ورودی و خروجی مشترک خواهد

بود بنابراین بسته به این که کدام پایه مشترک باشد، سه آرایش: امیتر مشترک^۱، بیس مشترک^۲ و کلکتور

مشترک^۳ می تواند وجود داشته باشد. بنابراین در مدارها عملاً ترانزیستور بعنوان یک مدار چهار قطبی^۴

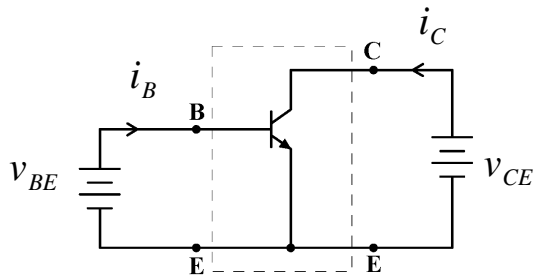
بعبارت دیگر دو دریچه ای^۵، بررسی میشود (شکل ۱-۶۴).



شکل ۱-۶۴ سه آرایش مدارهای ترانزیستوری: امیتر مشترک (CE)، بیس مشترک (CB) و کلکتور مشترک (CC)

CE: Common Emitter¹
 CB: Common Base²
 CC: Common Collector³
 Four Pole⁴
 Two Port⁵

به علت این که مدار CE - بدلیل مشخصات بهتری که نسبت به دو مدار دیگر دارد - بیشتر به کار



شکل ۱-۶۵ مدار CE

گرفته میشود، مشخصه این مدار را بررسی می

کنیم (شکل ۱-۶۵). در ضمن چون ترانزیستور

خاصیت تقویت کنندگی دارد، مسیر سیگنال در

حالت ایده آل فقط در یک جهت است یعنی از

ورودی به خروجی، بعبارت دیگر دریچه BE

بعنوان ورودی و دریچه CE بعنوان خروجی به کار میرود بنابراین سه مشخصه برای ترانزیستور قابل

تعریف است:

- مشخصه ورودی^۱: یعنی وابستگی i_B به v_{BE} با پارامتر V_{CE}

- مشخصه خروجی^۲: یعنی وابستگی i_C به v_{CE} با پارامتر V_{BE} یا I_B

- مشخصه انتقالی^۳: یعنی وابستگی i_C به v_{BE} یا i_B با پارامتر V_{CE}

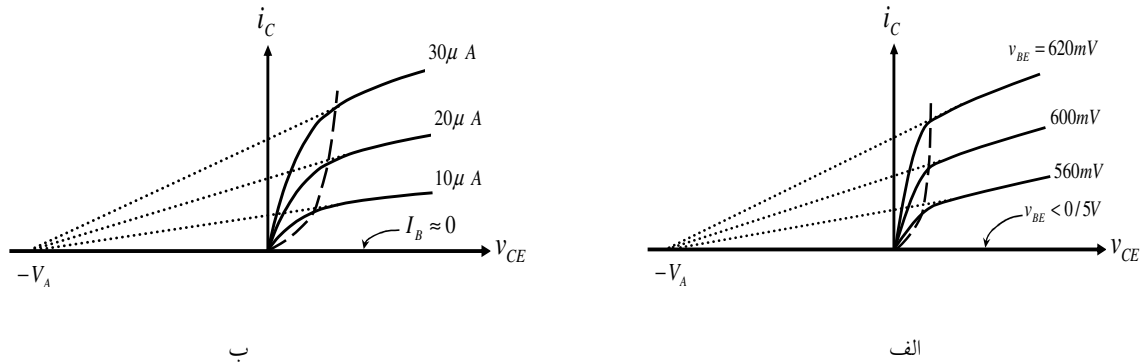
مشخصه ورودی، بعلت این که عملاً مشخصه دیود BE است و در ناحیه فعال^۴ وابستگی زیادی به

V_{CE} ندارد؛ و مشخصه انتقالی، بعلت این که عملاً با یک ضریب ثابت قابل تعریف است، (در این

درس) کاربرد زیادی ندارد.

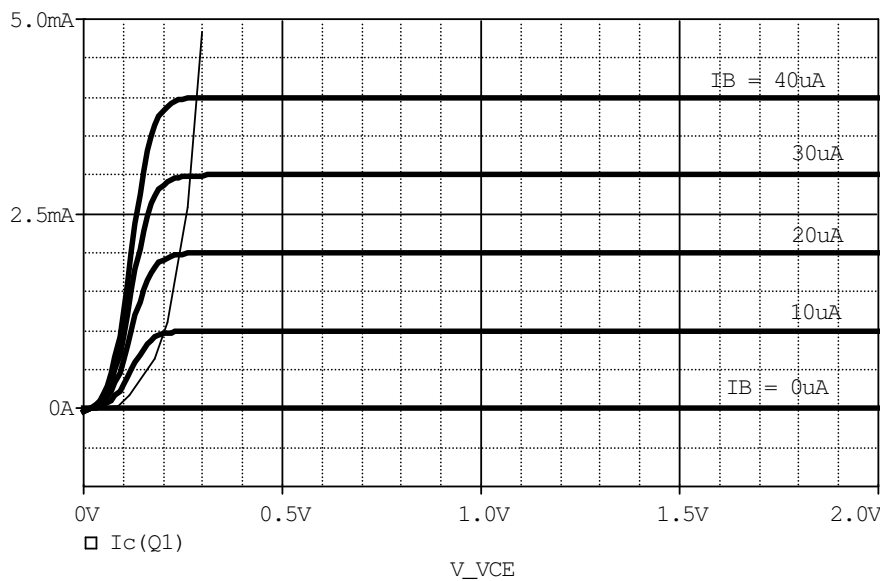
¹ Input Characteristic
² Output Characteristic
³ Transfer Characteristic
⁴ بزودی، در همین قسمت تعریف می شود

بنابراین مهمترین مشخصه ترانزیستور مشخصه خروجی آن است، که در اینجا بررسی می شود. در شکل ۶۶-۱ مشخصه خروجی یک ترانزیستور واقعی برای v_{CE} های بزرگ، به صورت کیفی نمایش داده شده است.



شکل ۶۶-۱ مشخصه خروجی یک ترانزیستور الف- با پارامتر V_{BE} و ب- با پارامتر I_B

نمودار شکل ۶۶-۱ ب، برای یک ترانزیستور تقریباً ایده آل، به طور کمی برای v_{CE} های کوچک در شکل ۶۷-۱ نمایش داده شده است (یکی از پارامترهای ترانزیستور V_A است که مقدار آن در حالت ایده آل ∞ فرض می شود).



شکل ۶۷-۱ مشخصه خروجی امیتر مشترک برای یک ترانزیستور تقریباً ایده آل

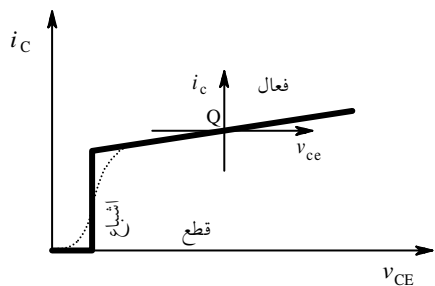
در این مشخصه‌ها سه ناحیه قابل تفکیک است:

- در صورتی که $V_{BE} < 0.5V$ ، عبارت دیگر $I_B \approx 0$ باشد، $i_C \approx 0$ می‌شود. در این حالت می‌گویند ترانزیستور قطع است و این محدوده را ناحیه قطع^۱ نامند.

- در سمت چپ منحنی خط چین در نمودارهای شکل ۶۶-۱ به عبارت دیگر خط (نمایی) نازک در شکل ۶۷-۱، شیب منحنی خروجی زیاد است (مقاومت بین کلکتور و امیتر کم). در این حالت گویند ترانزیستور اشباع است و این محدوده را ناحیه اشباع^۲ نامند. هنگامی که ترانزیستور اشباع است، $v_{CE} \approx 0.2 \dots 0.3V$ فرض می‌شود. برای مثال در شکل ۶۷-۱ به ازای $I_B = 10\mu A$ ، برای $v_{CE} > V_{CEsat} \approx 0.2V$ ، $I_C = 1mA$ خواهد بود و به ازای $I_B = 40\mu A$ ، برای $v_{CE} > V_{CEsat} \approx 0.3V$ ، $I_C = 4mA$ می‌شود.

- بالاخره در محدوده بین این دو ناحیه، یعنی جایی که $i_C > 0$ و شیب منحنی کم است (مقاومت دینامیکی بزرگ بین کلکتور و امیتر)، ترانزیستور بعنوان یک منبع جریان وابسته (به ولتاژ، یا جریان)، عبارت دیگر بعنوان یک المان فعال به کار می‌رود. به همین دلیل این محدوده را ناحیه فعال^۳ نامند.

با توجه به مطالب فوق می‌توان نمودار شکل ۶۶-۱ را به کمک سه نیم خط، مانند شکل ۶۸-۱



شکل ۶۸-۱ مشخصه خروجی ترانزیستور با تقریب خطی

تقریب زد. در این شکل نمودار نقطه چین مشخصه تقریبی یک ترانزیستور واقعی و خط پر نمودار ساده شده آن را نمایش می‌دهد. اگر در ناحیه فعال یک نقطه به روی منحنی انتخاب کنیم (Q) مانند آن

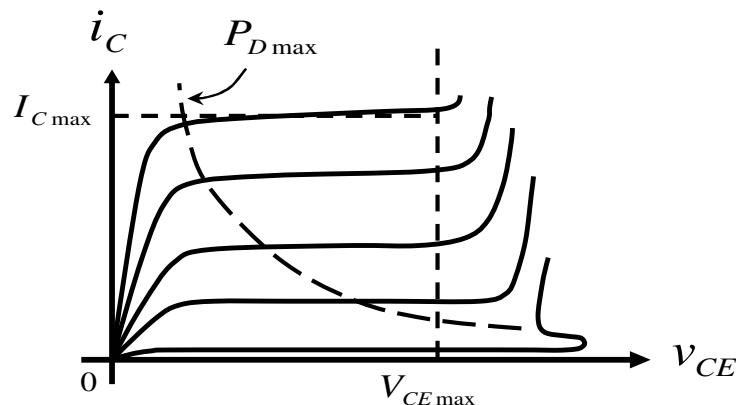
1 Cut-off Region
2 Saturation Region
3 Active Region

است که برای علایم کوچک، مبداء مختصات $v_{ce} - i_c$ را به این نقطه منتقل کرده باشیم (نقطه کار).

از یک ترانزیستور می توان هم بعنوان یک تقویت کننده (خطی) استفاده کرد، که در این صورت باید در ناحیه فعال قرار گیرد؛ و هم به عنوان بعنوان یک سویچ، که در این صورت ترانزیستور یا در ناحیه قطع است و یا در ناحیه اشباع، که تغییر حالت ترانزیستور بین این دو ناحیه به منزله قطع و وصل شدن سویچ می باشد.

علاوه بر ناحیه های کاری ذکر شده، برای این که ترانزیستور قابل استفاده باشد (معیوب نشود)، سه شرط زیر باید برقرار باشد:

- ولتاژ کلکتور- امیتر از حد مجاز خود تجاوز نکند: $v_{CE} < V_{CE_{max}}$
- جریان کلکتور از حد مجاز خود تجاوز نکند: $i_C < I_{C_{max}}$
- توان تلف شده بر روی ترانزیستور از حد مجاز خود تجاوز نکند: $i_C \cdot v_{CE} < P_{D_{max}}$



شکل ۱-۶۹ محدوده مجاز کار ترانزیستور

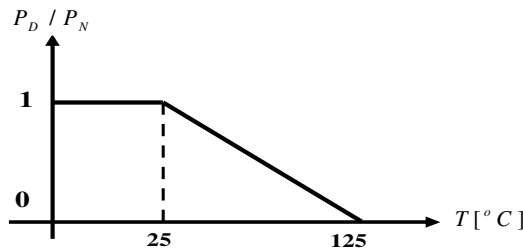
شکل ۱-۶۹ محدوده مجاز کار ترانزیستور را نمایش می دهد. همان طور که در شکل مشاهده می شود، اگر $v_{CE} > V_{CE_{max}}$ شود، i_C بشدت افزایش می یابد در این حالت اصطلاحاً گویند ترانزیستور

در ناحیه شکست^۱ قرار گرفته است. به همین دلیل گاهی به V_{BD} , $V_{CE_{max}}$ یا BV نیز می گویند. در صورتی که i_C توسط مقاومت های خارجی محدود نشود ترانزیستور معیوب می شود (خواهد سوخت). در صورتی که v_{CE} حتی خیلی کمتر از مقدار مجاز باشد ولی $i_C > I_{C_{max}}$ شود، باز هم ترانزیستور معیوب خواهد شد. از آن جایی که ولتاژ کلکتور و جریان آن تقریباً از هم مستقل هستند (چرا؟)، توان تلف شده بر روی ترانزیستور: $P_D = i_C \cdot v_{CE} < P_{D_{max}}$ به عبارت دیگر باید:

$$i_C < \frac{P_{D_{max}}}{v_{CE}} \quad (1-108)$$

بنابراین ناحیه محصور بین محورها و خطوط نقطه چین در شکل ۱-۶۸ را "محدوده کار ایمن"^۲ گویند. ترانزیستورها معمولاً برای مشخصات: $V_{CE_{max}} \approx 10 \dots 1000V$, $I_{C_{max}} \approx 10mA \dots 100A$ و $P_{D_{max}} \approx 50mW \dots 500W$ موجود می باشد. برای اکثر ترانزیستورهای معمولی: $V_{CE_{max}} \approx 40V$,

$I_{C_{max}} \approx 100mA$ و $P_{D_{max}} \approx 300mW$ است.



شکل ۱-۷۰ وابستگی توان ترانزیستور به دمای محفظه

مقادیر فوق معمولاً در دمای $25^{\circ}C$ می باشند. با افزایش دما این مقادیر، بخصوص $P_{D_{max}}$ کاهش می یابد. شکل ۱-۷۰ وابستگی توان قابل اتلاف بر

روی ترانزیستور را به دما نمایش می دهد.

برای مثال اگر توان نامی ترانزیستوری $P_{DN} = 500mW$ باشد و دمای بدنه آن به $T = 75^{\circ}C$ برسد،

حداکثر توان قابل اتلاف بر روی این ترانزیستور $P_{D_{max}} = 250mW$ خواهد بود.

تذکر: مطالب ذکر شده در مورد ترانزیستورهای nnp و pnp یکسان است جز این که در حالت

عادی (جهت مستقیم) برای nnp : $i_B, i_C, v_{CE} > 0$ و برای pnp : $i_B, i_C, v_{CE} < 0$.

¹ Break - Down Voltage
² SOA: Safe Operating Area

• مدل‌های ترانزیستور

برای یک ترانزیستور در ناحیه فعال، رابطه وابستگی جریان کلکتور (خروجی) از ولتاژ بیس-امیتر (ورودی) طبق رابطه (۱۰۹-۱) تقریب زده میشود.

$$i_C \approx I_s e^{v_{BE}/n \cdot V_T} \left(1 + \frac{v_{CB}}{V_A} \right) \quad (109-1)$$

همانطور که مشاهده می‌شود، جریان خروجی علاوه بر ولتاژ ورودی به ولتاژ خروجی نیز وابسته است (شکل ۱-۶۶) در این رابطه، I_s ، n ، V_T همان مفاهیم پارامترهای دیود را دارند و V_A ولتاژ ارلی^۲ نام دارد و یکی از پارامترهای ترانزیستور است. تا زمانی که $v_{CE} \ll V_A$ باشد:

$$i_C \approx I_s \cdot e^{v_{BE}/n \cdot V_T} \quad (109-1 \text{ الف})$$

برای ترانزیستورهای ایده‌آل $V_A \rightarrow \infty$ (شکل ۱-۶۷). از طرف دیگر: $i_C = f(i_B)$ که در حالت ایده‌آل: $i_C \propto i_B$ ضریب تناسب را β یا بهره جریان اتصال کوتاه امیتر مشترک، می‌نامند بنابراین:

$$i_B = \frac{1}{\beta} i_C = \frac{1}{\beta} I_s \cdot e^{v_{BE}/n \cdot V_T} \quad (110-1)$$

$$\beta = \frac{i_C}{i_B} = \text{Const.} \quad (111-1)$$

تذکر: در حالت ایده‌آل که سیستم خطی در نظر گرفته می‌شود:

$$\beta = \frac{i_C}{i_B} = \frac{I_C}{I_B} = \frac{i_c}{i_b} = \text{Const.}$$

در این درس اغلب این رابطه به کار برده میشود ولی β واقعی تابع بسیاری از عوامل است، که به

بعضی از آنها اشاره میشود:

Forward Mode¹
Early Voltage²

در بسیاری از مسایل، برای سادگی $V_A \rightarrow \infty$ فرض می شود در مسایل واقعی معمولاً تا زمانی که

$\frac{V_{CE}}{V_A} < 0.1$ باشد، این فرض قابل قبول است (خطای کمتر از ۱۰٪). برای محاسبه دقیقتر معمولاً سه

پارامتر برای β تعریف میشود. *PSpice* نام گذاری زیر را به کار برده است:

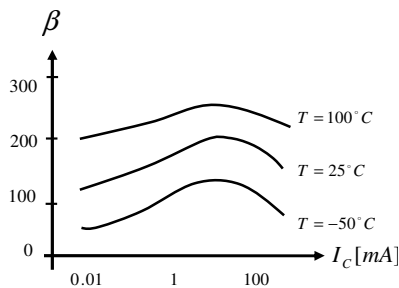
$$BF = \frac{I_C}{I_B} \Big|_{V_{CB}=0} \quad \text{یا } \beta \text{ ایده آل مستقیم، که مقدار آن عبارت است از:}$$

$$BDC = \frac{I_C}{I_B} \Big|_{I_C=I_Q} = BF \left(1 + \frac{V_{CB}}{V_A} \right) \quad \text{مقدار واقعی } \beta \text{ در نقطه کار (مقدار استاتیکی):}$$

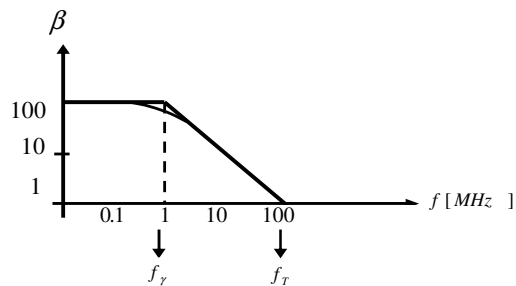
$$BAC = \frac{\partial i_C}{\partial i_B} \Big|_{I_C=I_Q} = \frac{i_c}{i_b} \quad \text{مقدار } \beta \text{ برای محاسبه سیگنال (مقدار دینامیکی):}$$

علاوه بر آن β تابعی از فرکانس، دما و جریان نقطه کار نیز می باشد. شکل ۱-۷۱ مثالی برای این منظور

نمایش می دهد.



ب



الف

شکل ۱-۷۱ وابستگی β به: الف- فرکانس ب- جریان نقطه کار و دما

مدل *DC* ترانزیستور

همانطور که در مورد دیود مشاهده شد، افت ولتاژ دو سر آن به هنگام بایاس شدن مقداری تقریباً

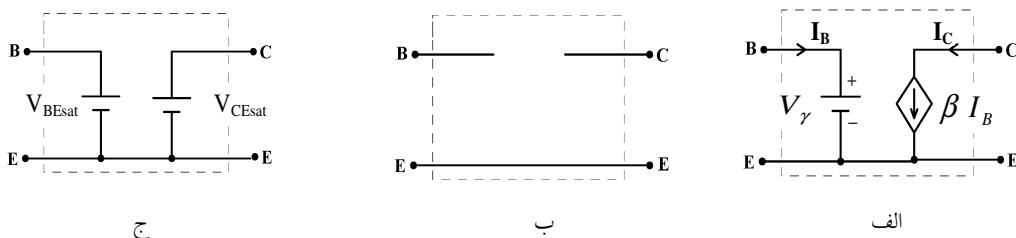
ثابت است از آنجایی که اتصال *BE* عملاً یک دیود است، اگر در جهت مستقیم بایاس شده باشد، می

توان در آنالیز DC، بجای آن یک منبع ولتاژ مستقل با مقدار $V_{BE} = V_{\gamma}$ را به کار برد. اگر در مسایل مقدار این ولتاژ قید نشده باشد، $V_{\gamma} = 0.7V$ در نظر گرفته میشود.

در ناحیه فعال ترانزیستور، جریان خروجی (I_C) متناسب با جریان ورودی (I_B) است، بنابراین می توان در خروجی یک منبع جریان وابسته به جریان را در نظر گرفت: $I_C = \beta_{DC} \cdot I_B$.

توجه: اگر پس از محاسبه، $V_{BE} < 0.5V$ بدست آمد، نتیجه گرفته میشود که ترانزیستور در ناحیه قطع قرار دارد. و اگر پس از محاسبه، $V_{CE} < 0.2V$ یا $I_C < \beta \cdot I_B$ بدست آمد، نتیجه گرفته میشود که ترانزیستور در ناحیه اشباع قرار دارد (چرا؟).

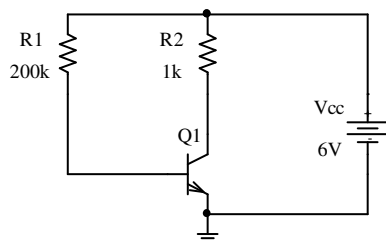
بنابراین با در نظر گرفتن مطالب فوق، می توان سه مدل ایده آل شده DC برای سه حالت ترانزیستور در نظر گرفت (شکل ۷۲-۱).



شکل ۷۲-۱ مدار معادل DC ترانزیستور در ناحیه: الف- فعال، ب- قطع و ج- اشباع

در این مدل ها، در صورتی که در مسئله مقدار پارامترها ذکر نشده باشد، $V_{\gamma} = 0.7V$ ، $\beta = 100$ ، $V_{BEsat} = 0.8V$ و $V_{CEsat} = 0.2V$ به عنوان پیش فرض انتخاب می شوند.

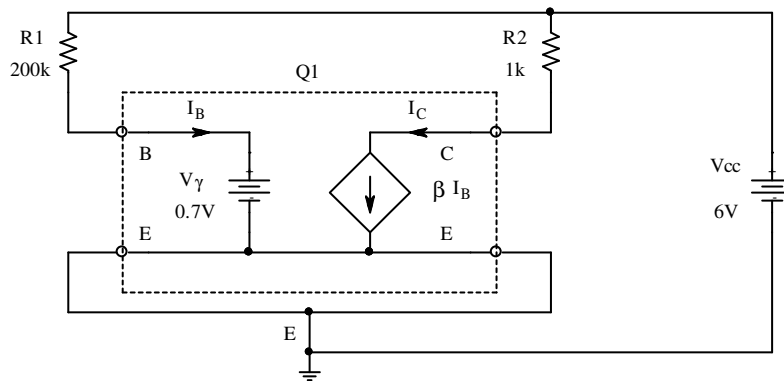
مثال ۲۱-۱ نقطه کار ترانزیستور (V_{CE} , I_C) مدار شکل



شکل ۷۳-۱ مدار مثال ۲۱-۱

۷۳-۱ را بدست آورید.

حل: در این مدار منبع تغذیه ۶ ولت است لذا از طریق R1 جریان وارد بیس ترانزیستور می شود، پس دیود بیس-امیتر در جهت مستقیم بایاس شده، ترانزیستور قطع نیست (یا در ناحیه فعال قرار دارد یا اشباع است). با فرض این که ترانزیستور در ناحیه فعال قرار دارد، بجای ترانزیستور مدلش را قرار می دهیم. شکل ۱-۷۳، با جانشینی مدل ترانزیستور از شکل ۱-۷۲ الف، تبدیل به مدار شکل ۱-۷۴ می شود.



شکل ۱-۷۴ جانشینی مدل ترانزیستور در مدار شکل ۱-۷۳

چون پارامترهای ترانزیستور ذکر نشده اند، مقادیر پیش فرض $\beta = 100$ و $V_{\gamma} = 0.7V$ در نظر گرفته می شوند. با استفاده از KVL در حلقه $V_{CC}, R1, V_{\gamma}$ داریم:

$$V_{CC} - R1 \cdot I_B - V_{\gamma} = 0 \rightarrow I_B = \frac{V_{CC} - V_{\gamma}}{R1} = \frac{6V - 0.7V}{200k\Omega} = 26.5\mu A$$

از مدل ترانزیستور به عبارت دیگر رابطه (۱-۱۱۱):

$$I_C = \beta \cdot I_B = 100 \cdot 26.5\mu A = 2.65mA$$

استفاده از KVL در حلقه $V_{CC}, R2, V_{CE}$ نتیجه می دهد:

$$V_{CC} - R2 \cdot I_C - V_{CE} = 0 \Rightarrow V_{CE} = V_{CC} - R2 \cdot I_C = 6V - 1k\Omega \cdot 2.65mA = 3.35V$$

چون $V_{CE} = 3.35V > V_{CEsat}$ است، لذا ترانزیستور در ناحیه فعال قرار داشته فرض اولیه صحیح است.

مثال ۱-۲۲ مثال قبل را برای ترانزیستوری با $\beta = 250$ حل کنید.

حل: چنانکه فرض کنیم ترانزیستور در ناحیه فعال قرار دارد، میتوان از مدار شکل ۱-۷۴ استفاده

کرده $I_B = 26.5\mu A$ حاصل می شود. در نتیجه:

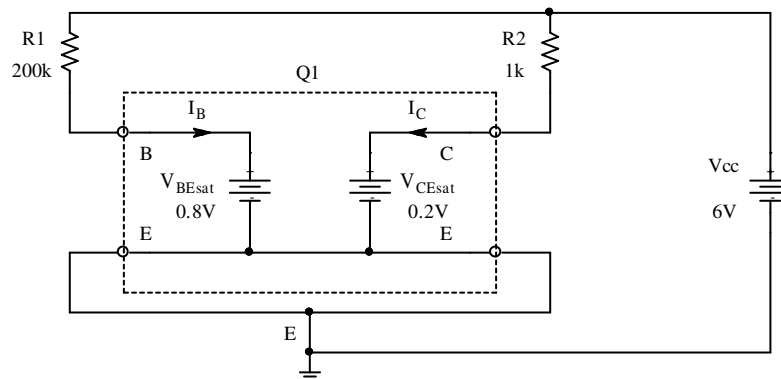
$$I_C = \beta \cdot I_B = 250 \cdot 26.5\mu A = 6.625mA$$

$$V_{CE} = V_{CC} - R_2 \cdot I_C = 6V - 1k\Omega \cdot 6.625mA = -0.625V$$

چون $V_{CE} = -0.625V < V_{CEsat}$ بدست آمد، لذا ترانزیستور در ناحیه اشباع قرار داشته فرض اولیه

درست نیست. بنابراین شکل ۱-۷۳، با جانشینی مدل ترانزیستور از شکل ۱-۷۲ ج، تبدیل به مدار شکل

۱-۷۵ می شود.

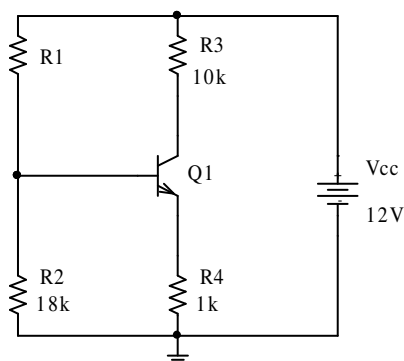


شکل ۱-۷۵ جانشینی مدل ترانزیستور در حالت اشباع در مدار شکل ۱-۷۳

چنانکه ملاحظه می شود، در این مدار I_C از I_B مستقل است (چرا؟) و داریم:

$$V_{CE} = V_{CEsat} = 0.2V, \quad I_C = \frac{V_{CC} - V_{CE}}{R_2} = \frac{6V - 0.2V}{1k\Omega} = 5.8mA$$

مثال ۱-۲۳ نقطه کار ترانزیستور در مدار شکل ۱-۷۶ را برای دو حالت:



شکل ۱-۷۶ مدار مثال ۱-۲۳

الف - $R1 = 100k\Omega$ و

ب - $R1 = 500k\Omega$

بدست آورید.

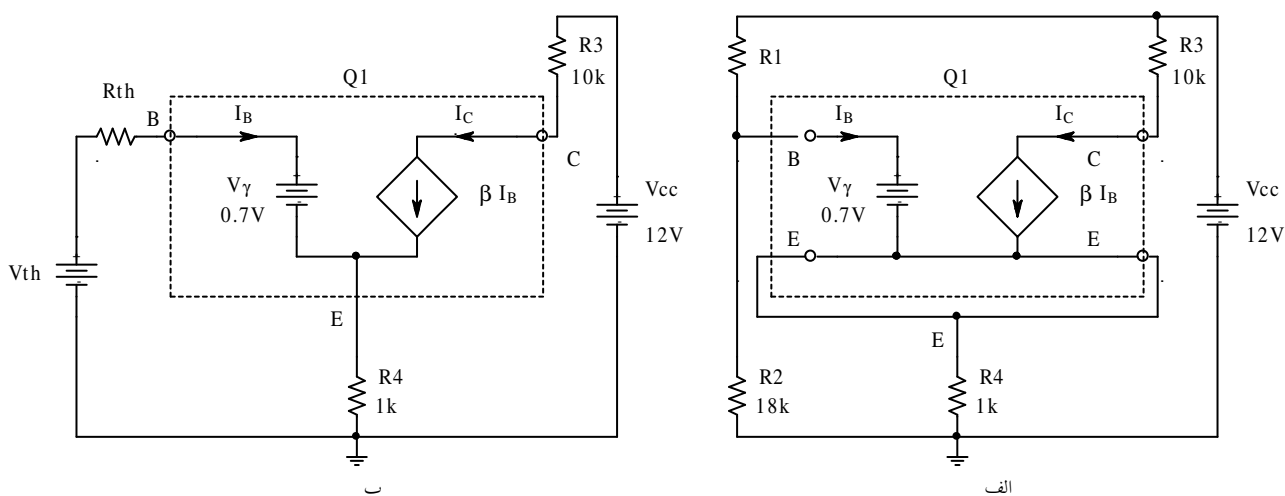
حل: در این مثال باز فرض می کنیم که ترانزیستور

در حالت فعال قرار دارد. بنابراین بجای $Q1$ از مدار

معادلش (شکل ۱-۷۲ الف) استفاده کرده شکل ۱-۷۷

الف حاصل می شود. برای ساده تر شدن مدار، شبکه‌ای را که بیس ترانزیستور به بیرون می‌بیند؛ یعنی:

$R1, R2$ و V_{CC} با مدار معادل تونن آن جانشین می کنیم (شکل ۱-۷۷ ب).



شکل ۱-۷۷ الف جانشینی ترانزیستور با مدل آن و ب- جانشینی شبکه از دید بیس با مدار معادل تونن آن

در این صورت داریم:

$$V_{th} = \frac{R2}{R1 + R2} \cdot V_{CC}, \quad R_{th} = R1 \parallel R2 = \frac{R1 \cdot R2}{R1 + R2}$$

به علت این که مشخصات ترانزیستور بیان نشده‌اند، مقادیر پیش فرض $\beta = 100$ و $V_{\gamma} = 0.7V$ در نظر گرفته می‌شوند.

الف - $R1 = 100k\Omega$ ، در این صورت:

$$V_{th} = \frac{18k\Omega}{100k\Omega + 18k\Omega} \cdot 12V \approx 1.83V, \quad R_{th} = 100k\Omega \parallel 18k\Omega \approx 15.3k\Omega$$

چون $V_{th} \approx 1.83V > 0.5V$ ترانزیستور یا در ناحیه فعال است یا در ناحیه اشباع (چرا؟). KVL در حلقه ورودی نتیجه می‌دهد:

$$\left. \begin{array}{l} V_{th} - R_{th} \cdot I_B - V_{\gamma} - R4 \cdot I_E = 0 \\ I_E = I_B + I_C \\ I_C = \beta \cdot I_B \end{array} \right\} \Rightarrow I_C = \beta \cdot \frac{V_{th} - V_{\gamma}}{R_{th} + (\beta + 1) \cdot R4} = 0.9716251mA \approx 0.97mA$$

و در خروجی:

$$V_{CC} - R3 \cdot I_C - V_{CE} - R4 \cdot I_E = 0, \Rightarrow V_{CE} = V_{CC} - R3 \cdot I_C - R4 \cdot \frac{\beta + 1}{\beta} I_C \approx 1.3V$$

لذا چون $V_{CE} \approx 1.3V > V_{CE_{sat}}$ پس ترانزیستور در ناحیه فعال بوده فرض اولیه صحیح است.

ب - $R1 = 500k\Omega$ ، در این صورت:

$$V_{th} = \frac{18k\Omega}{500k\Omega + 18k\Omega} \cdot 12V \approx 0.417V, \quad R_{th} = 500k\Omega \parallel 18k\Omega \approx 17.4k\Omega$$

چون $V_{th} \approx 0.417V < 0.5V$ ترانزیستور در ناحیه قطع است (چرا؟).

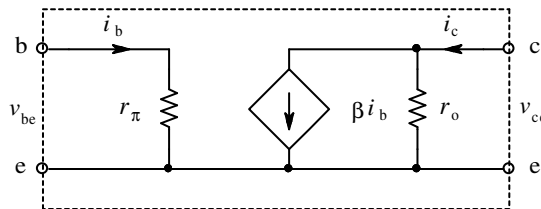
در نتیجه: $I_B \approx 0, I_C \approx 0, V_{CE} \approx 12V$

مدل علایم کوچک ترانزیستور

در صورتی که ترانزیستور در ناحیه فعال بایاس شده و دامنه سیگنال به اندازه کافی کوچک باشد، با توجه به خاصیت دیود $B-E$ (شکل ۱-۵۴ و رابطه (۱-۱۰۷)) و مشخصه خروجی ترانزیستور (شکل ۱-۶۶) می توان مدل ورودی را یک مقاومت (r_{be}) و مدل خروجی را یک منبع جریان وابسته ($\beta \cdot i_b$) موازی با یک مقاومت (r_{ce}) در نظر گرفت. بنابراین مدل خطی ساده شده یک ترانزیستور به صورت شکل ۱-۷۸ خواهد بود. معمولاً بجای r_{be} از $r_{\pi} \approx r_{be}$ و بجای r_{ce} از $r_o \approx r_{ce}$ استفاده می کنند. در این مدل نیز اگر پارامترهای ترانزیستور داده نشده باشند، از مقادیر پیش فرض:

$$\beta = 100, \quad r_o \rightarrow \infty, \quad r_{\pi} \approx \frac{n \cdot V_T}{I_B} = \beta \cdot \frac{n \cdot V_T}{I_C} \approx \frac{2.5}{I_C} \quad [k\Omega, mA]$$

استفاده می شود که در این رابطه I_C جریان نقطه کار ترانزیستور است.



شکل ۱-۷۸ مدل ساده شده ترانزیستور برای علایم کوچک

با مقایسه مدل علایم کوچک ترانزیستور (شکل ۱-۷۸) با مدل یک تقویت کننده جریان (شکل ۱-۴۴) (ب، فصل ۱-۵-۲) به این نتیجه می رسیم که ترانزیستور در ناحیه خطی مانند یک تقویت کننده جریان عمل می کند که برای آن:

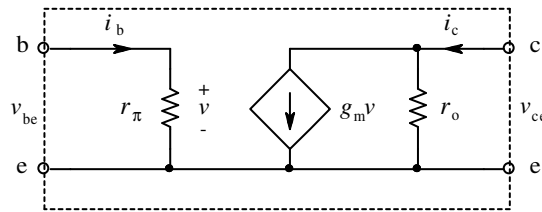
$$\beta = -A_i, \quad r_{\pi} = R_{ia}, \quad r_o = R_{oa}$$

است.

چنان که به جای i_b ، v_{be} را بعنوان سیگنال ورودی در نظر بگیریم شکل ۷۹-۱ حاصل می شود. با مقایسه این مدل با مدل تقویت کننده ترا رسانی (شکل ۴۴-۱ ج، فصل ۱-۵-۲) به این نتیجه می رسیم که ترانزیستور در ناحیه خطی مانند یک تقویت کننده هدایت تقابلی عمل می کند که برای آن:

$$g_m = -G_m, \quad r_\pi = R_{ia}, \quad r_o = R_{oa}$$

است.



شکل ۷۹-۱ مدل دیگر علائم کوچک ترانزیستور

به کمک رابطه (۱۰۹-۱) و شکل های ۷۸-۱ و ۷۹-۱ نتیجه می شود در ناحیه فعال:

$$\beta = \beta_{DC} \approx \beta_{AC} \equiv \left. \frac{\partial i_C}{\partial i_B} \right|_{V_{CEQ}} = \beta_F \cdot \left(1 + \frac{V_{CB}}{V_A} \right) \quad (112-1)$$

$$r_\pi = \frac{v_{be}}{i_b} \equiv \left. \frac{\partial v_{BE}}{\partial i_B} \right|_{I_{BQ}} = r_{dBE} = \frac{n \cdot V_T}{I_{BQ}} = \frac{\beta \cdot n \cdot V_T}{I_{CQ}} \quad (113-1)$$

$$r_o = \frac{v_{ce}}{i_c} \equiv \left. \frac{\partial v_{CE}}{\partial i_C} \right|_{I_{CQ}, v_{be}=0} = \frac{V_A}{\beta_F \cdot I_{BQ}} = \frac{V_A + V_{CBQ}}{I_{CQ}} \approx \frac{V_A}{I_{CQ}} \quad (114-1)$$

$$g_m = \frac{i_c}{v_{be}} \equiv \left. \frac{\partial i_C}{\partial v_{BE}} \right|_{I_{CQ}, v_{ce}=0} = \beta \cdot \frac{i_b}{v_{be}} = \frac{\beta}{r_\pi} = \beta \cdot \frac{I_{BQ}}{n \cdot V_T} = \frac{I_{CQ}}{n \cdot V_T} \quad (115-1)$$

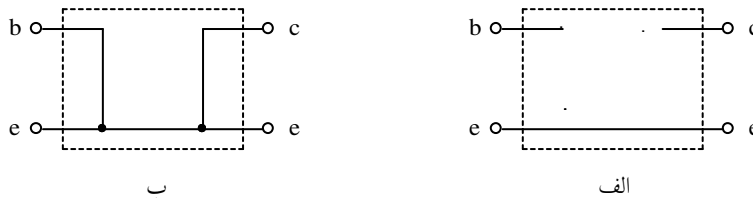
بنابراین با معلوم بودن پارامترهای ترانزیستور (n ، β_F ، V_A)، دما (و در نتیجه V_T) و نقطه کار

(V_{CEQ} ، I_{CQ}) می توان از روابط فوق پارامترهای مدل علائم کوچک ترانزیستور را بدست آورد.

تذکر ۱: هدف این درس آموزش اصول و درک مفاهیم است. بنابراین سعی می شود حتی الامکان از ساده ترین مدلها استفاده شود. به همین دلیل برای ترانزیستور به تعریف فقط چهار پارامتر I_S ، n ، β_F و V_A بسنده شده است. در صورتی که برای مثال نرم افزار *PSpice* برای ترانزیستور متجاوز از ۵۰ پارامتر تعریف کرده است.

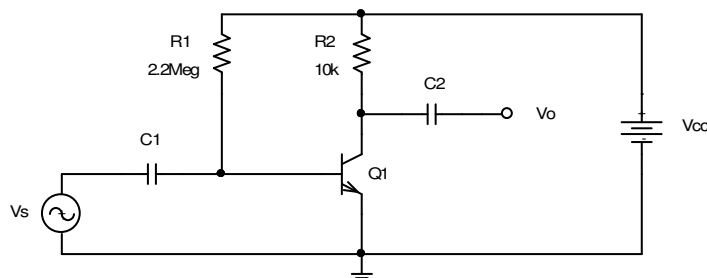
تذکر ۲: چنان که

در حالت ایده آل، به کمک شکل ۶۸-۱ مدل علائم کوچک ترانزیستور در حالت قطع ($I_C \rightarrow 0$):
 $r_{\pi} \rightarrow \infty$ ، $r_o \rightarrow \infty$ و $g_m \rightarrow 0$ ، و در حالت اشباع $r_{\pi} \rightarrow 0$ ، $r_o \rightarrow 0$ بدست می آید (شکل ۷۹-۱).



شکل ۷۹-۱ مدار معادل ایده آل علائم کوچک ترانزیستور در ناحیه: الف- قطع، ب- اشباع

مثال ۱۷-۵ مشخصات تقویت کننده مدار شکل ۸۵-۵ را با فرض $\beta = 200$ و $r_{\pi} = 5k\Omega$ برای



شکل ۸۵-۵ مدار مثال ۱۷-۵

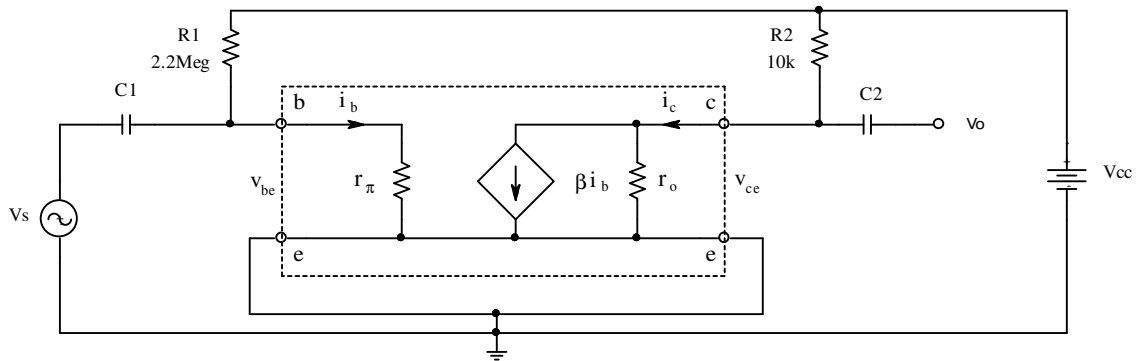
فرکانسهای میانی بدست آورید.

حل: منظور از مشخصات تقویت

کننده یعنی: بهره های ولتاژ، جریان و

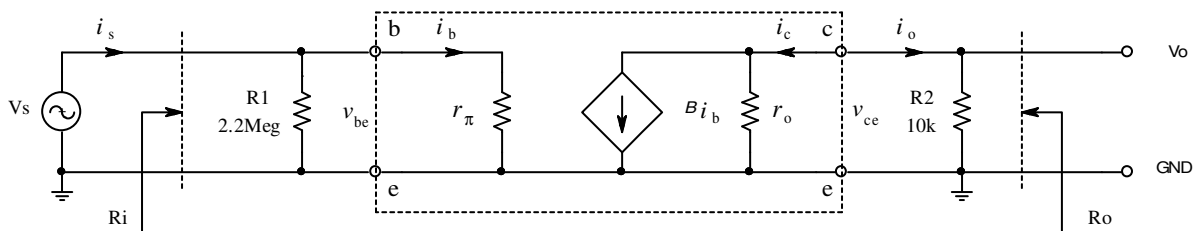
توان و همچنین مقاومت های ورودی

و خروجی مدار. بنا به تعریف فرکانس‌های میانی محدوده فرکانسی است که خازن‌ها (و سلف‌ها) در مدار موثر نیستند (رک به فصل ۵-۳-۲). یعنی در این مدار برای سیگنال خازن‌ها را می‌توان مثل مدار اتصال کوتاه در نظر گرفت. با استفاده از مدار معادل ترانزیستور (شکل ۵-۸۲) مدار به صورت شکل ۵-۸۶ حاصل می‌شود.



شکل ۵-۸۶ استفاده از مدار معادل ترانزیستور در مدار شکل ۵-۸۵

با توجه به مطالب فوق و این واقعیت که مولفه‌ی سیگنال منبع تغذیه صفر است، خازن‌ها و V_{CC} را اتصال کوتاه در نظر گرفته، مدار به صورت شکل ۵-۸۷ در می‌آید.



شکل ۵-۸۷ مدار معادل AC مدار شکل ۵-۸۵

به کمک این مدار و بنا به تعریف، مشخصات مدار:

$$R_i = R1 \parallel r_{\pi} = 2.2M\Omega \parallel 5k\Omega \approx 5k\Omega$$

$$R_o = R2 \parallel r_o = 10k\Omega \parallel \infty = 10k\Omega$$

$$A_{is} \equiv \frac{i_o}{i_s} = \frac{-i_c}{i_b + i_{R1}} \approx \frac{-i_c}{i_b} = -\beta = -200$$

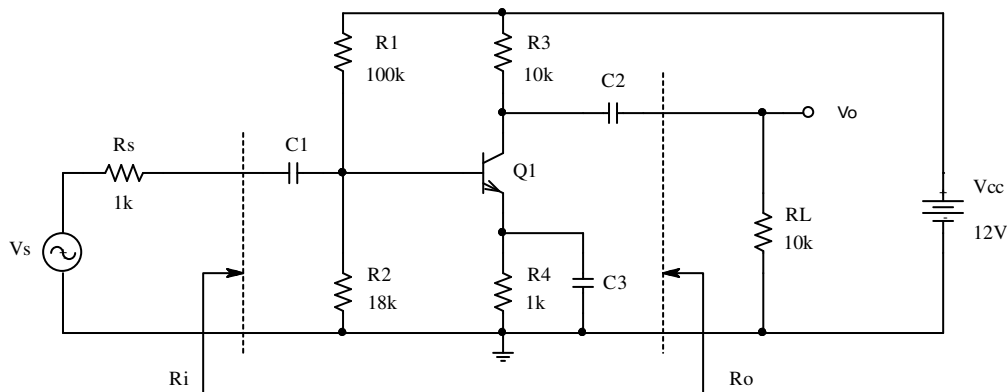
$$A_{vs} \equiv \frac{v_o}{v_s} = \frac{i_o \cdot R_2}{i_s \cdot R_i} \approx A_{is} \cdot \frac{R_2}{R_i} \approx -200 \cdot \frac{10k\Omega}{5k\Omega} \approx -400$$

$$A_{ps} \equiv A_{vs} \cdot A_{is} \approx (-400) \cdot (-200) = 80000$$

بدست می‌آید. این مدار یک تقویت کننده امیترمشترک است (چرا؟). توجه کنید که در مدار

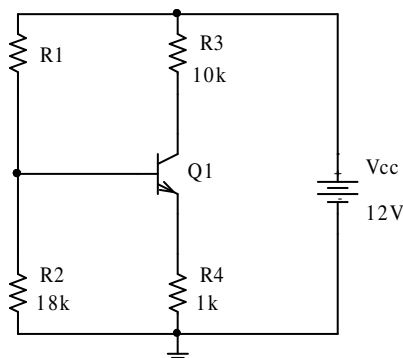
امیترمشترک ، بهره ولتاژ و جریان هر دو دارای مقادیری منفی با قدر مطلق بزرگتر از یک هستند.

مثال ۱۸-۵ مشخصات مدار زیر را بدست آورید.



شکل ۸۸-۵ مدار مثال ۱۷-۵

حل: در این مثال مشخصات ترانزیستور ذکر نشده‌اند. بنابراین مقادیر پیش فرض یعنی $\beta = 100$ و



شکل ۸۹-۵ جزء باقی مانده از مدار شکل

۸۸-۵ جهت بررسی مولفه DC مدار.

$r_o \rightarrow \infty$ در نظر گرفته می‌شوند. ولی r_{π} چقدر است؟

برای این منظور باید ابتدا نقطه کار را بدست آوریم. برای

محاسبه نقطه کار باید مدار را از دید DC بررسی کنیم.

چون خازن برای DC مثل مدار باز عمل می‌کند، لذا مدار

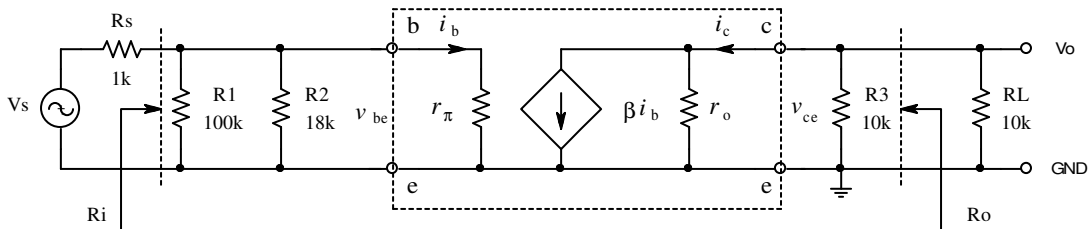
برای DC به صورت شکل ۸۹-۵ در می‌آید. با کمی دقت

متوجه می‌شویم که این مدار همان مدار مثال ۱۶-۵ برای

حالت الف است. لذا بدون این که مسئله را حل کنیم از جواب‌های مثال ۵-۱۶ استفاده می‌کنیم یعنی:

$$V_{CE} = 1.3V, \quad I_C = 0.97mA \quad \rightarrow \quad r_{\pi} = \beta \cdot \frac{n \cdot V_T}{I_C} \approx 2.6k\Omega$$

برای بررسی سیگنال، از مدل علایم کوچک به عبارت دیگر AC استفاده می‌کنیم. بنابراین در این مدار نیز خازن‌ها و منابع DC اتصال کوتاه در نظر گرفته شده، مدار شکل ۵-۹۰ حاصل می‌شود. از روی شکل و با توجه به تعاریف داریم:



شکل ۵-۹۰ مدار معادل AC مدار شکل ۵-۸۸

$$R = R1 \parallel R2 = 100k\Omega \parallel 18k\Omega \approx 15.3k\Omega$$

$$R_i = R \parallel r_{\pi} = 15.3k\Omega \parallel 2.6k\Omega \approx 2.2k\Omega$$

$$R_o = R3 \parallel r_o, \quad r_o \rightarrow \infty, \quad \Rightarrow \quad R_o = R3 = 10k\Omega$$

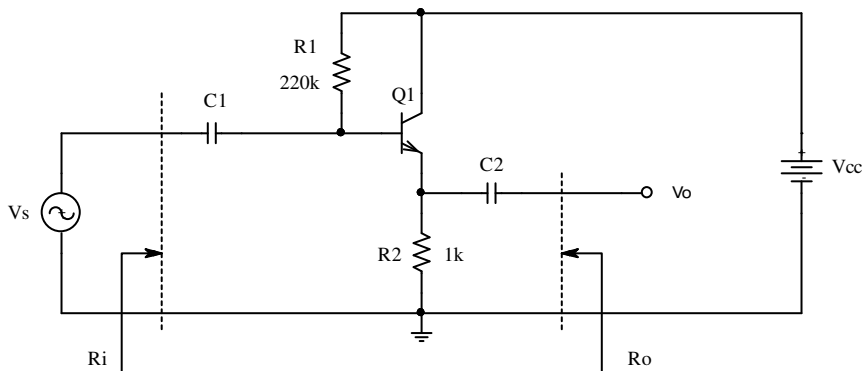
$$\left. \begin{aligned} A_{i_s} &\equiv \frac{i_L}{i_s} = \frac{i_L}{i_c} \cdot \frac{i_c}{i_b} \cdot \frac{i_b}{i_s} \\ r_o &\rightarrow \infty, \quad \Rightarrow \quad i_c = \beta \cdot i_b \\ \frac{i_L}{i_c} &= -\frac{R3}{R3 + RL} = -0.5 \\ \frac{i_c}{i_b} &= \beta = 100 \\ \frac{i_b}{i_s} &= \frac{R}{R + r_{\pi}} \approx 0.85 \end{aligned} \right\} \Rightarrow A_{i_s} = -0.5 \times 100 \times 0.85 \approx -43$$

$$A_{v_s} \equiv \frac{v_o}{v_s} = \frac{i_L \cdot R_L}{i_s \cdot (R_s + R_i)} = A_{i_s} \cdot \frac{R_L}{R_s + R_i} = -43 \cdot \frac{10k\Omega}{1k\Omega + 2.2k\Omega} \approx -134$$

$$A_{p_s} \equiv \frac{p_o}{p_s} = A_{v_s} \cdot A_{i_s} \approx 134 \times 43 \approx 5760$$

این مدار نیز یک تقویت کننده امیتر مشترک است.

مثال ۱۹-۵ مشخصات مدار زیر را با فرض $\beta = 200$ و $r_{\pi} = 1k\Omega$ بدست آورید.

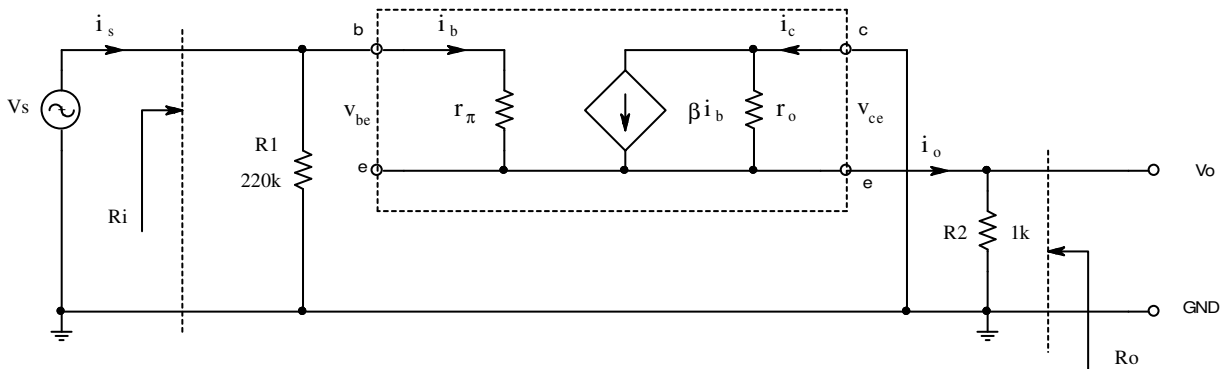


شکل ۹۱-۵ مدار مثال ۱۹-۵

حل: پارامترهای ترانزیستور در این مثال داده شده‌اند. بنابراین دیگر نیازی به محاسبه نقطه کار نیست.

برای محاسبه مشخصات AC مدار، مجدداً خازن‌ها و منبع تغذیه را اتصال کوتاه در نظر گرفته، مدل

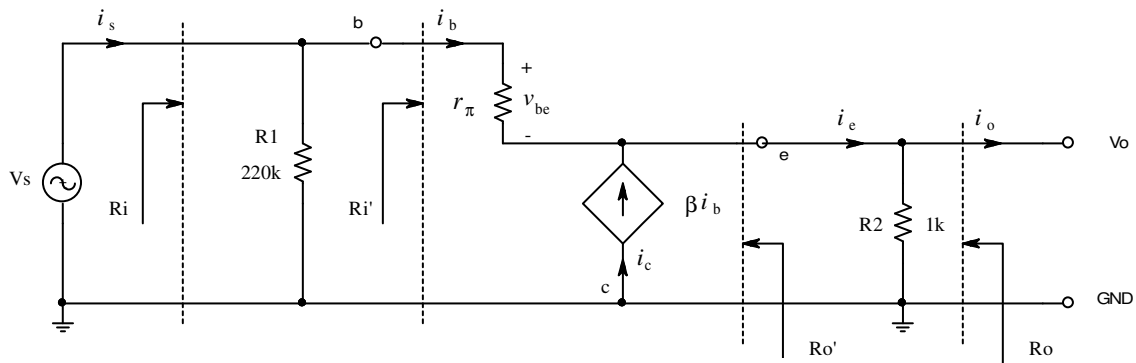
علایم کوچک ترانزیستور را جایگزین می‌کنیم.



شکل ۹۲-۵ مدل AC مدار شکل ۹۱-۵

برای درک ساده‌تر راه حل مدار، شکل ۹۲-۵ را به صورت شکل ۹۳-۵ رسم و با توجه به $r_o \rightarrow \infty$ آن را از مدار حذف می‌کنیم.

توجه شود که در این مدار -بر خلاف دو مدار قبل- حلقه خروجی و ورودی بهم وابسته هستند (چرا؟). در نتیجه نمی‌توان حلقه ورودی را مستقل از خروجی بررسی کرد. برای ساده‌تر شدن بررسی، مقاوت ورودی از دید ترانزیستور -یعنی مقاوت بین بیس و زمین- را R_i' و مقاوت خروجی از دید ترانزیستور -یعنی مقاوت بین امیتر و زمین- را R_o' می‌نامیم.



شکل ۹۳-۵ تغییر شکل یافته مدار شکل ۹۲-۵

با توجه به تعریف مقاوت ورودی و مقاوت خروجی، از روی شکل ۹۳-۵ مشخصات مدار بدست می‌آید.

$$\left. \begin{aligned} R_i' &\equiv \left. \frac{V_b}{i_b} \right|_{i_o=0} \\ v_b &= i_b \cdot r_\pi + i_e \cdot R2 \\ i_e &= i_b + i_c \end{aligned} \right\} \Rightarrow R_i' = r_\pi + (1 + \beta) \cdot R2 = 1k\Omega + 201 \times 1k\Omega = 202k\Omega$$

$$\left. \begin{aligned} R_o' &\equiv - \left. \frac{v_o}{i_e} \right|_{v_s=0} \\ v_o &= -v_{be} = -r_{\pi} \cdot i_b \\ i_e &= i_b + i_c \end{aligned} \right\} \Rightarrow R_o' = \frac{r_{\pi}}{1+\beta} = \frac{1k\Omega}{201} \approx 5\Omega$$

$$R_i = R1 \parallel R_i' = 220k\Omega \parallel 202k\Omega \approx 105k\Omega$$

$$R_o = R2 \parallel R_o' = 1k\Omega \parallel 5\Omega \approx 5\Omega$$

$$A_{i_s} \equiv \frac{i_L}{i_s} = \frac{i_e}{i_b} \cdot \frac{i_b}{i_s} = (1+\beta) \cdot \frac{R1}{R1+R_i'} = 201 \times \frac{220k\Omega}{220k\Omega + 202k\Omega} \approx 105$$

$$A_{v_s} \equiv \frac{v_o}{v_s} = \frac{i_e \cdot R2}{i_b \cdot R_i'} = (1+\beta) \cdot \frac{R2}{R_i'} = 201 \times \frac{1k\Omega}{202k\Omega} = 0.995 \approx 1$$

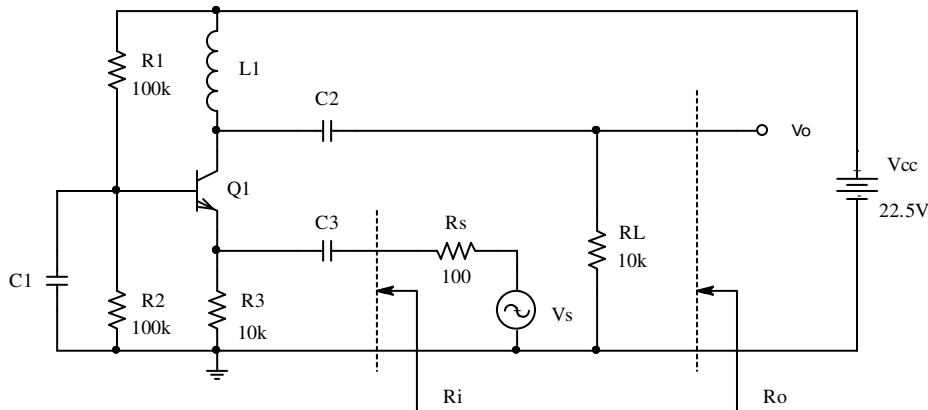
$$A_{p_s} \equiv \frac{p_o}{p_s} = A_{v_s} \cdot A_{i_s} \approx 105$$

این مدار یک تقویت کننده کلکتور مشترک است (چرا؟). در تقویت کننده کلکتور مشترک، بهره ولتاژ

و جریان دارای مقادیری مثبت هستند؛ بهره ولتاژ همواره از یک کوچکتر است (چرا؟) ولی با وجود

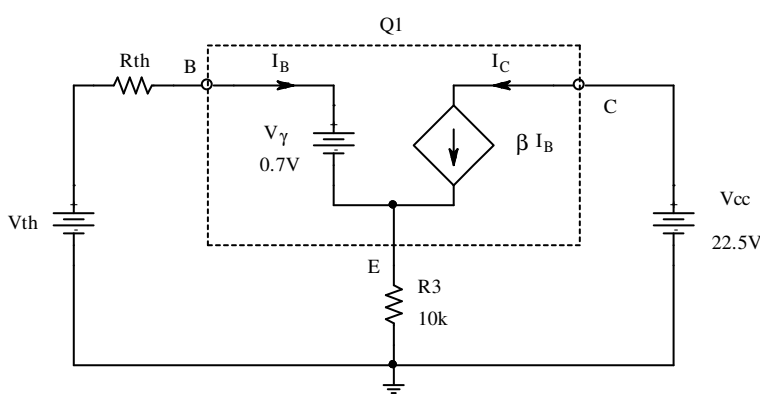
این، یک تقویت کننده محسوب می شود (چرا؟).

مثال ۵-۲۰ مشخصات مدار زیر را بدست آورید.



شکل ۹۴-۵ مدار مثال ۲۰-۵

در این مثال مشخصات ترانزیستور داده نشده اند. بنابراین $\beta = 100$ و $r_o \rightarrow \infty$ فرض میشوند. برای



شکل ۹۵-۵ مدار معادل DC مدار شکل ۹۴-۵

بدست آوردن r_{π} باید نقطه

کار را بدست آوریم. برای این

منظور مدار معادل DC را

رسم می‌کنیم. برای DC

خازنها مانند مدار باز و سلف-

ها مثل اتصال کوتاه عمل می-

کنند (چرا؟). در نتیجه مدار شکل ۹۵-۵ حاصل می‌شود. از آنجا:

$$R_{th} = R1 \parallel R2 = 50k\Omega$$

$$V_{th} = \frac{R2}{R1 + R2} \cdot V_{CC} = 11.25V$$

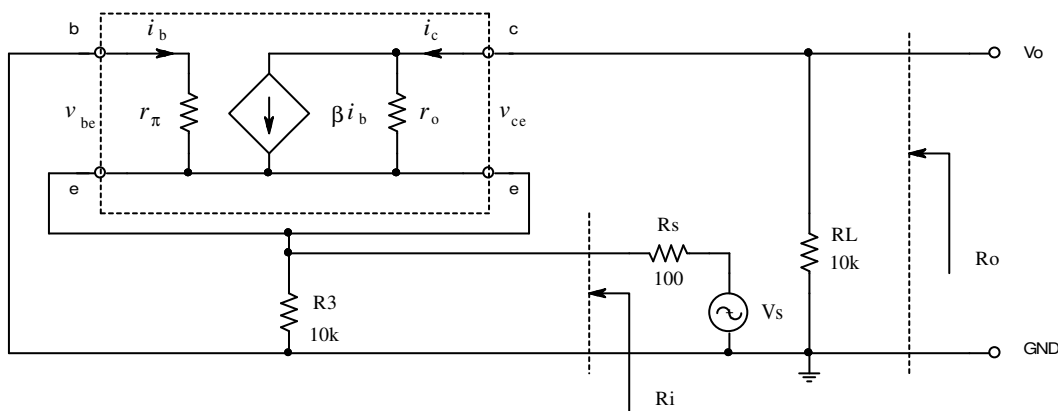
$$\left. \begin{aligned} V_{th} - I_B \cdot R_{th} - V_{\gamma} - (I_B + I_C) \cdot R3 &= 0 \\ I_C &= \beta \cdot I_B \end{aligned} \right\} \Rightarrow I_C = \beta \cdot \frac{V_{th} - V_{\gamma}}{R_{th} + (1 + \beta) \cdot R3} \approx 1mA$$

$$V_{CC} - V_{CE} - (I_C + I_B) \cdot R3 = 0 \Rightarrow V_{CE} \approx V_{CC} - I_C \cdot R3 \approx 12.5V \gg V_{CEsat}$$

محاسبات فوق نشان می‌دهد که ترانزیستور در ناحیه فعال است. برای بررسی مشخصات دینامیکی

مدار از مدل علایم کوچک آن استفاده می‌کنیم:

$$V_{CE} = 12.5V, \quad I_C = 1mA \quad \Rightarrow \quad \beta = 100, \quad r_{\pi} = \beta \cdot \frac{n \cdot V_T}{I_C} \approx 2.5k\Omega, \quad r_o \rightarrow \infty$$



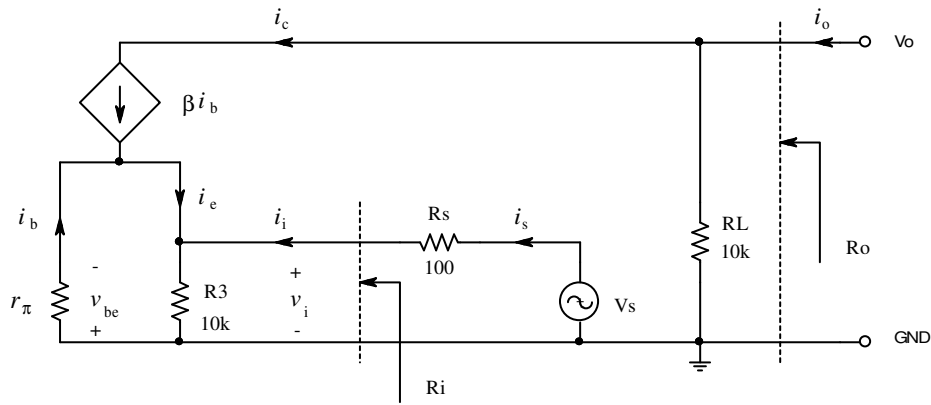
شکل ۹۶-۵ مدار معادل AC مدار شکل ۹۴-۵

در فرکانس‌های میانی خازن‌ها مثل مدار اتصال کوتاه و سلف مثل مدار باز عمل می‌کنند (چرا؟).

بنابراین با جانشینی مدل علایم کوچک ترانزیستور، مدار شکل ۹۴-۵ به صورت شکل ۹۶-۵ در می‌آید.

برای بررسی ساده‌تر مدار اندکی شکل آنرا تغییر فرم می‌دهیم. با در نظر گرفتن $r_o \rightarrow \infty$ شکل ۹۷-۵

حاصل می‌شود. حال بکمک این شکل مشخصات مدار را بدست می‌آوریم.



شکل ۹۷-۵ تغییر شکل داده شده مدار شکل ۹۶-۵

$$\left. \begin{aligned}
 R_o &\equiv \left. \frac{v_o}{i_o} \right|_{v_s=0} \\
 i_e &= i_b + i_c = (1 + \beta) \cdot i_b \\
 v_s = 0: i_e \cdot (R3 \parallel R_s) &= i_b \cdot r_\pi \Rightarrow i_e \cdot (R3 \parallel R_s) = \frac{i_e}{1 + \beta} \cdot r_\pi \Rightarrow i_e = 0, i_c = 0
 \end{aligned} \right\} \Rightarrow R_o = R_L = 10k\Omega$$

$$\left. \begin{aligned}
 R_i &\equiv \left. \frac{v_i}{i_i} \right|_{i_o=0} \\
 R_i &= R3 \parallel R_i' \\
 R_i' &\equiv - \left. \frac{v_i}{i_e} \right|_{i_o=0} = - \frac{-v_{be}}{(1 + \beta) \cdot i_b} = \frac{r_\pi}{1 + \beta}
 \end{aligned} \right\} \Rightarrow R_i = R3 \parallel \left\| \frac{r_\pi}{1 + \beta} \approx 10k\Omega \parallel 25\Omega \approx 25\Omega$$

$$\left. \begin{aligned}
 A_{v_s} &\equiv \left. \frac{v_o}{v_s} \right|_{i_o=0} \\
 A_{v_s} &= \frac{v_o}{v_i} \cdot \frac{v_i}{v_s} \\
 \frac{v_o}{v_i} &= \frac{-i_c \cdot R_L}{-i_b \cdot r_\pi} = \beta \cdot \frac{R_L}{r_\pi} \approx 400 \\
 \frac{v_i}{v_s} &= \frac{R_i}{R_i + R_s} \approx 0.2
 \end{aligned} \right\} \Rightarrow A_{v_s} \approx 400 \times 0.2 \approx 80$$

$$\left. \begin{aligned} A_{is} &\equiv \left. \frac{i_{RL}}{i_s} \right|_{i_o=0} \\ A_{is} &= \frac{v_o/R_L}{v_i/R_i} \end{aligned} \right\} \Rightarrow A_{is} = \frac{v_o}{v_i} \cdot \frac{R_i}{R_L} \approx 400 \times \frac{25\Omega}{10k\Omega} \approx 1$$

$$A_{ps} = A_{vs} \cdot A_{is} \approx 80$$

این مدار یک تقویت کننده بیس مشترک است (چرا؟). در تقویت کننده بیس مشترک، بهره ولتاژ و

جریان دارای مقادیری مثبت هستند؛ بهره جریان همواره از یک کوچک تر است (چرا؟) ولی با وجود این،

یک تقویت کننده محسوب می شود (چرا؟).

۱-۵-۴-۲ ترانزیستور میدانی

همانطور که در دسته بندی ترانزیستورها در شکل ۱-۵۳ مشاهده می شود، یک گروه دیگر از ترانزیستورها، "فت"^۱ها هستند. در این قسمت مختصراً به معرفی دو نوع از آنها - یعنی "فت اتصالی"^۲ و "ماس فت"^۳ - می پردازیم.

• فت اتصالی

شکل ۱-۹۴ ساختمان شماتیک یک فت اتصالی و نماد آنرا نمایش میدهد. بین دو پایه درین^۴ (D) و سورس^۵ (S) یک قطعه سیلیسیم با ناخالصی قرار دارد، که به آن کانال^۶ می گویند. در صورتی که

ناخالصی از نوع n باشد، این

فت یک n-Ch JFET نامیده

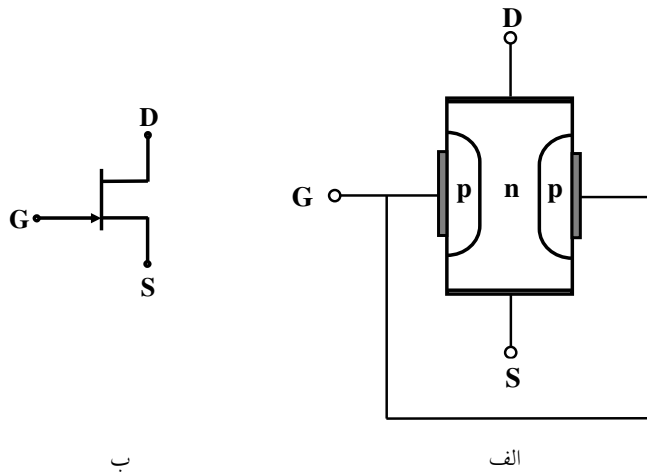
می شود. چنان که ناخالصی از

نوع p باشد، این فت یک

p-Ch JFET نام خواهد

داشت. اگر در نوع n-کانال

یک لایه با ناخالصی از نوع p



شکل ۱-۹۴ الف- ساختار، ب- نماد یک جی فت

قرار دهیم، گیت^۱ (G) تشکیل خواهد شد. به همین منوال گیت p-Ch JFET به کمک سیلیسیم با

¹ FET: Field Effect Transistor

² JFET: Junction Field Effect Transistor

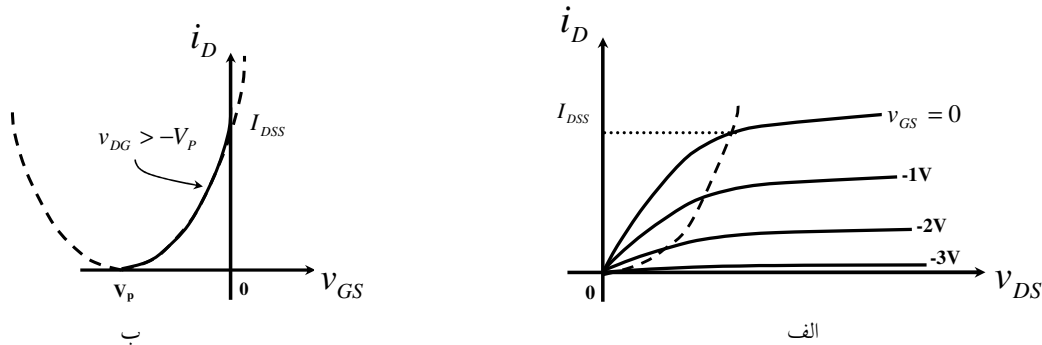
³ MOSFET: Metal Oxide Semiconductor Field Effect Transistor

⁴ Drain

⁵ Source

⁶ Channel

ناخالصی از نوع n ساخته می شود. اتصال $p-n$ ، یعنی اتصال بین گیت و کانال (بعبارت دیگر اگر مرجع را S در نظر بگیریم، بین G و S) مانند یک دیود عمل میکنند. در عمل این دیود در جهت معکوس بایاس می شود. اگر $v_{GS} = 0$ باشد، حاملها می توانند از تمام سطح کانال عبور کرده، مقاومت کانال، حداقل است. برای فت n -کانال، با افزایش تدریجی v_{DS} ، حول لایه p یک میدان منفی بوجود می آید که باعث می گردد عرض کانال و در نتیجه سطح مؤثر آن کمتر شود. این امر یعنی زیادتر شدن مقاومت کانال (مقاومت متغیر). بالاخره اگر v_{DS} از حدی بیشتر شود، زیاد شدن مقاومت کانال تقریباً متناسب با افزایش v_{DS} می شود، بعبارت دیگر i_D تقریباً ثابت می ماند به این ولتاژ، ولتاژ قطع (V_P) و جریان ثابت شده را جریان اشباع^۳ (I_{DSS}) گویند. حال اگر $v_{GS} < 0$ شود، بعلت جمع شدن اثر میدانها، حالت ذکر شده بالا، زودتر بوجود می آید. اگر $|v_{DG}| > |V_P|$ باشد، i_D تقریباً یک تابع درجه دوم از v_{GS} خواهد بود. شکل ۱-۹۵ مشخصه خروجی و مشخصه انتقالی یک $n-Ch JFET$ را نمایش میدهد.



شکل ۱-۹۵ الف- مشخصه خروجی ب- مشخصه انتقالی یک $n-Ch JFET$

برای یک $p-Ch JFET$ مشخصه ها مشابه و فقط علامتها بر عکس هستند (برای $n-Ch JFET$):
 $i_D > 0$ ، $v_{DS} > 0$ ، $v_{GS} < 0$ و $V_P < 0$ و برای $p-Ch JFET$: $i_D < 0$ ، $v_{DS} < 0$ ، $v_{GS} > 0$ و

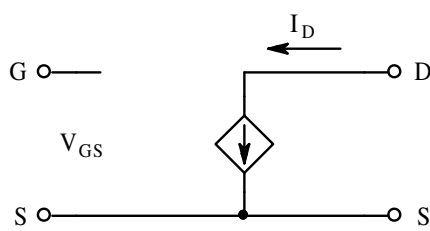
Gate¹
 Pinch - Off Voltage²
 Saturation Current³

$(V_P > 0)$. برای هر دو نوع فت، در صورتی که $|v_{DG}| > |V_P|$ و $|v_{GS}| < |V_P|$ باشد، ترانزیستور در ناحیه

فعال قرار داشته:

$$i_D \approx I_{DSS} \left(1 - \frac{v_{GS}}{V_P} \right)^2 \cdot (1 + \lambda \cdot v_{DS}) \quad (116-1)$$

که در این رابطه: i_D جریان درین (تابع)، v_{GS} و v_{DS} اختلاف پتانسیل های گیت و درین نسبت به سورس (متغیرها)، I_{DSS} جریان اشباع، V_P ولتاژ قطع و λ پارامترهای ترانزیستور هستند. واحد λ



عکس ولت است و معادل ولتاژ ارلی در ترانزیستور دو

قطبی می باشد ($\lambda \equiv \frac{1}{V_A}$). از این رابطه و ساختار فیزیکی

(شکل ۹۴-۱) مدل علایم بزرگ (DC) به دست می آید.

$$I_D \approx I_{DSS} \left(1 - \frac{V_{GS}}{V_P} \right)^2 \cdot (1 + \lambda \cdot V_{DS})$$

با توجه به این که در شرایط عادی دیود گیت-کانال در

جهت معکوس بایاس می شود، جریان گذرنده از گیت به

جریان اشباع معکوس دیود، یعنی به مقدار بسیار کمی

شکل ۹۶-۱ مدل DC جی فت

محدود می شود. بنابراین در مدل شکل ۹۶-۱، اتصال بین گیت و سورس به عبارت دیگر اتصال بین

گیت و درین، مدار باز در نظر گرفته می شود. با توجه به این که در مدارها واقعی معمولاً

$\lambda \cdot V_{DS} \ll 1$ ، در اکثر موارد از اثر آن صرفنظر کرده برای محاسبه نقطه کار از رابطه (۱۱۷-۱) استفاده

می شود:

$$I_D \approx I_{DSS} \left(1 - \frac{V_{GS}}{V_P} \right)^2 \quad (117-1)$$

برای بدست آوردن مدل علایم کوچک (AC) از رابطه (۱۱۶-۱) استفاده می کنیم. طبق تعریف:

$$g_m \equiv \left. \frac{\partial i_D}{\partial v_{GS}} \right|_{I_D, V_{DS}} \approx \frac{2 \cdot I_{DSS}}{-V_P} \cdot \left(1 - \frac{V_{GS}}{V_P} \right) \cdot (1 + \lambda \cdot V_{DS}) \quad (118-1)$$

با صرفنظر کردن از اثر λ و استفاده از رابطه (117-1) نتیجه می شود:

$$g_m \approx \frac{2}{|V_P|} \cdot \sqrt{I_D \cdot I_{DSS}} \quad (119-1)$$

همچنین با استفاده از رابطه (116-1) و تعریف هدایت خروجی:

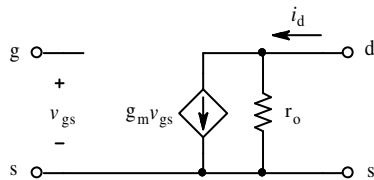
$$g_o \equiv \left. \frac{\partial i_D}{\partial v_{DS}} \right|_{I_D, V_{GS}} \approx I_{DSS} \cdot \left(1 - \frac{V_{GS}}{V_P} \right)^2 \cdot \lambda = \frac{\lambda \cdot I_D}{1 + \lambda \cdot V_{DS}} \quad (120-1)$$

با جانشینی $V_A = 1/\lambda$ و $r_o = 1/g_o$:

$$r_o = \frac{V_A + V_{DS}}{I_D} \approx \frac{V_A}{I_D} \quad (121-1)$$

بنابراین مدل علایم کوچک $JFET$ در ناحیه خطی و در فرکانس پایین (محدوده فرکانسی که از اثر

خازنهای ترانزیستور بتوان صرفنظر کرد)، به صورت مدار شکل



۹۷-۱ خواهد بود. با مقایسه مدل جی فت با مدل بای پلار

ترانزیستور، نتیجه می گیریم که با توجه به این که جریان

شکل ۹۷-۱ مدل AC جی فت

ورودی فت قابل اغماض است برای آن $A_i \equiv \frac{i_d}{i_g} \rightarrow \infty$.

بنابراین اگر در مدل بای پلار ترانزیستور $\beta \rightarrow \infty$ و در نتیجه $r_\pi = \frac{\beta}{g_m} \rightarrow \infty$ در نظر گرفته شوند،

همان مدل جی فت حاصل می شود.

تذکر: چنان که بخواهید جواب های بدست آمده از روش تحلیلی را با جوابهای بدست آمده از شبیه

سازی با $PSpice$ مقایسه کنید به نحو زیر عمل کنید:

- $JbreakN$ را برای n -کانال و $JbreakP$ را برای p -کانال انتخاب کنید.

- *PSpice* برای جی فت ۱۴ پارامتر تعریف کرده است که ما از ۳ تای آنها استفاده می کنیم. این

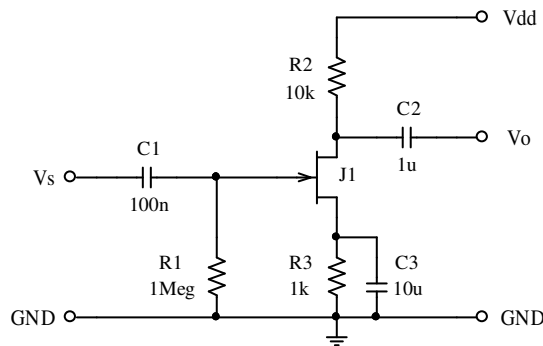
پارامترها عبارتند از: V_{TO} ، $BETA$ و $LMBDA$.

- در مدل ترانزیستور پارامترها را انتخاب کنید: $V_{TO} = V_P$ ، $BETA = \frac{I_{DSS}}{V_P^2}$ و $LAMBDA = \frac{1}{V_A}$.

- در فایل خروجی: $GM = g_m$ و $GDS = \frac{1}{r_o}$ است.

مثال ۱-۲۸ با فرض $V_{DD} = 30V$ ، $I_{DSS} = 8mA$ ، $V_P = -4V$ و $V_A = 80V$ مشخصات مدار

شکل ۱-۹۸ را بدست آورید.



شکل ۱-۹۸ مدار مثال ۱-۲۸

حل: ابتدا باید نقطه کار را بدست آوریم تا

اولاً ببینیم که آیا ترانزیستور در ناحیه فعال قرار

دارد و ثانیاً پارامترهای مدل علایم کوچک را

محاسبه کنیم. پس از آن مشخصات دینامیکی

مدار را محاسبه می کنیم. بنابراین حل مدار در

سه مرحله انجام می شود:

الف- محاسبه نقطه کار: از رابطه (۱-۱۱۷) و شکل ۱-۹۸:

$$\left. \begin{aligned} I_D &= I_{DSS} \left(1 - \frac{V_{GS}}{V_P} \right)^2 \\ V_{GS} + I_D \cdot R_S + I_G \cdot R_G &= 0 \\ I_G &= 0 \end{aligned} \right\} V_{GS} = -I_D \cdot R_S \Rightarrow I_D = 8mA \left(1 - (-I_D \cdot 1k\Omega) / (-4V) \right)^2$$

به عبارت دیگر:

$$I_D = 8 \left(1 - \frac{1}{2} I_D + \frac{1}{16} I_D^2 \right) \quad [mA, k\Omega, V]$$

و از آن جا:

$$I_D^2 - 10I_D + 16 = 0$$

$$I_D = 5 \pm \sqrt{25 - 16} = \begin{cases} 5 + 3 = 8 \\ 5 - 3 = 2 \end{cases} \quad \begin{array}{l} \text{غ ق ق (چرا؟)} \\ \checkmark \end{array}$$

پس $I_D = 2mA$ و $V_{DG} = 10V > |V_P|$ در نتیجه ترانزیستور در ناحیه فعال قرار داشته می توان از آن به عنوان یک تقویت کننده خطی استفاده کرد.

ب- محاسبه پارامترهای ترانزیستور: از رابطه (۱-۱۱۹):

$$g_m \approx \frac{2}{|V_P|} \cdot \sqrt{I_D \cdot I_{DSS}} \approx \frac{2}{4} \cdot \sqrt{2 \cdot 8} \approx 2mA/V$$

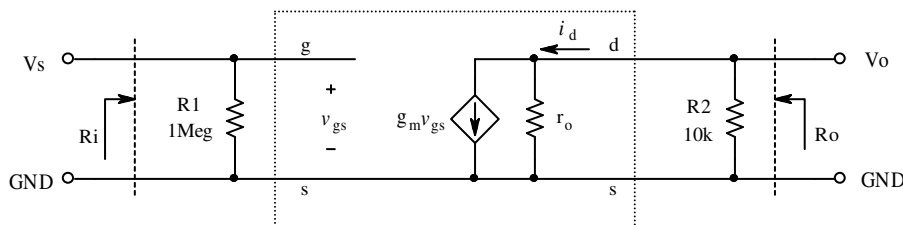
و از (۱-۱۲۱):

$$r_o = \frac{V_A + V_{DS}}{I_D} \approx \frac{V_A}{I_D} \approx \frac{80V}{2mA} = 40k\Omega$$

پ- محاسبه مشخصات مدار: برای بدست آوردن بهره ولتاژ، مقاومت ورودی و مقاومت خروجی در

فرکانس میانی، منبع تغذیه و تمام خازنهای اتصال کوتاه در نظر گرفته می شوند (چرا؟). با جایگزینی مدل

ترانزیستور، مدار شکل ۹۸-۱ به صورت مدار ۹۹-۱ در می آید.



شکل ۹۹-۱ مدار معادل علایم کوچک مدار شکل ۹۸-۱ برای فرکانس های میانی

$$R_i = R1 = 1M\Omega, R_o = r_o \parallel R2 = 8k\Omega, A_{v_s} = -g_m \cdot R_o = -16$$

از روی شکل:

برای بدست آوردن حداکثر دامنه خروجی، چنین استدلال می کنیم: از روی شکل ۹۸-۱ نتیجه می

گیریم که در فرکانس های میانی، بیشترین دامنه در نیم پریود مثبت برابر $V_P^+ = V_{dd} - V_D = 20V$

خواهد بود (چرا؟). همچنین حد اکثر دامنه در نیم پریود منفی برابر $V_P^- = V_{DG} - |V_P| - |V_P/A_v|$ به

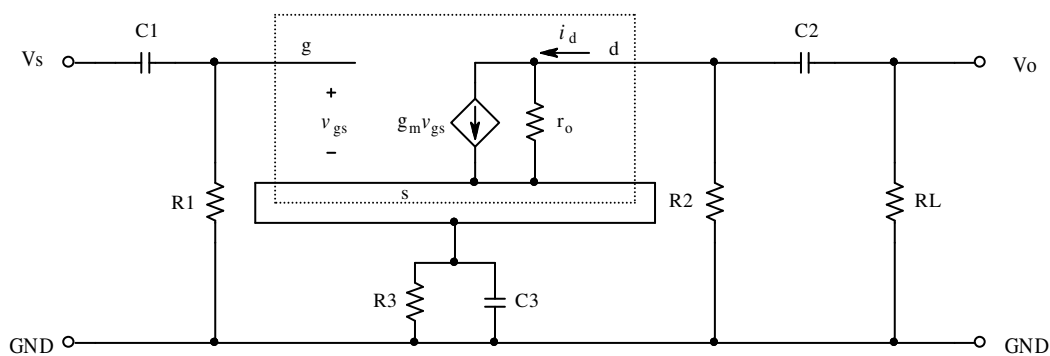
عبارت دیگر $V_P^- \approx 5.6V$ خواهد بود (چرا؟). در نتیجه برای این که شکل موج (تقریباً) متقارن باشد،

باید:

$$V_{P_{max}} = \min(V_P^+, V_P^-) = 5.6V$$

برای بدست آوردن فرکانس های حد، مدار معادل علایم کوچک شکل ۹۸-۱ را با در نظر گرفتن اثر

خازن ها بررسی می کنیم (شکل ۱۰۰-۱).



شکل ۱۰۰-۱ بررسی تاثیر خازن ها در بدست آوردن فرکانس های حد

مسیر سیگنال از منبع (v_s) به سمت گیت است. بنابراین سیگنال در این مسیر $C1$ و $R1$ را می بیند

که اثر بالا گذاری دارند. جریان خروجی (i_d) بر روی $R2$ ولتاژی ایجاد می کند. این ولتاژ (مدار معادل

تونن) از طریق $C2$ و RL به خروجی منتقل شده سیگنال خروجی (v_o) را ایجاد می کند. $C2$ ، RL

نیز یک بالا گذر را تشکیل می دهند. بالاخره به ازای یک ولتاژ ثابت گیت (v_g) ، هر قدر فرکانس

سیگنال بیشتر باشد، v_s کمتر (چرا؟) و در نتیجه v_{gs} و به تبع آن i_d به عبارت دیگر v_o بیشتر می

شود. بنابراین $C3$ نیز نقش بالا گذری دارد. پس مدار شامل سه بالا گذر و فاقد پایین گذر است. در

نتیجه: $f_h \rightarrow \infty$.

برای محاسبه f_l - با توجه به قضیه جمع آثار - به کمک شکل ۱-۱۰۰ اثر سه خازن را به صورت جداگانه بررسی می کنیم. طبیعی است که هنگام بررسی یک خازن (یا سلف) سایر عناصر وابسته به فرکانس باید در مدار بی تاثیر باشند. چون در این مدار هر سه خازن اثر بالا گذری دارند، هنگامی که اثر یک خازن بررسی می شود، آن دو خازن دیگر اتصال کوتاه در نظر گرفته می شوند (چرا؟).

- اثر $C1$: همان طور که در شکل مشهود است، $C1$ فقط $R1$ را می بیند. بنابراین:

$$\tau_1 = R1 \cdot C1 = 1M\Omega \times 100nF = 0.1s$$

- اثر $C2$: این خازن از یک سو مقاومت خروجی مدار را می بیند، و از طرف دیگر مقاومت بار را. در نتیجه:

$$\tau_2 = (RL + (R2 \parallel \dots)) \cdot C2 \rightarrow \infty \quad (RL = \infty)$$

- اثر $C3$: این خازن از یک سو $R3$ را می بیند، و از سوی دیگر مقاومت دیده شده از طرف سورس، که این دو با هم موازی شده اند؛ یعنی $R_{C3} = R3 \parallel R_x$. برای محاسبه R_x ، طبق معمول، بین سورس و زمین یک منبع ولتاژ غیر وابسته v_x را قرار داده جریان گذرنده از آن

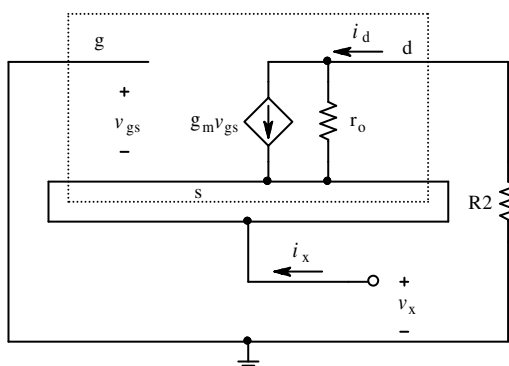
(i_x) را - به ازای صفر کردن سایر منابع و

اثر المانهای وابسته به فرکانس - محاسبه

$$R_x = \frac{v_x}{i_x}$$

می کنیم. بنا به تعریف $R_x = \frac{v_x}{i_x}$ با توجه به مطالب فوق مدار شکل ۱-۱۰۰

به صورت شکل ۱۰۱ در می آید.



شکل ۱-۱۰۱ مدار معادل جهت محاسبه مقاومت دیده شده از سوی سورس

$$\left. \begin{aligned} i_d \cdot R_2 + (i_d - g_m \cdot v_{gs}) \cdot r_o + v_x &= 0 \\ i_d = -i_x, \quad v_{gs} = -v_x \end{aligned} \right\} \Rightarrow R_x \equiv \frac{v_x}{i_x} = \frac{R_2 + r_o}{1 + g_m \cdot r_o} \approx 0.6k\Omega$$

$$\tau_3 = (R_3 \parallel R_x) \cdot C_3 \approx (1k\Omega \parallel 0.6k\Omega) \times 10\mu F \approx 3.75ms \quad \text{بنابراین:}$$

$$f_l = \frac{1}{2 \cdot \pi \cdot \tau_3} \approx 40Hz \quad \text{و از آنجا:}$$

تذکر: چون برای سادگی محاسبات، $V_A \gg V_{DS}$ فرض و در نتیجه بجای استفاده از روابط (۱-۱) تا (۱-۱۱۶)، (۱-۱۱۸) و (۱-۱۲۰) از روابط تقریبی (۱-۱۱۷)، (۱-۱۱۹) و (۱-۱۲۱) استفاده شده است، مقادیر محاسبه شده تقریبی هستند. علاوه بر آن برای محاسبه فرکانس حد، شبکه مربوط به C_3 علاوه بر قطب دارای یک صفر هم است، که فقط اثر قطب در نظر گرفته شده است! برای مقایسه، مقادیر دقیق (شبه سازی شده با *PSpices*) عبارتند از: $I_D = 2.06mA$ ، $g_m = 2.12mA/V$ ، $r_o = 42.4k\Omega$ و از آن جا: $R_i = 1M\Omega$ ، $R_o = 8.093k\Omega$ ، $A_{v_s} = -17.16$ ، $V_{P_{max}} = 5V$ و $f_l = 37.9Hz$.

• ماس فت

ماس فت^۱ یکی از انواع آی جی فت^۲ها می باشد. شکل ۱-۱۰۲ ساختمان شماتیک یک ماس فت ارتقائی^۳ n -کانال را نمایش میدهد. یک قطعه سیلیسیم با ناخالصی p زیر لایه^۴ یا بدنه^۵ را تشکیل میدهد. دو جزیره با ناخالصی n پایه های درین و سورس را می سازند. بین این دو جزیره یک لایه

¹ MOSFET: Metal Oxide Semiconductor Field Effect Transistor
² IGFET: Insulated Gate FET
³ Enhancement
⁴ Substrate
⁵ Bulk, Body

اکسید سیلیسیوم، گیت را - که از یک لایه فلز تشکیل شده است - از بدنه جدا می سازد در اکثر مواقع بدنه (B) و سورس (S) به یک دیگر متصل هستند.

در حالت عادی - یعنی هنگامی که

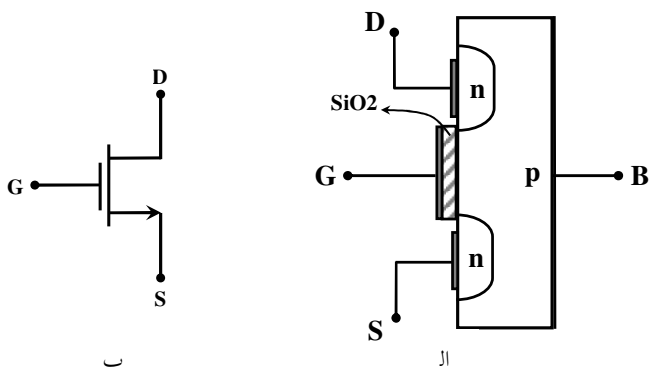
v_{GB} ، عبارت دیگر v_{GS} صفر باشد -

ارتباط بین درین و سورس، قطع است

(چرا؟) یعنی $I_D \approx 0$. با افزایش ولتاژ

گیت - سورس، میدانی بین گیت و بدنه

بوجود میآید که باعث میشود حامل های



شکل ۱-۱۰۲ الف- ساختار ب- نماد ماس فت

اقلیت بدنه (الکترون ها) به سمت گیت رانده شوند. اگر میدان به اندازه کافی قوی باشد ($v_{GS} > V_t$)،

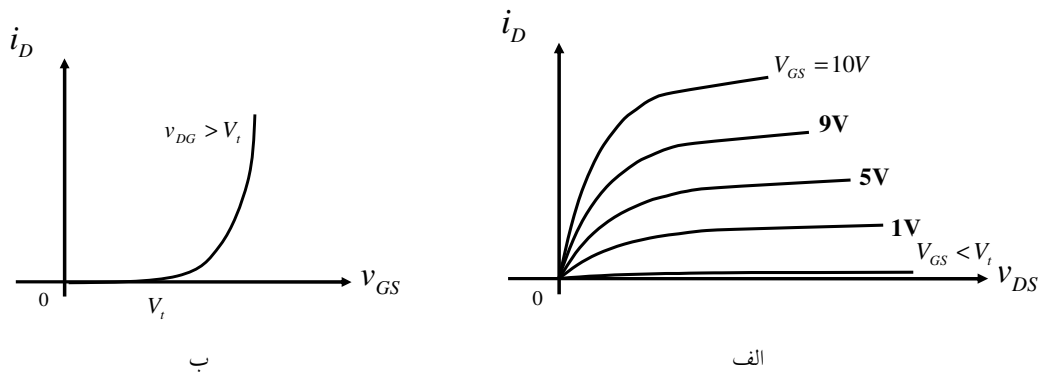
تعداد الکترونهایی که به سمت گیت جذب میشوند، به اندازه ای زیاد خواهد بود که ایجاد یک کانال

(n) بین دو جزیره D و S کرده ارتباط بین این دو برقرار میشود. طبیعتاً هر قدر v_{GS} بزرگتر باشد

تعداد حاملهای جذب شده بیشتر و سطح مؤثر کانال بیشتر و مقاومت اهمی آن کمتر خواهد بود (به ازای

v_{DS} ثابت i_D بیشتر می شود). شکل ۱-۱۰۳ مشخصه های یک ماس فت ارتقایی n-کانال را نمایش

میدهد.



شکل ۱-۱۰۳ مشخصه های ماس فت ارتقایی n-کانال الف- خروجی ب- انتقالی

به V_t ولتاژ حد^۱ گویند. v_{GS} در ماس فت می تواند منفی یا مثبت باشد. برای ماس فت n -کانال، $V_t > 0$ و در شرایط عادی $v_{GS} \geq 0$ ، $i_D \geq 0$ و $v_{DS} \geq 0$ انتخاب می شوند. بعضی از ماس فت ها - برخلاف بای پلار ترانزیستورها - متقارن هستند یعنی $v_{DS} \leq 0$ و $i_D \leq 0$ هم قابل استفاده است. یعنی ماس فت در جهت معکوس تقریباً بخوبی جهت مستقیم کار میکند. مطالب ذکر شده، برای ماس فت p -کانال نیز صادق است. با این تفاوت که بدنه از نیمه هادی با ناخالصی n و جزیره ها از ناخالصی p ساخته شده اند، $V_t < 0$ ، $v_{GS} \leq 0$ و در جهت مستقیم $i_D \leq 0$ و $v_{DS} \leq 0$ انتخاب می شوند.

مدل ماس فت نیز مانند جی فت است (شکل های ۹۶-۱ و ۹۷-۱). برای این که ترانزیستور (هر دو نوع

n و p) در ناحیه خطی قرار داشته باشد، باید: $|v_{GS}| \geq |V_t|$ و $|v_{DS}| \geq |V_t|$ باشد، در این صورت:

$$i_D = K \cdot (v_{GS} - V_t)^2 \cdot (1 + \lambda \cdot v_{DS}) \quad (122-1)$$

که در این رابطه K ضریبی است ثابت، که توسط ساختمان داخلی ترانزیستور معین می شود. در برخی

از کتب این پارامتر را چنین تعریف می کنند: $K = \frac{K'}{2} \cdot \frac{W}{L}$. واحد این ضریب A/V^2 است. سایر

پارامترها: V_t ولتاژ آستانه، $\lambda = \frac{1}{V_A}$ ، W عرض کانال، L طول کانال و K' هدایت آن می باشند. برای

مدل DC می توان از رابطه (۱۲۲-۱) با جایگذاری مقادیر نقطه کار استفاده کرد. در عمل اغلب

$\lambda \cdot v_{DS} \ll 1$ در نظر گرفته می شود. در این صورت:

$$I_D \approx K \cdot (V_{GS} - V_t)^2 \quad (123-1)$$

برای مدل AC ، از (۱۲۲-۱) طبق تعریف:

$$g_m \equiv \left. \frac{\partial i_D}{\partial v_{GS}} \right|_{I_D, v_{DS}} = 2K \cdot (V_{GS} - V_t) \cdot (1 + \lambda \cdot V_{DS}) \quad (124-1)$$

جانشینی $V_{GS} - V_t$ از (۱۲۲-۱) در (۱۲۴-۱):

^۱ ولتاژ آستانه، Threshold Voltage

$$g_m = 2 \cdot \sqrt{K \cdot I_D \cdot (1 + \lambda \cdot V_{DS})} \quad (125-1)$$

با صرفنظر کردن از اثر λ :

$$g_m \approx 2 \cdot \sqrt{K \cdot I_D} \quad (126-1)$$

همچنین با استفاده از رابطه (122-1) و تعریف هدایت خروجی:

$$g_o \equiv \left. \frac{\partial i_D}{\partial v_{DS}} \right|_{I_D, V_{GS}} = K \cdot \lambda \cdot (V_{GS} - V_t)^2 = \frac{\lambda \cdot I_D}{1 + \lambda \cdot V_{DS}} \quad (127-1)$$

با جانشینی $r_o = 1/g_o$ و $V_A = 1/\lambda$:

$$r_o = \frac{V_A + V_{DS}}{I_D} \approx \frac{V_A}{I_D} \quad (128-1)$$

هرگاه بین دو جزیره، در بدنه ماس فت n -کانال، مقدار ناخالصی نوع n اضافه کنیم، به ازای $v_{GS} = 0$ نیز کانال وجود داشته و $i_D > 0$ است. اگر $v_{GS} < 0$ شود کانال کمتر و مقاومت آن بیشتر می شود و بلعکس برای $v_{GS} > 0$ ، سطح مؤثر کانال بیشتر و مقاومت آن کمتر می شود. برای این که $i_D \approx 0$ شود، باید $v_{GS} < V_t$ باشد. در این صورت به V_t در برخی نشریات V_p گویند. به این نوع ماس فت، ماس فت تهی^۱ (کاهشی) n -کانال گفته می شود. مشخصات این نوع فت مانند جی فت است، با این تفاوت که این فت در محدوده $v_{GS} > 0$ نیز قابل به کار گیری است. متناظر n -کانال، ماس فت تهی p -کانال نیز وجود دارد. در عمل این نوع ترانزیستور کمتر متداول است به همین دلیل در این درس از آن استفاده نمی شود.

تذکر: چنان که بخواهید جواب های بدست آمده از روش تحلیلی را با جوابهای بدست آمده از شبیه

سازی با *PSpice* مقایسه کنید به نحو زیر عمل نمایید:

¹ Depletion MOSFET

- $MbreakN3$ را برای n -کانال و $MbreakP3$ را برای p -کانال انتخاب کنید.

- برای $PSpice$ ماس فت ۴۲ پارامتر تعریف کرده است که ما از ۳ تای آنها استفاده می کنیم.

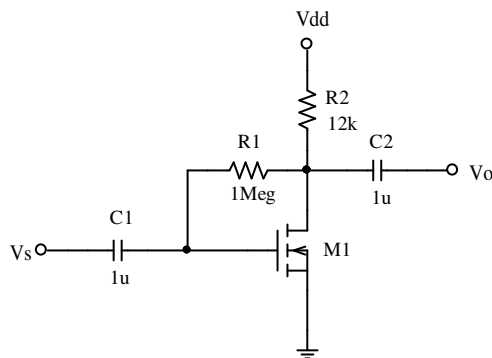
این پارامترها عبارتند از: VTO ، KP و $LMBDA$ (به عنوان پیش فرض $W = L = 100\mu m$)

در نظر گرفته شده اند).

- در مدل ترانزیستور پارامترها را انتخاب کنید: $VTO = V_t$ ، $KP = 2 \cdot K$ و $LAMBDA = \frac{1}{V_A}$.

- در فایل خروجی: $GM = g_m$ و $GDS = \frac{1}{r_o}$ است.

مثال ۱-۲۸: در صورتی که در مدار شکل ۱-۱۰۴ $V_{dd} = 15V$ و مشخصات ترانزیستور، $V_t = 2V$



شکل ۱-۱۰۴ مدار مثال ۱-۲۸

$K = 1mA/V^2$ و $V_A \rightarrow \infty$ فرض شوند، R_o ، R_i

و $V_{P_{max}}$ را بدست آورید. (تذکر: در

نشریات مختلف برای ماس فت نماد های گوناگونی

استفاده می شود، برای مثال اغلب کتب درسی نماد

شکل ۱-۱۰۲ الف را به کار می برند. $PSpice$ از

سمبل شکل ۱-۱۰۴ استفاده می کند).

حل: طبق معمول برای حل مسئله سه مرحله را طی می کنیم:

الف- محاسبه نقطه کار: از (۱-۱۲۳)، و با توجه به این که $I_G = 0$ ، از روی شکل ۱-۱۰۴:

$$\left. \begin{aligned} I_D &= K(V_{GS} - V_t)^2 \\ V_{GS} &= V_{DS} = V_{dd} - I_D R_D \end{aligned} \right\} \Rightarrow I_D = K(V_{dd} - I_D R_D - V_t)^2$$

و از آن جا:

$$144I_D^2 - 313I_D + 169 = 0$$

$$I_D = \frac{313 \pm 25}{288} = \begin{cases} 1.174mA & \text{غ ق ق (چرا؟)} \\ 1mA & \checkmark \end{cases}$$

پس $I_D = 1mA$ ، $V_{DS} = V_{GS} = 3V$ یعنی $V_{DS} = V_{GS} = 3V$ و $V_{DG} > -V_t$ و $V_{GS} > V_t$ ، در نتیجه ترانزیستور در ناحیه فعال قرار داشته می توان از آن به عنوان یک تقویت کننده خطی استفاده کرد.

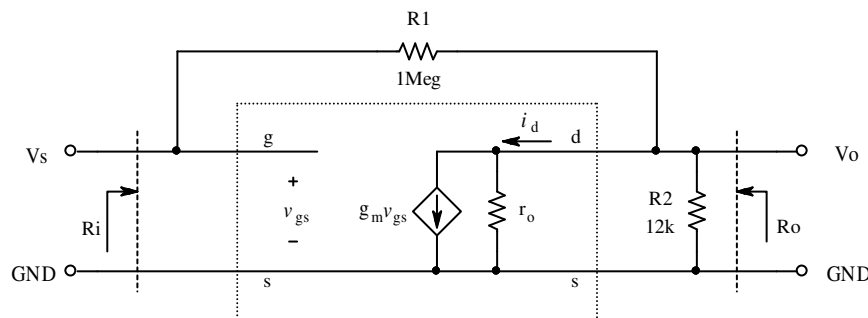
ب- محاسبه پارامترهای ترانزیستور ($\lambda \rightarrow 0$): از رابطه (۱-۱۲۵) به عبارت دیگر (۱-۱۲۶):

$$g_m = 2\sqrt{K \cdot I_D} = 2 \cdot \sqrt{1 \cdot 1} = 2mA/V$$

$$r_o \rightarrow \infty$$

و از (۱-۱۲۸):

پ- محاسبه مشخصات مدار: برای بدست آوردن بهره ولتاژ، مقاومت ورودی و مقاومت خروجی در فرکانس میانی، منبع تغذیه و تمام خازنهای اتصال کوتاه در نظر گرفته می شوند (چرا؟). با جایگزینی مدل ترانزیستور، مدار شکل ۱-۱۰۴ به صورت مدار ۱-۱۰۵ در می آید.



شکل ۱-۱۰۵ مدار معادل علایم کوچک مدار شکل ۱-۱۰۴ برای فرکانس های میانی

برای محاسبه بهره ولتاژ و مقاومت ورودی از قضیه میلر استفاده می کنیم. اگر اثر $R1$ در ورودی را $R1'$ و در خروجی $R1''$ به نامیم:

$$\left. \begin{aligned} K = A_v &\equiv \left. \frac{v_o}{v_i} \right|_{i_o=0} = -g_m \cdot (R1'' \parallel R2 \parallel r_o) \\ R1'' &= \frac{K \cdot R1}{K-1} \\ K &< -1 \end{aligned} \right\} \Rightarrow R1'' > \frac{R1}{2} = 500k\Omega \Rightarrow K \approx -g_m \cdot R2 = -24$$

$$r_o \rightarrow \infty, R1'' > 500k\Omega \Rightarrow R1'' \parallel R2 \parallel r_o \approx R2$$

$$A_{v_s} = A_v = K \approx -24$$

$$R_i = \left. \frac{v_s}{i_s} \right|_{i_o=0} = R1' = \frac{R1}{1-K} \approx 40k\Omega$$

$$R_o = \left. \frac{v_o}{i_o} \right|_{v_s=0} = R1'' \parallel R2 \parallel r_o \approx R2 = 12k\Omega \quad \text{مقاومت خروجی، طبق تعریف:}$$

برای بدست آوردن فرکانس های حد، با توجه به مسیر سیگنال از سمت ورودی به سوی خروجی، مشهود است که $C1$ و $C2$ نقش بالا گذری دارند. و چون خازن دیگری که محدودیت فرکانسی بوجود بیاورد، وجود ندارد، $f_h \rightarrow \infty$. خازن $C1$ ، مقاومت ورودی و خازن $C2$ ، مقاومت خروجی سری با بار را می بیند. بنابراین:

$$\left. \begin{aligned} \tau_1 &= R_i \cdot C1 \approx 40ms \\ \tau_2 &= (R_o + R_L) \cdot C2 \rightarrow \infty \end{aligned} \right\} \Rightarrow f_l = \frac{1}{2\pi\tau_1} \approx 4Hz$$

برای محاسبه ماکزیمم دامنه خروجی چنین استدلال می کنیم: بیشترین ولتاژ درین موقعی حاصل می شود که $i_D \rightarrow 0$ و کمترین مقدار آن - که هنوز ترانزیستور در ناحیه خطی قرار داشته باشد - به ازای $v_{DG} = -V_t$ بدست می آید. بنا به تعریف دامنه ولتاژ خروجی عبارت است از حداکثر تغییرات ولتاژ حول نقطه کار، بنابراین:

$$V_P^+ = V_{dd} - V_{DS} = 15V - 3V = 12V$$

$$\left. \begin{aligned} v_{DG_{\min}} &= -V_t \\ v_{DS} &= v_{DG} + v_{GS} \\ V_P^- &= V_{DS} - v_{DS_{\min}} \\ v_{DS_{\min}} &= -V_t + v_{GS_{\max}} \\ v_{GS_{\max}} &= V_{GS} - V_P^- / A_v \end{aligned} \right\} \Rightarrow V_P^- = \frac{A_v}{A_v - 1} \cdot V_t = \frac{24}{25} \times 2V \approx 1.9V$$

و در نتیجه:

$$V_P = \min[V_P^+, V_P^-] \approx 1.9V$$

محاسبه مقادیر دقیق نتیجه می دهد: $A_{v_s} = -23.701$ ، $R_i = 40.484k\Omega$ ، $R_o = 11.856k\Omega$

$$.V_{P_{\max}} = 1.85V \text{ و } f_l = 3.939Hz$$

۶-۱ محاسبه سریع مدارها

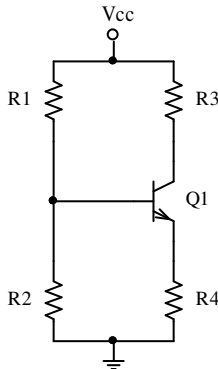
در بعضی مواقع نیاز است که مشخصات مدارهای مفصل (یا حتی ساده) را در زمان کوتاه، با دقت قابل قبول بدست آورد. تا کنون برای حل شبکه‌ها از روشهای سیستماتیک مداری استفاده کرده‌ایم. طبیعتاً استفاده از این روشها همیشه منتهی به جوابهای دقیق می‌شود. برنامه‌های نرم افزاری نظیر *Spice* نیز از همین روش استفاده می‌کنند. ولی در سیستم‌های واقعی، مدارها معمولاً به حدی پیچیده می‌شوند، که حل آنها از طریق روش‌های سیستماتیک فقط به کمک نرم افزارهای کامپیوتری امکان پذیر است. به همین دلیل در روشهای مهندسی، با توجه به شناخت خاصیت سیستم مورد بررسی، بعضی از خواص کم تاثیر گذار در سیستم را حذف کرده، مقادیر مطلوب را با خطای قابل قبول و در زمان کم بدست می‌آورند. در این بخش می‌خواهیم با برخی از این روشهای "مهندسی" آشنا شویم.

از آنجایی که مدارهای الکترونیکی عمدتاً از تقویت کننده‌ها تشکیل شده‌اند، ابتدا بررسی مدارهای پایه ترانزیستوری می‌پردازیم. و سپس مدارهای ترکیبی مفصل تر را تحلیل می‌نماییم.

۱-۶-۱ بایاسینگ مدار

مدار شکل ۱-۶-۱ را در نظر بگیرید. این چه مدار است؟ یک مدار امیتر - کلکتور - بیس مشترک! چرا؟ برای این که مسیر سیگنال در این مدار مشخص نیست. اگر سیگنال ورودی از طریق بیس به مدار اعمال، و ولتاژ کلکتور به عنوان سیگنال خروجی منظور شود، مدار امیتر مشترک خواهد بود. ورودی

بیس و خروجی امیتر، یعنی کلکتور مشترک. و بالاخره ورودی امیتر و خروجی کلکتور مدار بیس مشترک حاصل می شود. برای بدست آوردن نقطه کار، به کمک روابط مداری:



شکل ۱-۶-۱ بایاسینگ ترانزیستور

$$V_{Th} = \frac{R_2}{R_1 + R_2} \cdot V_{CC}$$

$$R_{Th} = R_1 || R_2$$

$$\left. \begin{aligned} V_{Th} - R_{Th} \cdot I_B - V_{BE} - (I_B + I_C) \cdot R_4 &= 0 \\ I_C &= \beta \cdot I_B \end{aligned} \right\} \Rightarrow$$

$$I_C = \frac{\beta \cdot (V_{Th} - V_{BE})}{(\beta + 1) \cdot R_4 + R_{Th}}$$

چنان که مشاهده می شود، در صورتی که $\beta \gg 1$ و $(\beta + 1) \cdot R_4 \gg R_{Th}$ باشد، $I_C \approx \frac{(V_{Th} - V_{BE})}{R_4}$

و تقریباً مستقل از β خواهد بود. برای اغلب ترانزیستورهای امروزی که $\beta > 100 \gg 1$ بوده شرط اول برقرار است. برای این که شرط دوم نیز ارضا شود، باید $I_{R1} \gg I_B$ باشد (چرا؟). به همین دلیل اگر

شرط خاصی برقرار نباشد، معمولاً طراحان مقاومت R_1 را طوری انتخاب می کنند که $I_{R1} \approx \sqrt{\beta} \cdot I_B$

به عبارت دیگر $I_{R1} \approx 10 \cdot I_B$ باشد. در این صورت جریان و در نتیجه ولتاژ نقطه کار با تغییر β - مثلاً

بدلیل تعویض ترانزیستور با یک ترانزیستور مشابه، یا تغییر دما، یا هر علت دیگر - تغییر محسوسی

نخواهد کرد. بنابراین در تحلیل مدار، ابتدا فرض می کنیم که طراحی درست انجام شده است، بنابراین از

جریان بیس در مقابل جریان گذرنده از مقاومت‌های بایاسینگ بیس، صرفنظر می کنیم. البته پس از حل

مسئله باید با بدست آمدن مقادیر جریانها مطمئن شویم که فرض اولیه درست بوده است. در غیر این

صورت با مقدار بدست آمده یک بار دیگر مسئله را حل می کنیم. جوابهای بدست آمده در مرحله دوم

به مقدار دقیق نزدیکتر خواهند بود (روش آزمون و خطا). برای کاهش اثر تغییرات V_{BE} (مثلاً به واسطه

تغییر دما) چون V_{BE} با V_{Th} به عبارت دیگر V_{R4} مقایسه می شود، چنان که $V_{R4} \geq 1V$ انتخاب شود،

تغییرات جریان کلکتور بر اثر تغییر دمایی $\Delta T = \pm 50^\circ C$ ، حدوداً $\frac{\Delta I_C}{I_C} \leq \pm 10\%$ خواهد بود^۱ (چرا؟).

در صورتی که بخواهیم از مدار شکل ۱-۱۰۶ به عنوان مدار امیتر مشترک استفاده کنیم، باید سعی

شود V_{R4} حتی الامکان کوچک باشد (چرا؟). بنابراین اگر شرط یا محدودیت خاصی نباشد، اکثراً

$V_{R4} \approx 1 \dots 2V$ انتخاب می شود. در مدار کلکتور مشترک، در صورتی که شرط خاصی نباشد، $R3 = 0$

و $V_{R4} \approx V_{CC} / 2$ انتخاب می شود (چرا؟). در این مدار گاهی $I_{R1} < 10 \cdot I_B$ و در مدار بیس مشترک

اغلب $I_{R1} > 10 \cdot I_B$ انتخاب می شود (چرا؟). در مدار بیس مشترک نیز اغلب $V_{R4} \approx 1 \dots 2V$ انتخاب

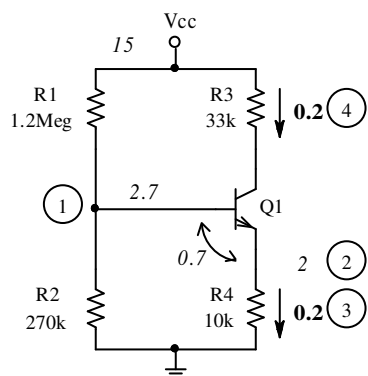
می شود.

مثال ۱-۲۹ نقطه کار مدار شکل ۱-۱۰۶ را با فرض: $\beta = 350$ ، $V_{BE} = 0.7V$ ، $R1 = 1.2M\Omega$

$R2 = 270k\Omega$ ، $R3 = 33k\Omega$ ، $R4 = 10k\Omega$ بدست آورید.

حل: در این مدار شرط اول یعنی $\beta \gg 1$ برقرار است ($\beta = 350$). فرض می کنیم شرط دوم نیز بر

قرار باشد، یعنی $I_B \ll I_{R1}$. در این صورت $V_B \approx \frac{R2}{R1 + R2} \cdot V_{CC} \approx 2.7V$. طبیعتاً این مقدار را می



شکل ۱-۱۰۷ حل مدار به روش ذهنی

توان دقیقاً محاسبه کرد، ولی در مدارهای مفصل، نوشتن روابط و

محاسبه مقادیر - بخصوص چنان که ماشین حساب هم در

دسترس نباشد - وقت گیر است. بنابراین می خواهیم برای

تمرین این مدار را از روش "ذهنی" و از روی شکل حل کنیم.

شکل ۱-۱۰۶ یک بار دیگر در شکل ۱-۱۰۷ تکرار شده است. در

^۱ این نحوه نگارش از لحاظ ریاضی اشتباه، ولی در بین مهندسين متداول است!

این روش - با توجه به ساختار مدار - از یک نقطه مناسب شروع کرده، ولتاژهای گره‌ها و جریانهای شاخه‌ها را بر روی شکل یادداشت می‌کنیم. در این شکل توالی بدست آمدن مقادیر توسط اعداد داخل دایره نمایش داده شده است.

مرحله ۱- ولتاژ منبع ۱۵ ولت است (15)، مجموع $R1$ و $R2$ حدود ۱,۵ مگا اهم است. اگر بتوانیم از جریان بیس صرف‌نظر کنیم، ولتاژ منبع به نسبت مقاومت‌ها بر روی آنها تقسیم می‌شود. بنابراین ولتاژ بیس حدوداً ۲,۷ ولت (2.7) خواهد بود.

مرحله ۲- ولتاژ بیس - امیتر ۰,۷ ولت است (0.7) بنابراین ولتاژ امیتر ۲ ولت می‌شود (2).

مرحله ۳- این ولتاژ بر روی مقاومت امیتر می‌افتد بنابراین جریان امیتر ۰,۲ میلی آمپر (0.2) خواهد بود.

مرحله ۴- چون $\beta \gg 1$ ، جریان کلکتور تقریباً با جریان امیتر برابر است. بنابراین جریان امیتر ۰,۲ میلی آمپر (0.2) خواهد بود.

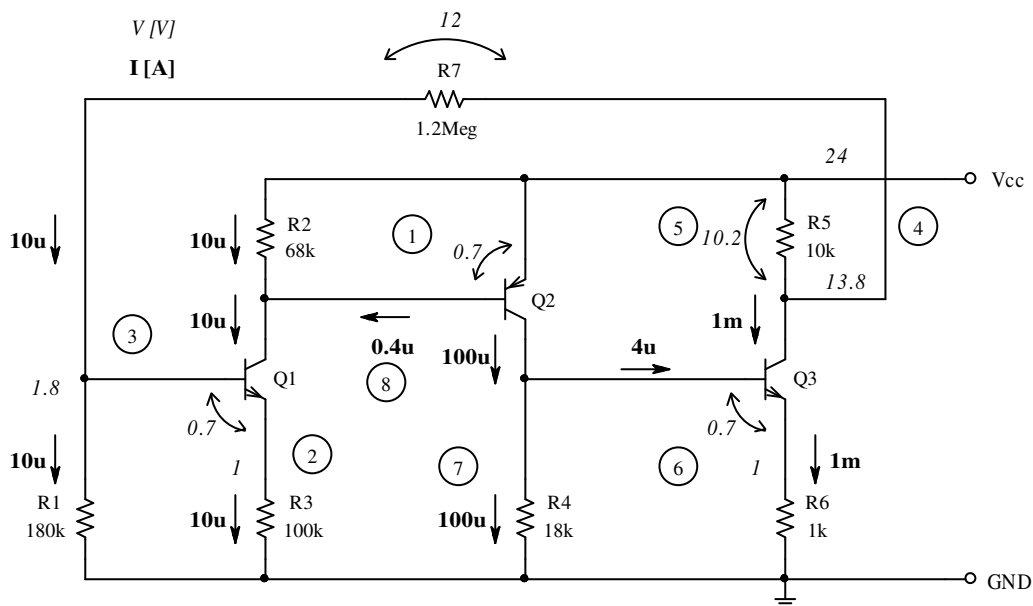
مرحله ۵- مسئله با فرض $I_B \ll I_{R1}$ حل شده است. حال باید مطمئن شویم که این فرض درست بوده است. اگر $V_B \approx 2.7V$ باشد، $I_{R1} \approx I_{R2} \approx 10\mu A$ خواهد بود، که در مقابل $I_B = I_C / \beta$ به عبارت دیگر $I_B \approx 200/350\mu A$ بسیار بزرگ است، بنابراین فرض درست بوده همین جوابها قابل قبول هستند. با معلوم بودن جریان کلکتور، ولتاژ کلکتور - امیتر نیز بدست می‌آید ($V_{CE} \approx 6.4V$). بنابراین ترانزیستور در حالت فعال قرار داشته کلیه مفروضات و مقادیر صحیح هستند. جهت مقایسه، مقادیر را به

روش سیستماتیک بدست می آوریم. نتیجه: $V_{CE} = 6.70V$, $I_B = 0.551\mu A$, $I_C = 193\mu A$

$$I_{R2} = 9.75\mu A \text{ و } I_{R1} = 10.31\mu A$$

مثال ۱-۳۰ نقاط کار ترانزیستورها در مدار شکل ۱-۱۰۸ را بدست آورید. $V_{CC} = 24V$ ، ترانزیستورها

مشابه، $\beta = 250$ و $|V_{BE}| = 0.7V$ فرض شود.



شکل ۱-۱۰۸ مدار مثال ۱-۳۰

حل: مسئله را از روش ذهنی حل می کنیم. برای این منظور از مفروضاتی که بیشترین اطمینان را به

آنها داریم آغاز می کنیم. در این مدار مطمئناً $V_{EB2} = 0.7V$ است (چرا؟) بنابراین از آن شروع می کنیم.

در شکل ولتاژها را بر حسب V و جریان ها را بر حسب A مشخص می کنیم.

مرحله اول - $I_{C1} \approx I_{R2} \approx 10\mu A$, $I_{B2} \ll I_{R2}$ ، با فرض این که $I_{R2} = \frac{V_{R2}}{R2} = \frac{V_{EB2}}{R2} \approx 10\mu A$

مرحله دوم - چون $\beta \gg 1$ ، $I_{R3} = I_{E1} \approx I_{C1} \approx 10\mu A$ و در نتیجه $V_{R3} = I_{E1} \cdot R3 \approx 1V$

مرحله سوم- برای محاسبه V_{B1} ، با توجه به مقدار $R1$ ، $V_{B1} = V_{R3} + V_{BE1} \approx 1.8V$ و از آنجا

$I_{R1} \approx 10\mu A$ بدست می آید. توجه کنید که می توانستیم $V_{B1} = V_{R3} + V_{BE1} = 1.7V$ و از آنجا

$I_{R1} \approx 10\mu A$ را بدست آوریم. ولی نحوه برخورد اولی با مسئله آگاهانه تر است. به هنگام تقریب

زدن باید سعی کنیم، حتی الامکان تقریب های کاهشی و افزایشی را با هم خنثی کنیم تا خطای

محاسباتی کم شود. در این حالت در مرحله اول دچار دو خطای کاهشی شده ایم. اول این که

است $\frac{V_{EB2}}{R2} > 10\mu A$ و دوم این که $I_{C1} > I_{R2}$. در مرحله دوم نیز یک خطای کاهشی داریم

زیرا $I_{E1} > I_{C1}$. بنابراین مطمئناً $V_{R3} > 1V$ و در نتیجه $V_{B1} > 1.7V$ خواهد بود.

مرحله چهارم- با فرض این که $I_{B1} \ll I_{R1}$ ، $V_{R7} = I_{R7} \cdot R7 \approx 12V$ و از آنجا $V_{C3} \approx 13.8V$.

مرحله پنجم - $V_{R5} = V_{CC} - V_{C3} \approx 10.2V$ ، $I_{C3} = I_{R5} - I_{R7} \approx \frac{V_{R5}}{R5} \approx 1mA$

مرحله ششم- چون $\beta \gg 1$ ، $I_{R6} = I_{E3} \approx I_{C3} \approx 1mA$ و در نتیجه $V_{R6} = I_{E3} \cdot R6 \approx 1V$.

مرحله هفتم- مانند استدلال مرحله سوم: $I_{C2} \approx \frac{V_{R4}}{R4} \approx \frac{1.8V}{18k\Omega} \approx 100\mu A$

مرحله هشتم- حال باید بررسی کنیم که فرض ها و در نتیجه تقریب ها در حد قابل قبول باشند.

$I_{B1} = I_{C1} / \beta \approx 40nA$ و $I_{R1} \approx 10\mu A$ بنابراین فرض $I_{B1} \ll I_{R1}$ صحیح است

$(E_{rel} \approx 0.4\%)$ ، همچنین $I_{C1} \approx 10\mu A$ و $I_{B2} \approx 400nA$ بنابراین $I_{B2} \ll I_{C1}$ نیز برقرار است

$(E_{rel} \approx 4\%)$ ، و بالاخره $I_{C2} \approx 100\mu A$ و $I_{B1} \approx 4\mu A$ یعنی $I_{B1} \ll I_{C2}$ $(E_{rel} \approx 4\%)$.

بنابراین می توان گفت جواب ها در حد قابل قبول بوده نیاز به اصلاح ندارند. در نتیجه:

و $V_{CE2} \approx 22.3V$ ، $V_{CE1} \approx 22.3V$ از آنجا $I_{C3} \approx 1mA$ ، $I_{C2} \approx 100\mu A$ ، $I_{C1} \approx 10\mu A$

$$.V_{CE3} \approx 12.8V$$

تذکر ۱- با بررسی اولیه به این نتیجه رسیدیم که خطای محاسباتی مطمئناً کمتر از ۱۰٪ می باشند. بنابراین با همان سعی اول به نتیجه رسیده‌ایم. در صورتی که دقت محاسباتی بیشتری مطلوب باشد، در همان دور اول جوابها را دقیقتر محاسبه می کنیم و با استفاده از جوابهای بدست آمده، یک بار دیگر مسئله را حل می کنیم. برای مثال:

$$I_{C1} = \frac{V_{EB2}}{R2} + I_{B2} = \frac{0.7V}{68k} + 0.4\mu A \approx 10.69\mu A$$

$$V_{B1} = I_{C1} \cdot R1 + V_{BE1} \approx 10.7\mu A \times 100k + 0.7V \approx 1.77V$$

$$V_{C3} = V_{B1} + (I_{R3} + I_{B1}) \cdot R7 \approx 1.77V + (9.833\mu A + 0.043\mu A) \times 1.2M\Omega \approx 13.6V$$

$$I_{C3} = \frac{V_{CC} - V_{C3}}{R5} - I_{R7} \approx \frac{24V - 13.6V}{10k\Omega} - 9.833\mu A \approx 1.03mA$$

$$V_{B3} = I_{E3} \cdot R6 + V_{BE} \approx 1.03mA \times 1k\Omega + 0.7V \approx 1.73V$$

$$I_{C2} = \frac{V_{B3}}{R4} + \frac{I_{C3}}{\beta} \approx 96.1\mu A + 4.12\mu A \approx 100.2\mu A$$

$$V_{CE1} = V_{CC} - V_{B1} \approx 24V - 1.77V \approx 22.23V$$

$$V_{CE2} = V_{CC} - V_{B3} \approx 24V - 1.73V \approx 22.27V$$

$$V_{CE3} = V_{C3} - I_{E3} \cdot R6 \approx 13.6V - 1.03V \approx 12.57V$$

همان طور که میدانیم، خطای مطلق محاسباتی در روش سعی و خطا، کمتر از نصف تفاضل دو مقدار متوالی است (چرا؟). بنابراین بیشترین خطای نسبی در جوابهای سعی دوم، مطمئناً کمتر از ۳٫۵٪ خواهد

$$\text{بود (} |E_{rel}(I_{C3})| < 1.5\% \text{ ، } |E_{rel}(I_{C2})| < 0.1\% \text{ ، } |E_{rel}(I_{C1})| < 3.5\% \text{)}$$

تذکر ۲- چنین به نظر می رسد که روش ذهنی پیچیده و مفصل است. ولی با اندکی تمرین به این نتیجه می رسید که چنین نیست. این مراحل و توضیحاتی که در اینجا نوشته شده اند، فقط جهت آموزش بوده در عمل (در تمرینات یا سر جلسه امتحان) نیازی به توضیح نیست و مستقیماً از روی شکل می توان جوابها را بدست آورد.

تذکر ۳- چون این روش غیر سیستماتیک است، بدون آگاهی از خواص مدار نمی توان آنرا حل کرد! لذا درک مطلب و حل تمرین های گوناگون و متعدد برای تسلط به این روش الزامی است.

تذکر ۴- توصیه اکید می شود که این مسئله (و چند مسئله دیگر) را به روش استاندارد مداری (مثلاً با استفاده از KCL و KVL) حل کنید و این دو روش را با هم مقایسه نمایید.

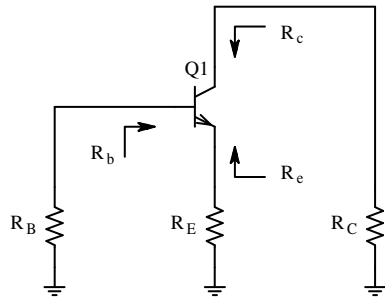
مقایسه- برای تایید مطالب ذکر شده، جوابهای بدست آمده از سعی اول، سعی دوم و روش سیستماتیک ($PSpice$) در جدول ۱-۳ مقایسه شده اند.

جدول ۱-۳ مقایسه نتایج روش ذهنی با روش سیستماتیک

کمیت	سیستماتیک	سعی ۱	خطا (%)	سعی ۲	خطا (%)
$I_{C1} (\mu A)$	10.701	10	-6.54	10.69	-0.10
$V_{CE1} (V)$	22.226	22.3	+0.33	22.23	+0.02
$I_{C2} (\mu A)$	100.16	100	-0.16	100.2	+0.04
$V_{CE2} (V)$	22.271	22.3	+0.13	22.27	-0.00
$I_{C3} (mA)$	1.0251	1	-2.44	1.030	+0.49
$V_{CE3} (V)$	12.621	12.8	+1.42	12.57	-0.40

۲-۶-۱ مشخصات دینامیکی مدار

شکل ۱-۱۰۹ مدار معادل یک تقویت کننده برای سیگنالهای کوچک در فرکانس های میانی را نمایش می دهد. این مدار نیز با توجه به این که مسیر سیگنال چگونه باشد، می تواند به عنوان مدار امپتر،



شکل ۱-۱۰۹ مدار علایم کوچک تقویت کننده

کلکتور یا بیس مشترک مورد استفاده قرار گیرد.

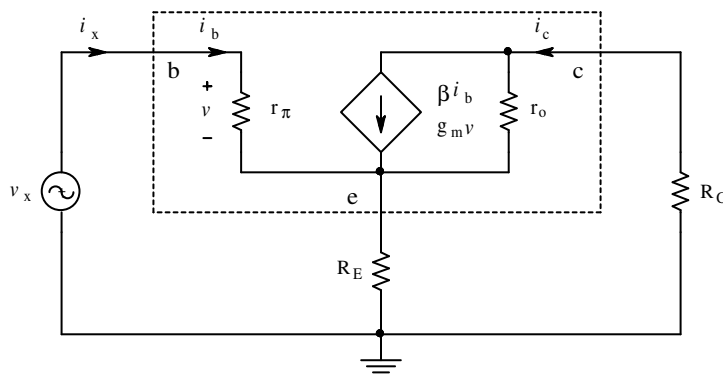
در این بخش می خواهیم مقاومت های دیده شده از سوی هر پایه به داخل ترانزیستور را در حالت کلی بدست بیاوریم. این مقاومتها می توانند در محاسبه مقاومت ورودی و خروجی

مدار به کار آیند.

بنا به تعریف، برای محاسبه مقاومت دیده شده به داخل یک شبکه دو سر، یک منبع ولتاژ (جریان) مستقل بین آن دو سر قرار داده، جریان منبع ولتاژ (ولتاژ منبع جریان) را بدست می آوریم. مقاومت دیده شده، معادل نسبت این ولتاژ به جریان خواهد بود.

الف- مقاومت دیده شده از سوی بیس: اگر در مدار شکل ۱-۱۰۹ بجای R_B منبع ولتاژ v_x و به

جای ترانزیستور مدار معادل علایم کوچک آنرا قرار دهیم شکل ۱-۱۱۰ حاصل می شود.



شکل ۱-۱۱۰ مدار معادل برای محاسبه مقاومت بیس

$$R_b = \frac{v_x}{i_x} \quad \text{بنا به تعریف:}$$

$$(i_c - \beta \cdot i_b) \cdot r_o + (i_c + i_b) \cdot R_E + i_c \cdot R_C = 0 \quad \text{در حلقه کلکتور:}$$

$$i_c = \frac{\beta \cdot r_o - R_E}{r_o + R_E + R_C} \cdot i_b = B \cdot i_b \quad \text{از آنجا:}$$

$$v_x - i_b \cdot r_\pi - (i_b + i_c) \cdot R_E = 0 \quad \text{در حلقه بیس:}$$

$$i_b = i_x \quad \text{و:}$$

$$R_b = r_\pi + (1 + B) \cdot R_E \quad \text{در نتیجه:}$$

از روابط فوق بهره جریان ترانزیستور یعنی نسبت جریان کلکتور به جریان بیس، در مدار:

$$B = \frac{\beta \cdot r_o - R_E}{r_o + R_E + R_C} \quad (129-1)$$

و مقاومت از دید بیس:

$$R_b = r_\pi + (1 + B) \cdot R_E \quad (130-1)$$

حاصل می شود. در مدارهای واقعی اکثراً $r_o \gg R_E + R_C$ ، در اینصورت از (129-1):

$$B \approx \beta \quad (129-1 \text{ الف})$$

و از آنجا:

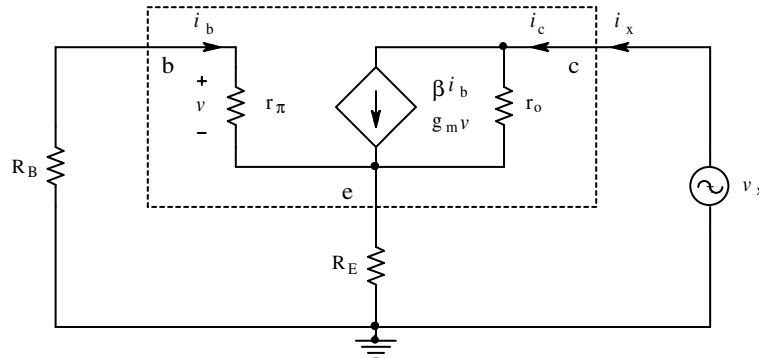
$$R_b \approx r_\pi + (1 + \beta) \cdot R_E \approx r_\pi + \beta \cdot R_E \quad (131-1)$$

مفهوم این رابطه اینست که اگر در داخل ترانزیستور از طرف بیس به سوی امیتر بنگریم، مقاومتی

(امپدانسهایی) که در امیتر قرار دارد، β برابر بزرگتر دیده می شود.

ب- مقاومت دیده شده از سوی کلکتور: اگر در مدار شکل ۱-۱۰۹ بجای R_C منبع ولتاژ v_x و به

جای ترانزیستور مدار معادل علایم کوچک آنرا قرار دهیم شکل ۱-۱۱۱ حاصل می شود.



شکل ۱-۱۱۱ مدار معادل برای محاسبه مقاومت کلکتور

در این شکل نیز با توجه به تعریف مقاومت و استفاده از روابط مدار:

$$\left. \begin{aligned} v_x &= (i_x - g_m \cdot v) \cdot r_o + i_x \cdot (R_E \parallel (r_\pi + R_B)) \\ v &= i_b \cdot r_\pi \\ i_b &= -\frac{R_E}{R_E + r_\pi + R_B} \cdot i_x \end{aligned} \right\} \Rightarrow v = -\frac{r_\pi \cdot R_E}{R_E + r_\pi + R_B} \cdot i_x$$

$$v_x = i_x \cdot r_o + i_x \cdot g_m \cdot \frac{r_\pi \cdot R_E}{R_E + r_\pi + R_B} \cdot i_x \cdot (R_E \parallel (r_\pi + R_B))$$

و در نتیجه:

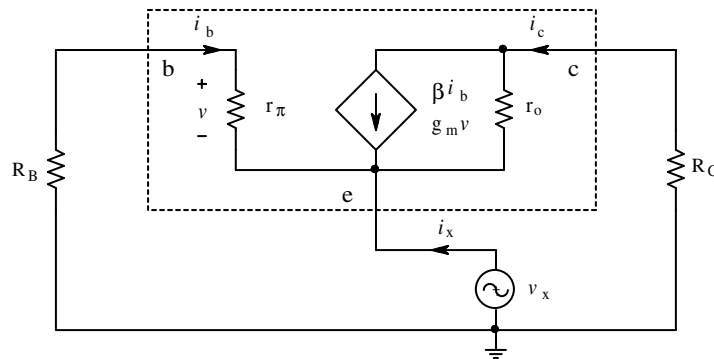
$$R_C \equiv \frac{v_x}{i_x} = \left(1 + g_m \cdot \frac{r_\pi \cdot R_E}{R_E + r_\pi + R_B} \right) \cdot r_o + (R_E \parallel (r_\pi + R_B)) \quad (1-132)$$

در مدارهای واقعی همواره $r_\pi \ll r_o$ (چرا؟) و معمولاً $R_B \ll r_\pi$. بنابراین:

$$R_C \approx (1 + g_m \cdot (R_E \parallel r_\pi)) \cdot r_o = r_o + \mu \cdot (R_E \parallel r_\pi) \quad (1-133)$$

که در این رابطه $\mu = g_m \cdot r_o$ بهره ولتاژ ترانزیستور نامیده می شود. برای ترانزیستورهای معمولی $\mu \approx 1000 \dots 4000$ (چرا؟). مفهوم رابطه (۱-۱۳۳) اینست که اگر در داخل ترانزیستور از طرف کلکتور به سوی زمین بنگریم، مقاومتی (امپدانسهایی) که در امتیتر قرار دارد، μ برابر بزرگتر دیده می شود. علاوه بر این، طبق رابطه فوق: $r_o \leq R_C \leq (\beta + 1) \cdot r_o$ (چرا؟).

پ- مقاومت دیده شده از سوی امتیتر: اگر در مدار شکل ۱-۱۰۹ بجای R_E منبع ولتاژ v_x و به جای ترانزیستور مدار معادل علایم کوچک آنرا قرار دهیم شکل ۱-۱۱۲ حاصل می شود.



شکل ۱-۱۱۲ مدار معادل برای محاسبه مقاومت امتیتر

در این شکل نیز با توجه به تعریف مقاومت و استفاده از روابط مدار:

$$\left. \begin{aligned} i_c &= -i'_x \\ v_x - (i'_x + g_m \cdot v) \cdot r_o - i'_x \cdot R_C &= 0 \\ v &= -\frac{r_\pi}{r_\pi + R_B} \cdot v_x \end{aligned} \right\} \Rightarrow$$

$$v_x - i'_x \cdot r_o + g_m \cdot \frac{r_\pi}{r_\pi + R_B} \cdot v_x \cdot r_o - i'_x \cdot R_C = 0$$

$$R'_e \equiv \frac{v_x}{i'_x} = \frac{R_C + r_o}{1 + g_m \cdot r_\pi \cdot r_o / (r_\pi + R_B)}$$

$$R_e = R'_e \parallel (R_E + r_\pi) = \frac{R_C + r_o}{1 + g_m \cdot r_\pi \cdot r_o / (r_\pi + R_B)} \parallel (R_E + r_\pi) \quad (1-134)$$

در مدارهای واقعی معمولاً $R_B \ll r_\pi$ بنابراین:

$$R_e = r_{\pi} \parallel \frac{R_C + r_o}{1 + g_m \cdot r_o} \approx r_{\pi} \parallel (R_C + r_o) / \mu \quad (135-1)$$

مفهوم رابطه (135-1) اینست که اگر در داخل ترانزیستور از طرف امیتر به سوی کلکتور بنگریم، مقاومتها (امپدانسها)، μ برابر کوچکتر دیده می شوند. در مدارهای معمولی اغلب $R_C \ll r_o$ ، بنابراین:

$$R_e \approx r_{\pi} \parallel \frac{1}{g_m} = \frac{\beta}{(\beta+1)g_m} \approx \frac{1}{g_m} \quad (136-1)$$

تذکر- از آنجایی که مدل علایم کوچک جی فت و ماس فت، مانند مدل علایم کوچک بای پلار ترانزیستوری است که برای آن $\beta \rightarrow \infty$ به عبارت دیگر $r_{\pi} \rightarrow \infty$ باشد، بنابراین روابط (130-1)، (132-1) و (134-1) به صورت:

$$R_g \rightarrow \infty \quad R_d = r_o + (\mu + 1) \cdot R_S \quad R_s = (R_D + r_o) / (1 + \mu) \approx 1 / g_m$$

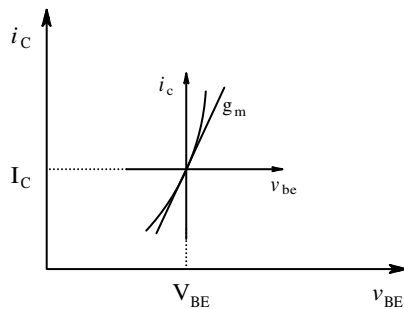
در می آیند. توجه کنید که برای فت ها $\mu \approx 50 \dots 500$.

۱-۶-۳ مدل ساده شده ترانزیستور

در این بخش می خواهیم به کمک مطالب فوق به یک مدل ساده شده ترانزیستور دست یابیم، که به کمک آن به طور شهودی و مستقیماً از روی مدار (بدون نوشتن معادلات) مشخصات دینامیکی مدار را بدست آوریم. طبیعتاً برای این که جوابهای حاصل از این روش دارای خطای قابل قبولی باشند، باید شروطی بر قرار باشند، که در باره آنها توضیح داده می شود.

اگر مشخصه انتقالی یک ترانزیستور (بای پلار، جی فت یا ماس فت) را در نظر بگیریم، به طور کلی

دارای فرم شکل ۱-۱۱۳ هستند، که به عنوان مثال این شکل



شکل ۱-۱۱۳ قسمتی از مشخصه انتقالی

برای یک بای پلار ترانزیستور رسم شده است. بهره ترانزیستور حول نقطه کار (V_{BE}, I_C) ، هدایت انتقالی آن است (g_m) . طبیعتاً هر قدر g_m بیشتر باشد، بهره ترانزیستور بیشتر خواهد بود؛ یعنی برای ترانزیستور ایده آل $g_m \rightarrow \infty$.

حال با توجه به این که g_m هدایت الکتریکی است، عکس آن

یک مقاومت خواهد بود، که ما آن را r_m می نامیم. توجه کنید که r_m جزو پارامترهای ترانزیستور تعریف نشده است، بلکه فقط یک مجهول معاون است که برای سادگی محاسبات به کار می رود.

$$r_m \equiv \frac{1}{g_m} = \left. \frac{v_{be}}{i_c} \right|_{I_C} = \frac{n \cdot V_T}{I_C} \quad (1-۱۳۷)$$

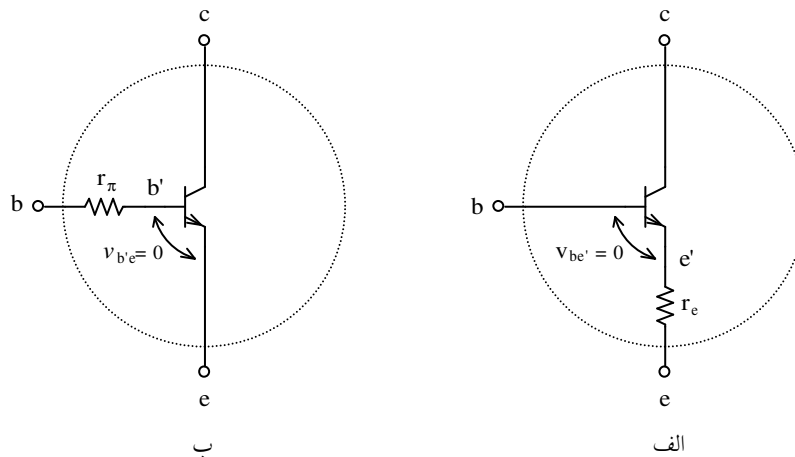
در صورتی که برای ترانزیستوری $\beta \gg 1$ باشد، $i_c \approx i_e$. بنابراین می توان طبق رابطه (۱-۳۸)

مقاومتی به نام مقاومت امیتر تعریف کرد، که این مقاومت در حقیقت همان مقاومت دینامیکی اتصال بیس امیتر می باشد.

$$r_e \equiv \left. \frac{v_{be}}{i_e} \right|_{I_E} = \frac{n \cdot V_T}{I_E} \approx \frac{n \cdot V_T}{I_C} \approx r_m \approx \frac{1}{g_m} \quad (138-1)$$

بنا به تعریف فوق برای یک ترانزیستور ایده‌آل باید $r_m \rightarrow 0$ ، به عبارت دیگر چون $i_c \neq \infty$ ، در نتیجه: $v_{be} \rightarrow 0$. بنابراین یک ترانزیستور واقعی را می‌توان به صورت یک ترانزیستور ایده‌آل و یک مقاومت سری با امیتر ایده‌آل تقریب زد. در شکل ۱۱۴-۱ الف پایه e' امیتر ترانزیستور ایده‌آل و e امیتر ترانزیستور واقعی است. این مدل در حقیقت بیان دیگری از رابطه ۱۳۶-۱ است و لذا هنگامی قابل استفاده است که در مدار $R_C \ll r_o$ به عبارت دیگر $r_o \rightarrow \infty$ و $\beta \gg 1$ باشد. با توجه به خاصیت تقویت‌کنندگی ترانزیستور، می‌توان اثر مقاومت امیتر را از دید بیس در نظر گرفت. در این صورت شکل ۱۱۴-۱ ب حاصل می‌شود. در این صورت پایه b' بیس ترانزیستور ایده‌آل و b بیس ترانزیستور واقعی و مقاومت بیس همان r_π خواهد بود.

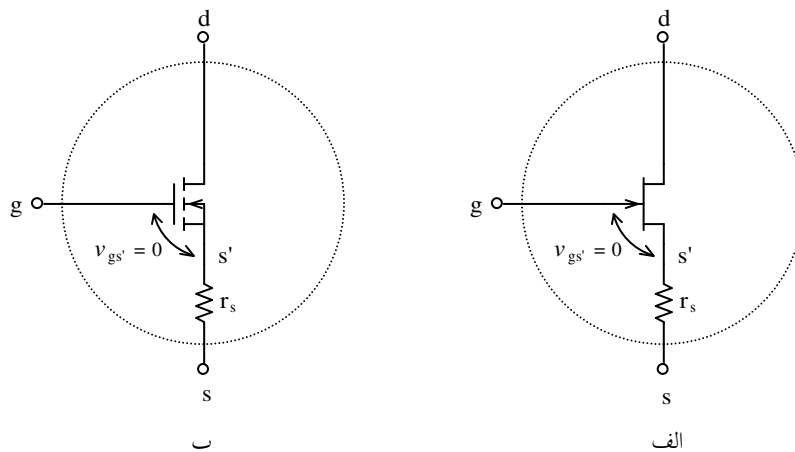
$$r_\pi = (\beta + 1) \cdot r_e \approx \beta \cdot r_e \quad (139-1)$$



شکل ۱۱۴-۱ مدل ساده شده یک ترانزیستور واقعی به کمک یک ترانزیستور ایده‌آل و الف مقاومت امیتر، ب- مقاومت مقاومت بیس

تذکر: مطالبی که در مورد بای پلار ترانزیستور ذکر شد در مورد فت ها نیز صادق است. با این تفاوت که در روابط فوق $\beta \rightarrow \infty$ و در نتیجه $r_{\pi} \rightarrow \infty$. بنابراین فقط مدل شکل ۱-۱۱۴ الف قابل اقتباس است. مدل شهودی فت ها در شکل ۱-۱۱۵ و رابطه (۱-۱۴۰) تعریف شده است. طبیعی است که این مدل نیز در مدارهایی قابل استفاده است که در آنها $R_D \ll r_o$ به عبارت دیگر $r_o \rightarrow \infty$ فرض شود.

$$r_s \equiv \left. \frac{v_{gs}}{i_s} \right|_{I_D} = \frac{1}{g_m} \quad (1-140)$$

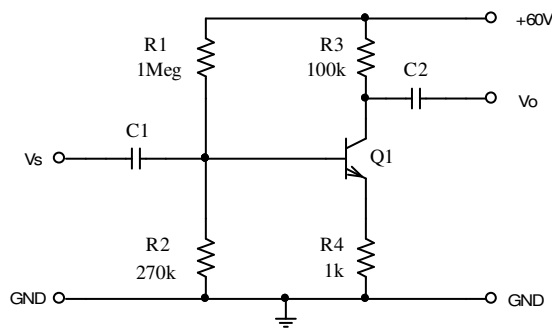


مدل ساده شده یک ترانزیستور واقعی به کمک یک ترانزیستور ایده آل، الف- جی فت و ب- ماس فت

۴-۶-۱ چند مثال

در این بخش میخواهیم در قالب چند مثال، استفاده از روش مناسب در حل یک مسئله خاص را بیاموزیم.

مثال ۳۱-۱ بهره ولتاژ، مقاومت ورودی و مقاومت خروجی مدار شکل ۱۱۶-۱ را برای فرکانسهای



شکل ۱۱۶-۱ مدار مثال ۳۱-۱

میانی بدست آورید. برای ترانزیستور $\beta_F = 10$ ،

$$n \cdot V_T = 25mV \quad \text{و} \quad V_{BE} = 0.7V, \quad V_A = 50V$$

فرض شود.

حل: طبق معمول برای بدست آوردن خواسته

های مدار باید سه مرحله اجرا شود:

الف- بدست آوردن نقطه کار: در این مدار شرط $\beta \cdot R_4 \gg R_2$ برقرار نیست! بنابراین نمی توان

از روش تقریبی استفاده کرد. با نوشتن روابط مدار (مدل DC ترانزیستور را در ذهن داریم!):

$$V_{Th} = \frac{R_2}{R_1 + R_2} \cdot V_{CC} = \frac{270}{270 + 1000} \times 60V \approx 12.7V$$

$$R_{Th} = R_1 \parallel R_2 = \frac{270 \times 1000}{270 + 1000} \approx 212.6k\Omega$$

$$\left. \begin{aligned} V_{Th} - I_B \cdot R_{Th} - V_{BE} - (I_B + I_C) \cdot R_4 &= 0 \\ I_C &= \beta \cdot I_B \end{aligned} \right\} \Rightarrow I_C = \beta \cdot \frac{V_{Th} - V_{BE}}{R_{Th} + (\beta + 1) \cdot R_4} \approx 0.54mA$$

$$V_{CE} = V_{CC} - I_C \cdot R_3 - I_E \cdot R_4 = 60V - 0.54mA \times 100k\Omega - 0.54mA \times \frac{11}{10} \times 1k\Omega \approx 5.7V$$

بنابراین ترانزیستور در ناحیه فعال قرار دارد.

تذکر- در این مسئله $\beta_F = 10$ داده شده است، در صورتی که چون $V_A = 50V \neq \infty$ ، باید قبل از به کار بردن $\beta = \beta_{DC} > \beta_F$ مقدار آنرا حساب کنیم $(\beta = \beta_F \cdot (1 + V_{CB}/V_A))$! برای این منظور می بایست یک سیستم ۳ معادله با ۳ مجهول β ، I_C و V_{CB} را حل می کردیم که پیچیده و وقت گیر می شود. به همین دلیل در این جا از روش آزمون و خطا استفاده کردیم و در آغاز فرض کردیم $\beta \approx \beta_F$. با این فرض $V_{CB} = V_{CE} - V_{BE} \approx 5V$ بدست آمد. بنابراین مطمئناً $E_{rel}(I_C) < 10\%$ (چرا؟). در صورت لزوم، β جدید را حساب کرده، یک بار دیگر مسئله را حل می کنیم، توجه کنید که خطای V_{CE} به مراتب بیش از این خواهد بود (چرا؟). ولی در هر صورت ترانزیستور در ناحیه فعال قرار دارد (چرا؟). لذا اگر مقدار V_{CE} مهم باشد، حتماً باید روش سعی و خطا را استفاده کرد. ولی چون مشخصات ترانزیستور به عبارت دیگر مدار بیشتر وابسته به I_C است، نیاز به ادامه نیست (مقدار دقیق نقطه کار به کمک حل سیستم سه معادله سه مجهول فوق: $I_C = 0.5633mA$ ، $V_{CE} = 3.052V$).

ب- بدست آوردن پارامترهای ترانزیستور:

$$r_{\pi} = \frac{\beta \cdot n \cdot V_T}{I_{CQ}} \approx \frac{10 \times 25mV}{0.54mA} \approx 463\Omega \quad (465) \quad \text{از (۱-۱۱۳)}$$

$$r_o = \frac{V_A + V_{CBQ}}{I_{CQ}} \approx \frac{50V + 5V}{0.54mA} \approx 102k\Omega \quad (92.9) \quad \text{از (۱-۱۱۴)}$$

$$g_m = \frac{I_{CQ}}{n \cdot V_T} \approx \frac{0.54mA}{25mV} \approx 21.6mA/V \quad (22.5) \quad \text{از (۱-۱۱۵)}$$

(مقادیر داخل پرانتز با $I_C = 0.5633mA$ حساب شده اند)

ج- بدست آوردن مشخصات مدار: چون در این مدار شروط $r_o \gg R_C$ و $\beta \gg 1$ برقرار نیستند، پس نمی توان از روش تقریبی استفاده کرد. بنابراین باید مدل AC ترانزیستور را در مدار قرار داده، شبکه را حل کرد. چون قبلاً بارها از این روش استفاده شده است، از ذکر جزئیات خودداری می شود.

مقاومت ورودی: اگر این مدار را با مدار شکل ۱-۱۰۹ مقایسه کنیم، مشاهده می کنیم که:

$$R_i = R1 \parallel R2 \parallel R_b$$

$$R_b = r_\pi + (1+B) \cdot R_E \quad \text{از (۱-۱۳۰)}$$

$$B = \frac{\beta \cdot r_o - R_E}{r_o + R_E + R_C} \quad \text{و از (۱-۱۲۹)}$$

با جای گذاری مقادیر:

$$B = \frac{\beta \cdot r_o - R_E}{r_o + R_E + R_C} = \frac{10 \times 102 - 1}{102 + 1 + 100} \approx 5$$

$$R_b = r_\pi + (1+B) \cdot R_E = 0.463 + (5+1) \times 1 \approx 6.5 k\Omega$$

$$R_i = R1 \parallel R2 \parallel R_b = 1000 \parallel 270 \parallel 6.5 \approx 6.3 k\Omega \quad (6.283 k\Omega)$$

مقاومت خروجی: اگر این مدار را با مدار شکل ۱-۱۰۹ مقایسه کنیم، مشاهده می کنیم که:

$$R_o = R3 \parallel R_c$$

$$R_c = \left(1 + g_m \cdot \frac{r_\pi \cdot R_E}{R_E + r_\pi + R_B} \right) \cdot r_o + (R_E \parallel (r_\pi + R_B)) \quad \text{از (۱-۱۳۲)}$$

در این مدار $R_B = 0$ (چرا؟). در نتیجه:

$$R_c = \left(1 + 21.6 \times \frac{0.463 \times 1}{1 + 0.463 + 0} \right) \times 102 + (1 \parallel (0.463 + 0)) \approx 800 k\Omega$$

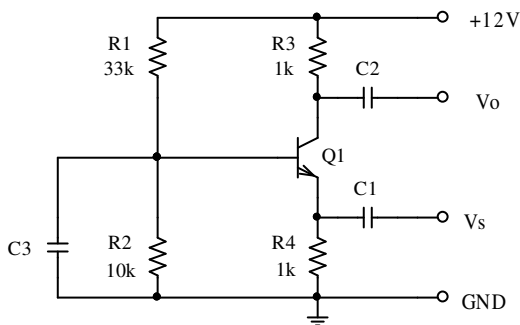
$$R_o = R_3 \parallel R_c = 100 \parallel 800 \approx 89k\Omega \quad (88.33k\Omega)$$

بهره ولتاژ: بنا به تعریف:

$$A_{v_s} \equiv \left. \frac{v_o}{v_s} \right|_{I_C} = \frac{-i_c \cdot R_3}{i_b \cdot R_b} = -B \cdot \frac{R_3}{R_b} \approx -5 \times \frac{100}{6.5} \approx -77 \quad (-77.33)$$

بنابراین در این مدار (که یک تقویت کننده امیتر مشترک است)، $A_{v_s} \approx -77$ ، $R_i \approx 6.3k\Omega$ و $R_o \approx 89k\Omega$ است. یعنی خطای: $E_{rel}(I_C) \approx -4.1\%$ و $E_{rel}(V_{CE}) \approx +86.8\%$ به عبارت دیگر $E_{rel}(V_{CB}) \approx +112.7\%$! باعث خطای پارامترهای مدل ترانزیستور به اندازه: $E_{rel}(r_\pi) \approx -0.43\%$ ، $E_{rel}(r_o) \approx +9.8\%$ و $E_{rel}(g_m) \approx -4\%$ در نتیجه باعث خطای مشخصات مدار در حد: $E_{rel}(A_{v_s}) \approx -0.43\%$ ، $E_{rel}(R_i) \approx +0.27\%$ و $E_{rel}(R_o) \approx +0.76\%$ می شود.

مثال ۱-۳۲ با فرض $\beta = 250$ ، مشخصات مدار شکل ۱-۱۱۷ را بدست آورید. (این مدار بیس مشترک است).



شکل ۱-۱۱۷ مدار مثال ۱-۳۲

حل: در این مثال فقط مقدار β تعیین شده است، بنابراین برای سایر پارامترها مقادیر پیش فرض آنها یعنی: $V_{BE} = 0.7V$ ، $V_A \rightarrow \infty$ و $V_T = 25mV$ در نظر گرفته می شود.

الف- محاسبه نقطه کار: در این مدار $\beta \cdot R4 \gg R2$ در نتیجه اگر از روش ذهنی مسئله را حل

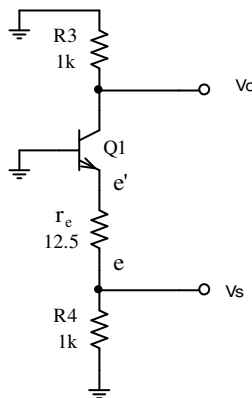
کنیم، با این مقادیر مطمئناً $|E_{rel}(I_C)| < 4\%$ خواهد بود (چرا؟). بنابراین $V_B \approx \frac{10}{43} \times 12 \approx 2.7V$

$(I_C \approx I_E \approx 2mA, V_E \approx 2V)$. (مقادیر دقیق: $I_C = 2.021mA, I_E = 2.029mA$)

ب- محاسبه پارامترهای ترانزیستور: چون در این مدار $\beta \gg 1$ و $r_o \rightarrow \infty$ ، میتوان از رابطه (۱-)

$$r_e \approx \frac{n \cdot V_T}{I_C} \approx \frac{25mV}{2mA} = 12.5\Omega \quad (۱۳۸) \text{ استفاده کرده:}$$

ج- محاسبه مشخصات مدار: با استفاده از روش ذهنی



شکل ۱۱۸-۱ مدار علایم کوچک

در شکل ۱۱۷-۱ در امیتر ترانزیستور یک مقاومت r_e در

نظر می گیریم (برای تمرین این مدار در شکل ۱۱۸-۱

تکرار شده است، ولی از این پس، این تغییرات را فقط در

ذهن خود انجام میدهیم). به کمک این مدار و با توجه به

این که $v_{e'} = 0$ و $i_c \approx -i_e$ مشخصات دینامیکی مدار را

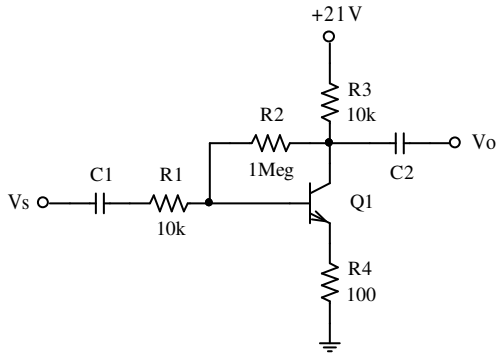
بدست می آوریم:

$$R_i \equiv \left. \frac{v_s}{i_s} \right|_{i_o=0} = R4 \parallel r_e = 1k\Omega \parallel 12.5\Omega \approx 12.35\Omega \quad (\approx 12.5\Omega) \quad (12.18)$$

$$R_o \equiv \left. \frac{v_o}{i_o} \right|_{v_s=0} = R3 \parallel R_c = 1k\Omega \parallel \infty = 1k\Omega \quad (1k)$$

$$A_{v_s} \equiv \left. \frac{v_o}{v_s} \right|_{i_o=0} = \frac{-i_c \cdot R3}{i_e \cdot r_e} \approx \frac{R3}{r_e} \approx \frac{1k\Omega}{12.5\Omega} \approx 80 \quad (80.81)$$

مثال ۳۳-۱ مشخصات مدار شکل ۱-۱۱۹ را بدست بیاورید.



شکل ۱-۱۱۹ مدار مثال ۳۳-۱

حل: چون در این مثال پارامترهای ترانزیستور قید نشده اند، مقادیر پیش فرض آنها یعنی: $\beta = 100$ ، $n = 1$ و $V_T = 25mV$ ، $V_{BE} = 0.7V$ ، $V_A \rightarrow \infty$ در نظر گرفته می شود.

الف- محاسبه نقطه کار: چون این مدار ساده

است، استفاده از روش سعی و خطا منطقی نیست (وقت گیر تر و مفصلتر از روش سیستماتیک خواهد بود). به کمک KVL :

$$V_{CC} - (I_C + I_B) \cdot R_3 - I_B \cdot R_2 - V_{BE} - (I_C + I_B) \cdot R_4 = 0$$

$$I_C = \beta \cdot \frac{V_{CC} - V_{BE}}{R_2 + (\beta + 1) \cdot (R_3 + R_4)} = 100 \times \frac{21 - 0.7}{1000 + (100 + 1) \times (10 + 0.1)} \approx 1mA$$

$$V_{CE} = V_{CC} - (I_C + I_B) \cdot (R_3 + R_4) = 21 - 1.01 \times 10.1 \approx 10.8V$$

ب- محاسبه پارامترهای ترانزیستور: چون در این مدار $\beta \gg 1$ و $r_o \rightarrow \infty$ ، میتوان از رابطه (۱)-

$$r_e \approx \frac{n \cdot V_T}{I_C} \approx \frac{25mV}{1mA} = 25\Omega \quad (۱۳۸) \text{ استفاده کرده:}$$

ج- محاسبه مشخصات مدار: برای استفاده از روش ذهنی - برای این که به مدار استاندارد امیتر

مشترک برسیم - باید مقاومت "شناور" R_2 را طبق قضیه میلر به دو مقاومت $R_2' = \frac{R_2}{1-K}$ در ورودی،

و $R2'' = \frac{K \cdot R2}{K-1}$ در خروجی تقسیم کنیم^۱. در این صورت $K = \frac{v_c}{v_b} \equiv A_v$. چون $K < 0$ (چرا؟) و با

فرض این که $|K| \gg 1$ ، نتیجه می گیریم: $R2'' = \frac{K \cdot R2}{K-1} \approx R2$ (چرا؟). بنابراین:

$$K = A_v = -\frac{R2'' \parallel R3}{r_e + R4} \approx -\frac{1000k \parallel 10k}{25 + 100} \approx -80$$

$$R2' = \frac{R2}{1-K} \approx \frac{1000k}{1+80} \approx 12.5k\Omega$$

$$R_i' = R2' \parallel (\beta + 1) \cdot (r_e + R4) \approx 12.5 \parallel (100 \times 0.125) \approx 6.3k\Omega$$

$$R_i = R1 + R_i' \approx 10 + 6.3 = 16.3k\Omega \quad (16.286)$$

$$A_{v_s} \equiv \frac{v_o}{v_s} = \frac{v_c}{v_b} \cdot \frac{v_b}{v_s} = A_v \cdot \frac{R_i'}{R_i} \approx -80 \times \frac{6.3k}{16.3k} \approx -30 \quad (-30.354)$$

تذکر ۱: چون این مدار ساده است می توان آنرا از روش سیستماتیک نیز حل کرد. توصیه اکید می

شود که این کار را انجام دهید!

تذکر ۲: با فرض $|K| \gg 1$ ، مقدار $K \approx -80$ حاصل شد. بنابراین فرض اولیه درست بوده نیازی به

اصلاح نیست.

تذکر ۳: برای این که نیازمند ماشین حساب نباشیم و جوابها را سریع محاسبه کنیم، با توجه به مقادیر

المانها، از اثر بعضی از آنها صرفنظر می کنیم. مثلاً برای محاسبه K از اثر $R2'' = 1M\Omega$ ، در مقابل

$R3 = 10k\Omega$ ، صرفنظر کردیم (تقریب افزایشی). همچنین برای محاسبه $R2'$ از ۱ در مقابل ۸۰ صرفنظر

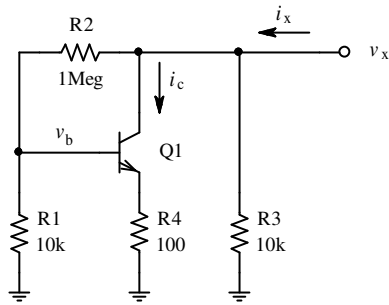
کردیم (تقریب نقصانی). بنابراین این تقریب ها (خطای محاسباتی) تا حدی اثر هم دیگر را خنثی می

کنند.

تذکر ۴: مقادیر داخل پرانتزها مقادیر شبیه سازی شده توسط *PSpice* هستند.

^۱ ر.ک. فصل ۱-۳-۶

تذکره ۵: برای محاسبه مقاومت خروجی، استفاده از رابطه $R_o = R2 \parallel R3$ اشتباه است، زیرا بنا به



شکل ۱-۱۲۰ نحوه محاسبه مقاومت خروجی

تعریف: $R_o \equiv \left. \frac{v_o}{i_o} \right|_{v_s=0}$ ، بنابراین ضریب میلر بدست آمده

در روابط فوق دیگر معتبر نمی باشد. لذا برای محاسبه

مقاومت خروجی، یک منبع ولتاژ v_x را به خروجی اعمال

کرده جریان این منبع را محاسبه می کنیم. برای این منظور

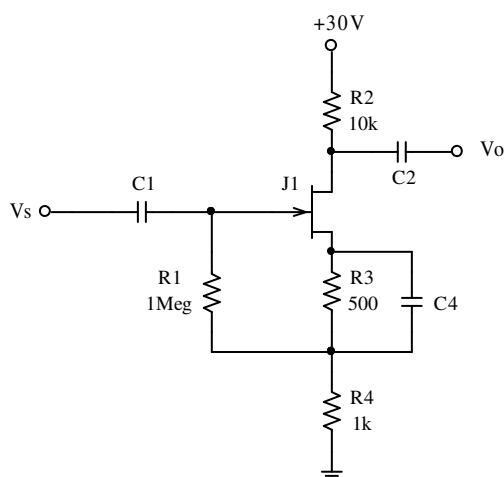
شکل ۱-۱۱۹ به صورت شکل ۱-۱۲۰ تبدیل می شود.

$$\left. \begin{aligned} R'_o &\equiv \frac{v_x}{i_c} \\ i_c \approx i_e &= \frac{v_b}{r_e + R4} \\ v_b &= \frac{R_b}{R_b + R2} \cdot v_x \end{aligned} \right\} \Rightarrow R'_o = (1 + R2/R_b) \cdot (r_e + R4)$$

$$R_b = ((\beta + 1) \cdot (r_e + R4)) \parallel R1 = (101 \times (25 + 100)) \parallel 10k = 5.58k\Omega$$

$$R'_o = (1 + R2/R_b) \cdot (r_e + R4) = (1 + 1000/5.58) \cdot (25 + 100) \approx 22.5k\Omega$$

$$R_o = R'_o \parallel R3 \parallel (R2 + R_b) = 22.5 \parallel 10 \parallel (1000 + 5.58) \approx 6.9k\Omega$$



شکل ۱-۱۲۱ مدار مثال ۱-۳۴

مثال ۱-۳۴ مشخصات مدار شکل ۱-۱۲۱ را با

فرض $V_p = -2V$ و $I_{DSS} = 8mA$ بدست آورید.

حل: چون مقدار V_A مشخص نشده است

$r_o \rightarrow \infty$ فرض می شود.

الف- محاسبه نقطه کار: از رابطه (۱۱۷-۱) و شکل ۱-۱۲۱

$$\left. \begin{aligned} I_D &= I_{DSS} \cdot \left(1 - \frac{V_{GS}}{V_P}\right)^2 \\ V_{GS} &= -R_3 \cdot I_D \end{aligned} \right\} \Rightarrow I_D = 8 \cdot \left(1 - \frac{-0.5 \cdot I_D}{-2}\right)^2$$

$$I_D^2 - 10I_D + 16 = 0 \Rightarrow I_D = \begin{cases} 8mA & \times \\ 2mA & \checkmark \end{cases}$$

$$V_{DG} = V_{DD} - I_D \cdot (R_2 + R_4) = 30 - 2 \times (10 + 1) = 8V > -V_P$$

بنابراین ترانزیستور در ناحیه فعال قرار دارد.

ب- محاسبه پارامترهای ترانزیستور: از (۱۱۹-۱) و (۱۱۴۰-۱)

$$g_m = \frac{2}{|V_P|} \cdot \sqrt{I_D \cdot I_{DSS}} = \frac{2}{2} \cdot \sqrt{2 \times 8} = 4mA/V \Rightarrow r = \frac{1}{g_m} = 250\Omega$$

ج- محاسبه مشخصات مدار: برای استفاده از روش ذهنی - برای این که به مدار استاندارد سورس

مشترک برسیم - در این مدار نیز باید مقاومت شناور R_1 را طبق قضیه میلر به دو مقاومت

$$R_1' = \frac{R_1}{1-K} \text{ در ورودی، و } R_1'' = \frac{K \cdot R_1}{K-1} \text{ در خروجی تقسیم کنیم. در این صورت } K = \frac{v_s}{v_g} \text{ چون}$$

$R_1 \gg R_4$ به احتمال زیاد $R_1'' \gg R_4$ (چرا؟) بوده از اثر آن در سعی اول صرفنظر می کنیم. (توجه

شود که در این مدار $0 < K < 1$ (چرا؟)). بنابراین:

$$K = \frac{v_s}{v_g} \approx \frac{R_4}{r_s + R_4} = \frac{1}{0.25 + 1} = 0.8$$

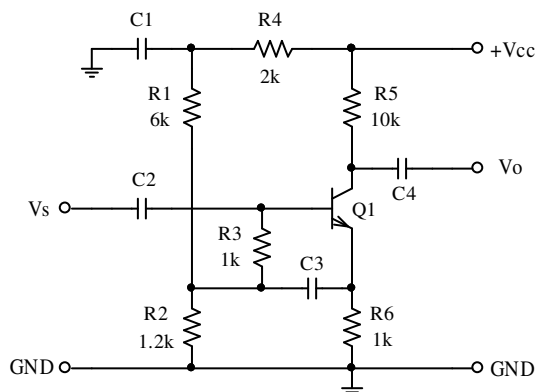
$$R_1' = \frac{R_1}{1-K} \approx \frac{1M\Omega}{1-0.8} = 5M\Omega$$

$$R2' = \frac{K \cdot R2}{K - 1} \approx \frac{0.8 \times 1M\Omega}{0.8 - 1} = -4M\Omega$$

پس فرض اولیه درست بود.

$$R_i = R1' = 5M\Omega, \quad R_o = R2 = 10k\Omega, \quad A_{v_s} = -\frac{R2}{r_s + R4} = -8$$

مثال ۳۵-۱ مشخصات مدار شکل ۱-۱۲۲ را بدست آورید. برای ترانزیستور $\beta = 18$ ، $r_o \rightarrow \infty$ و



شکل ۱-۱۲۲ مدار مثال ۳۵-۱

$r_{\pi} = 1k\Omega$ فرض شود. مدار را برای دو حالت:

الف- $C3 \rightarrow 0$ و ب- $C3 \rightarrow \infty$ حل کنید.

حل: در این مثال پارامترهای مدل علام

کوچک ترانزیستور داده شده اند، بنابراین نیاز به

محاسبه نقطه کار نداریم. در ضمن چون β

نسبتاً کوچک و علاوه بر آن مدار ساده است، بهتر است که از روش سیستماتیک استفاده کنیم.

الف- در این حالت خازن $C3 \rightarrow 0$ ، یعنی این خازن در مدار وجود ندارد. سایر خازنها برای

فرکانس های میانی مانند اتصال کوتاه عمل می کنند.

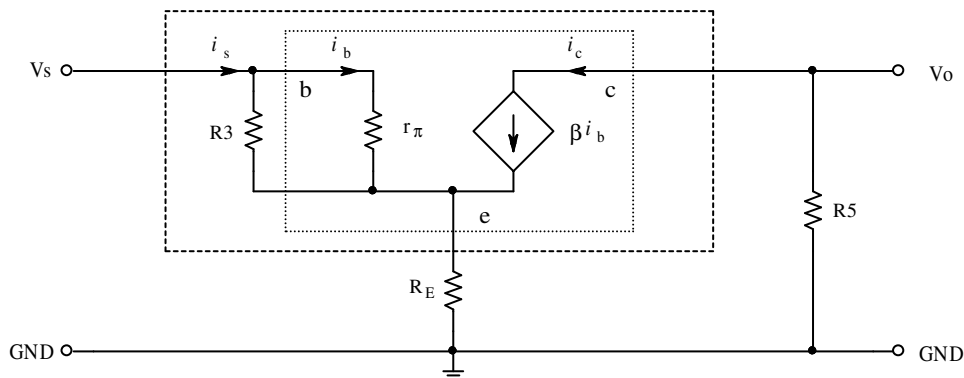
$$R_b = r_{\pi} + (1 + \beta) \cdot R_E = 1k + (1 + 18) \times 1k = 20k\Omega \quad \text{از (۱-۱۳۱):}$$

$$R_i = R_b \parallel (R3 + (R1 \parallel R2)) = 20 \parallel (1 + (6 \parallel 1.2)) \approx 1.8k\Omega \quad \text{از روی شکل:}$$

$$R_o = R_c \parallel R5 = R5 = 10k\Omega \quad \text{از روی شکل (} r_o \rightarrow \infty \text{):}$$

$$A_{v_s} = \frac{v_o}{v_s} = \frac{-i_c \cdot R5}{i_b \cdot R_b} = -\beta \cdot \frac{10k}{20k} = -9$$

ب- در این حالت خازن $C3 \rightarrow \infty$ ، یعنی این خازن و سایر خازنها برای فرکانس های میانی مانند اتصال کوتاه عمل می کنند. در این صورت مقاومت $R3$ بین خروجی و ورودی قرار گرفته است. در این مدار توصیه نمی شود که از قضیه میلر استفاده کنیم. زیرا با وجود این که این مدار از لحاظ ساختاری مشابه مدار مثال ۱-۳۴ است، ولی بر خلاف مسئله قبل $R3 \gg R6$ نبوده اثر آن در خروجی قابل اغماض نمی باشد. در نتیجه خطای سعی اول بسیار زیاد بوده باید روش سعی و خطا را در چند مرحله انجام دهیم. علاوه بر آن چون $K \approx 1$ (چرا؟)، ممکن است خطای محاسباتی اندک آن باعث بروز خطای قابل توجه در محاسبه مقاومت ورودی و بهره ولتاژ شود (چرا؟). بنابراین مسئله را از روش سیستماتیک حل می کنیم. در فرکانس های میانی برای علایم کوچک، مدار شکل ۱-۱۲۲ به صورت مدار شکل ۱-۱۲۳ در میاید.



شکل ۱-۱۲۳ مدار معادل علایم کوچک مدار شکل ۱-۱۲۲ برای فرکانس های میانی

در این مدار $R_E = R1 \parallel R2 \parallel R6 = 500\Omega$ است. همان طور که مشاهده می شود $R3$ موازی r_{π} قرار دارد. بنابراین آن قسمت از مدار که داخل مستطیل بزرگتر قرار دارد، مانند مدار معادل ترانزیستوری است که برای آن:

$$r'_{\pi} = r_{\pi} \parallel R3 = 500\Omega, \quad \beta' \equiv \frac{i_c}{i_s} = \frac{i_c}{i_b} \cdot \frac{i_b}{i_s} = \beta \cdot \frac{R3}{R3 + r_{\pi}} = 9$$

خواهد بود. بنابراین:

$$R_i = r'_\pi + (1 + \beta') \cdot R_E = 0.5k\Omega + 10 \times 0.5k\Omega = 5.5k\Omega \quad \text{از (۱-۱۳۱):}$$

$$R_o = R_c \parallel R5 = \infty \parallel 10k\Omega = 10k\Omega \quad \text{از روی شکل:}$$

$$A_{v_s} = \frac{v_o}{v_s} = \frac{-i_c \cdot R5}{i_s \cdot R_i} = -\beta' \cdot \frac{R5}{R_i} = -9 \cdot \frac{10k\Omega}{5.5k\Omega} \approx -16.4 \quad \text{از روی شکل:}$$

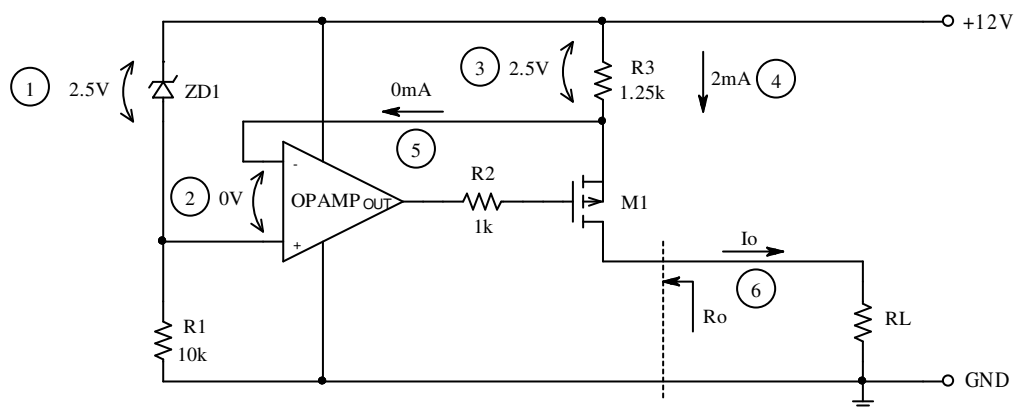
چنان که مشاهده می شود، وجود خازن C3 باعث افزایش مقاومت ورودی و بهره ولتاژ - به عبارت دیگر افزایش بهره جریان و توان - می شود. به این عمل - که بایاسینگ مدار را طوری اعمال کنند، که بازگشت جزیی از سیگنال خروجی به ورودی^۱ باعث افزایش مقاومت ورودی شود - بوت استرپ^۲ گویند. در مدار مثال قبل نیز از خاصیت بوت استرپ استفاده شده است.

مثال ۱-۳۶ در مدار شکل ۱-۱۲۴ مشخصات آپ امپ: $R_{i_a} = 100k\Omega$ ، $R_{o_a} = 100\Omega$ ، $A_o = 1000$

مشخصات فت: $V_t = -2V$ ، $K = 2mA/V^2$ ، $V_A = 100V$ و مشخصات دیود: $V_Z = 2.5V$

$r_z = 10\Omega$ فرض می شوند. مقدار R_L چقدر می تواند باشد، تا مدار کار خود را درست انجام دهد؟ در

این صورت مقادیر I_o و R_o را بدست آورید.



شکل ۱-۱۲۴ مدار مثال ۱-۳۶

^۱ ر. ک. به فصل ۳ (فیدبک مثبت)
^۲ Boot Strap

حل: در این مدار به راحتی از روی شکل می توان مقدار جریان را بدست آورد.

۱- $r_Z \ll R_1$ ، در نتیجه از افت ولتاژ دو سر آن می توان صرف نظر کرده، $V_{ZD1} \approx V_Z = 2.5V$.

۲- بهره آپ امپ $A_o = 1000$ ، در صورتی که اشباع نشده باشد، $V_I < V_{CC} / A_o < 12mV \approx 0$.

۳- در نتیجه: $V_{R3} = V_{ZD1} - V_I \approx 2.5V$

۴- و: $I_{R3} = V_{R3} / R_3 \approx 2mA$.

۵- جریان ورودی آپ امپ $I_{I_a} = V_{I_a} / R_{i_a} < 12mV / 100k\Omega \ll I_{R3} \approx 0$

۶- و از آن جا: $I_o = -I_D = I_S \approx I_{R3} \approx 2mA$

برای محاسبه محدوده R_L باید بدانیم که مدار چکار می کند. تا زمانی که تقویت کننده و ترانزیستور

در ناحیه فعال قرار دارند، جریان خروجی: $I_o \approx V_{ZD1} / R_3 \approx Const(R_L)$. بنابراین این مدار یک منبع

جریان بوده، جریان گذرنده از مقاومت بار مستقل از مقدار آن است. ترانزیستور یک

$p-Ch MOSFET$ است. بنابراین برای این که فت در ناحیه خطی قرار گیرد باید $V_{GS} < V_t = -2V$ و

$V_{DG} < -V_t = 2V$ باشند. در نتیجه تا هنگامی که ترانزیستور در ناحیه خطی قرار دارد، آپ امپ نیز

اشباع نشده است (چرا؟). بنابراین با توجه به مطالب فوق و این واقعیت که $|V_{DS}| < 9.5V \ll V_A$:

از (۱-۱۲۳) با توجه به $p-Ch$: $I_D \approx -K \cdot (V_{GS} - V_t)^2$

$V_{GS} \approx -\sqrt{-I_D / K} + V_t \approx -\sqrt{2/2} - 2 = -3V$

$V_{DS} = V_{DG} + V_{GS} \leq -V_t + V_{GS} = -(-2) - 3 = -1V$

$V_S = V_{CC} - I_S \cdot R_3$
 $V_D = V_S - V_{DS}$ } $\Rightarrow V_D < 12 - 2.5 - 1 = 8.5V$

$V_D = R_L \cdot I_o$ از طرف دیگر:

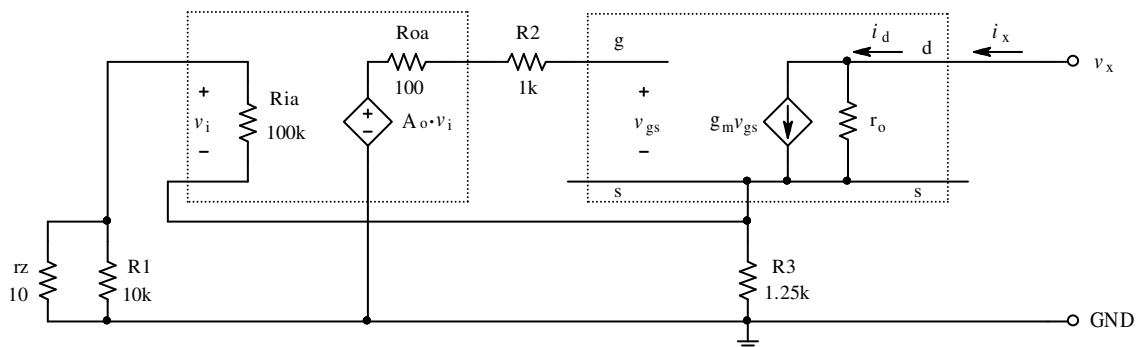
$$R_L < \frac{8.5V}{2mA} \Rightarrow R_L = 0 \dots 4.25k\Omega$$

پس:

برای محاسبه R_o باید مدل علایم کوچک تقویت کننده و ترانزیستور را در مدار قرار داده و طبق

معمول نسبت ولتاژ به جریان خروجی را بدست آوریم. این مدار در شکل ۱-۱۲۵ نمایش داده شده

است:



شکل ۱-۱۲۵ مدار معادل علایم کوچک مدار شکل ۱-۱۲۴ جهت بدست آوردن مقاومت خروجی

$$g_m \approx 2 \cdot \sqrt{K \cdot I_D} \approx 2 \times \sqrt{2 \times 2} = 4mA/V \quad \text{از (۱-۱۲۶):}$$

$$r_o = \frac{V_A + V_{DS}}{I_D} \approx \frac{V_A}{I_D} \approx \frac{100V}{2mA} = 50k\Omega \quad \text{از (۱-۱۲۸):}$$

$$\mu = g_m \cdot r_o = 4 \times 50 = 200 \quad \text{و در نتیجه:}$$

توجه کنید که مقدار V_{DS} و در نتیجه r_o وابسته به مقدار R_L است. بنابراین به کمک مقادیر

محاسبه شده، کوچکترین مقدار مقاومت خروجی بدست می آید.

در این مدار R_{oa} و R_2 نقشی در محاسبه R_o ندارند و اثر R_1 و r_z قابل اغماض است (چرا؟).

$$R_o = \frac{v_x}{i_x} = \frac{v_x}{i_d} \quad \text{بنا به تعریف:}$$

$$\left. \begin{aligned} v_x &= (i_x - g_m \cdot v_{gs}) \cdot r_o + i_x \cdot (R3 \parallel R_{ia}) \\ v_{gs} &= v_g - v_s = A_o \cdot v_i - (-v_i) = (A_o + 1) \cdot v_i \\ v_i &= -i_x \cdot (R3 \parallel R_{ia}) \end{aligned} \right\} \Rightarrow$$

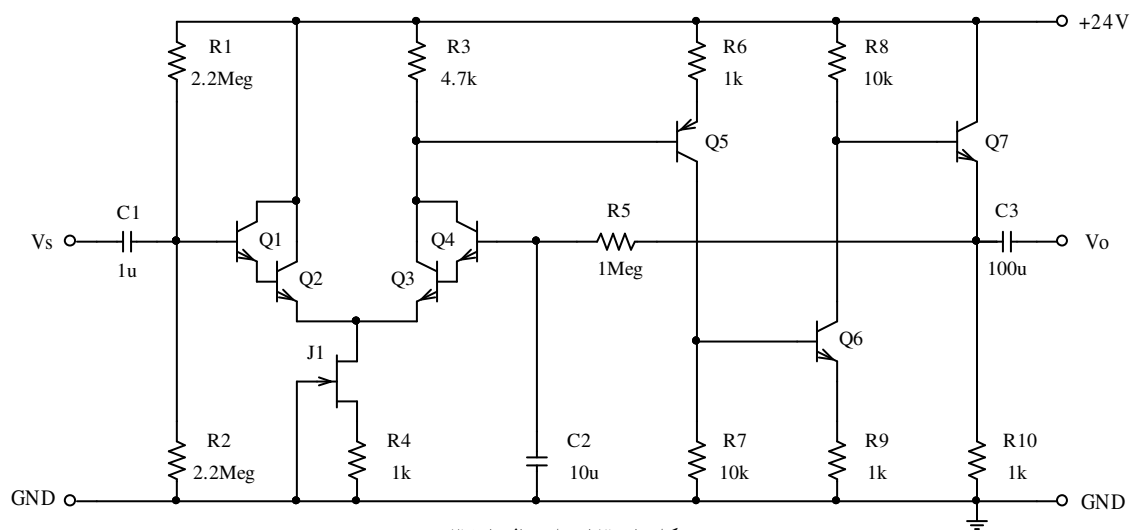
$$R_o = r_o + (R3 \parallel R_{ia}) + g_m \cdot r_o \cdot (A_o + 1) \cdot (R3 \parallel R_{ia}) \approx \mu \cdot A_o \cdot R3$$

$$R_o \approx 200 \times 1000 \times 1.25k = 250M\Omega$$

مثال ۳۷-۱ بهره ولتاژ، مقاومت ورودی مقاومت خروجی و حداکثر دامنه خروجی در فرکانسهای

میانی و فرکانسهای حد مدار شکل ۱۲۶-۱ را بدست آورید. برای فت $I_{DSS} = 4mA$ و $V_P = -2V$

فرض شوند.



شکل ۱۲۶-۱ مدار مثال ۳۷-۱

حل: چون پارامترهای ترانزیستورها مشخص نشده اند، مقادیر پیش فرض، یعنی: $\beta = 100$,

$$n \cdot V_T = 25mV \text{ و } V_A \rightarrow \infty \text{ در نظر گرفته می شوند. } |V_{BE}| \approx 0.7V$$

الف- محاسبه نقاط کار: به علت مفصل بودن مدار از روش ذهنی استفاده می کنیم.

$$۱- \text{ با فرض } I_{B1} \ll I_{R1}, V_{B1} \approx \frac{R2}{R1+R2} \cdot V_{CC} \approx 12V$$

$$۲- \text{ از } I_{D1} = I_{DSS} \cdot (1 - V_{GS}/V_P)^2 \text{ و } V_{GS} = -I_{D1} \cdot R4 \text{ نتیجه می شود } I_{D1} = 1mA$$

۳- استدلال $I_{C2} = I_{C3}$ اشتباه است! زیرا در حالت کلی دلیلی ندارد که $V_{BE2} = V_{BE3}$ باشد. این

درست است که برای ترانزیستورها $|V_{BE}| \approx 0.7V$ فرض می شود، ولی همانطور که می دانیم

اختلاف جزئی بین V_{BE} های ترانزیستورهای مشابه، باعث اختلاف قابل توجهی بین I_C های آنها

خواهد بود ($\Delta V_{BE} \approx 60mV \log(I_2/I_1)$). این امر بدین معنی است که اختلاف ولتاژ حدود ۲۰

میلی ولت، باعث جریانهایی به نسبت حدود ۲ به ۱ می شود! از همین واقعیت استفاده کرده،

چنین استدلال می کنیم: در صورتی که تقویت کننده اشباع نباشد، $|V_{B1} - V_{B4}|$ از چندین ده میلی

ولت نمی تواند تجاوز نماید (چرا؟). در نتیجه: $V_{E7} = V_{B1} \pm |V_{B1} - V_{B4}| + I_{B4} \cdot R5$. و از

$$\text{آنجایی که مطمئناً } I_{B4} < 0.1\mu A \text{ است (چرا؟) } V_{E7} \approx V_{B1} \approx 12V$$

$$۴- I_{C7} \approx I_{E7} \approx I_{R10} \approx V_{E7}/R_{B10} \approx 12V/1k\Omega \approx 12mA$$

$$۵- V_{R8} = V_{CC} - V_{BE7} - V_{E7} \approx 24 - 0.7 - 12 \approx 11.3V \text{ و در نتیجه } I_{R8} \approx 1.13mA$$

$$۶- I_{C6} = I_{R8} - I_{C7}/\beta \approx 1mA, \text{ از آنجا } V_{E6} = I_{E6} \cdot R9 \approx 1V, V_{R7} \approx 1.7V \text{ و } I_{B6} \approx 10\mu A$$

$$۷- I_{C5} = I_{R7} + I_{B6} \approx 0.18mA, \text{ پس } V_{R6} = I_{E5} \cdot R6 \approx 0.18V, V_{R3} \approx 0.9V \text{ و } I_{B5} \approx 1.8\mu A$$

$$۸- I_{C3} + I_{C4} = I_{R3} + I_{B5} \approx V_{R3}/R3 \approx 0.2mA \text{ بنابراین } I_{C3} \approx 200\mu A \text{ و } I_{C4} \approx 2\mu A$$

$$۹- I_{E3} \approx I_{C3} \text{ و } I_{C2} \approx I_{E2} = I_{D1} - I_{E3} \approx 0.8mA \text{ و } I_{C1} \approx 8\mu A$$

۱۰- با به دست آمدن جریانها، ولتاژها نیز به راحتی قابل محاسبه بوده مشاهده می شود که تمام

ترانزیستورها در ناحیه فعال قرار دارند. در ضمن: فرض های اولیه $I_{B1} \ll I_{R1}$ و $V_{R5} \ll V_{E7}$ و

زیرا: $|V_{B1} - V_{B4}| \ll V_{E7}$ صادقند، $I_{B4} \approx 20nA$ ، $I_{B1} \approx 80nA$ ، $I_{R1} \approx 12/2.2M \approx 5.5\mu A$

$$V_{B1} - V_{B4} \approx 2 \times 60mV \log(0.8mA/0.2mA) \approx 70mV \text{ و } V_{E7} \approx 12V$$

ب- محاسبه پارامترهای مدل علایم کوچک ترانزیستورها: به علت بزرگ بودن β و V_A ، و مفصل بودن مدار، از روش ذهنی استفاده می کنیم. بنابراین کافی است برای ترانزیستورها $r_e \approx n \cdot V_T / I_C$ را محاسبه نماییم. توجه شود که فت برای سیگنال نقشی ایفا نمی کند و مانند یک اتصال باز است (چرا؟). به همین دلیل نیازی به محاسبه مشخصات دینامیکی آن نیست. مقادیر حساب شده I_C ها و r_e ها و همچنین مقادیر شبیه سازی شده I_C ها، V_{CE} ها و V_{BE} ها در جدول ۱-۴ منعکس شده است.

جدول ۱-۴ نقاط کار و مقاومت امیتر ترانزیستورها

	Q1	Q2	Q3	Q4	Q5	Q6	Q7
$I_C (Calc.) [A]$	8μ	$0.8m$	$0.2m$	2μ	$0.2m$	$1m$	$12m$
$I_C (Sim.) [A]$	7.825μ	790.3μ	199.8μ	1.979μ	191.0μ	$1.011m$	$11.75m$
$r_e [\Omega]$	$3.2k$	32	125	$12.5k$	125	25	2
$V_{CE} [V]$	12.8	13.5	12.6	11.8	22	11.7	12.1
$V_{BE} [mV]$	667	782	748	632	747	788	850

تذکر ۱- برای سادگی، قدر مطلق مقادیر ذکر شده اند.

تذکر ۲- با وجود این که مدار با فرض $V_{BE} = 0.7V$ محاسبه شده است ولی برای ترانزیستورهای

مختلف $V_{BE} = 0.632 \dots 0.85V$ می باشد، و علاوه بر آن منابع خطای دیگری وجود دارد، خطای

$$E_{rel}(I_C) = 0.1 \dots 4.7\%$$

پ- محاسبه مشخصات مدار: مدار یک تقویت کننده چند طبقه است. مقاومت ورودی مدار، معادل مقاومت ورودی طبقه اول، مقاومت خروجی مدار، معادل مقاومت خروجی طبقه آخر و بهره مدار، معادل حاصلضرب بهره تک تک طبقات است. از روی شکل داریم:

$$R_i \approx R1 \parallel R2 \parallel \left(2 \cdot \beta^2 \cdot (r_{e2} + r_{e3}) \right) \approx 2.2M \parallel 2.2M \parallel \left(2 \times 10^4 \cdot (32 + 125) \right) \approx 815k\Omega \approx 800k\Omega$$

$$R_o \approx R5 \parallel R10 \parallel (r_{e7} + R8/\beta) = 1M \parallel 1k \parallel (2 + 10k/100) \approx 92\Omega$$

$$A_{v_{1...4}} \approx \frac{R3 \parallel (\beta \cdot (R6 + r_{e5}))}{2 \cdot (r_{e2} + r_{e3})} \approx \frac{4.7k \parallel (100 \times (1k + 125))}{2 \times (32 + 125)} \approx 14.4$$

$$A_{v_5} \approx - \frac{R7 \parallel (\beta \cdot (R9 + r_{e6}))}{R6 + r_{e5}} \approx - \frac{10k \parallel (100 \times (1k + 25))}{1k + 125} \approx -8.1$$

$$A_{v_6} \approx - \frac{R8 \parallel (\beta \cdot ((R10 \parallel R5) + r_{e7}))}{R9 + r_{e6}} \approx - \frac{10k \parallel (100 \times (1k + 2))}{1k + 25} \approx -8.9$$

$$A_{v_7} \approx \frac{R10 \parallel R5}{(R10 \parallel R5) + r_{e7}} \approx \frac{1k}{1k + 2} \approx 0.998 \approx 1$$

$$A_{v_s} = A_{v_{1...4}} \times A_{v_5} \times A_{v_6} \times A_{v_7} \approx 14.4 \times 8.1 \times 8.9 \times 1 \approx 1038 \approx 1000$$

برای محاسبه حداکثر دامنه خروجی، بیشترین تغییرات ولتاژ خروجی حول نقطه کار را باید بدست آوریم. در این مدار Q7 نه می تواند قطع شود و نه می تواند اشباع شود (چرا؟). بنابراین این محدودیت توسط Q6 بوجود می آید. بیشترین ولتاژ خروجی موقعی حاصل می شود که این ترانزیستور به سمت قطع شدن میل کند، یعنی $I_{C6} = 0$ در این صورت:

$$V_{CC} - I_{B7} \cdot R8 - V_{BE7} - I_{E7} \cdot R10 = 0$$

$$V_{E7}(\max) = I_{E7} \cdot R10 \approx \frac{R10}{R10 + R8/\beta} \cdot (V_{CC} - V_{BE7}) \approx 21V$$

کمترین ولتاژ خروجی موقعی حاصل می شود که $Q6$ به سمت اشباع شدن میل کند، یعنی

$$V_{CE6} \approx 0 \text{ در این صورت:}$$

$$V_{E7}(\min) \approx \frac{R9}{R9 + R8} \cdot (V_{CC} - V_{CE6}) - V_{BE7} \approx 1.5V$$

$$\left. \begin{aligned} V_P^+ &= V_{E7}(\max) - V_{E7}(\text{OP}) \approx 21 - 12 = 9V \\ V_P^- &= V_{E7}(\text{OP}) - V_{E7}(\min) \approx 12 - 1.5 = 10.5V \end{aligned} \right\} \Rightarrow V_{P_{\max}} = \min[V_P^-, V_P^+] \approx 9V$$

برای محاسبه فرکانسهای حد، با توجه به این که در مدار فقط ۳ خازن وجود دارد که هر سه اثر بالا

گذری دارند، بنابراین $f_h \rightarrow \infty$. و برای محاسبه فرکانس حد پایین چنین استدلال می کنیم:

$$\left. \begin{aligned} \tau_1 &= R_i \cdot C1 \approx 800k \times 1\mu = 800ms \\ \tau_2 &= R5 / (1 - A_{v_s}) \cdot C2 \approx 1M / 1000 \times 10\mu = 10ms \\ \tau_3 &= (R_o + R_L) \cdot C3 = (92 + \infty) \cdot 100\mu \rightarrow \infty \end{aligned} \right\} \Rightarrow f_l = \frac{1}{2 \cdot \pi \cdot \tau_2} \approx 16Hz$$

برای مقایسه، مشخصات مدار با شبیه سازی چنین بدست می آید:

$$R_i = 816.396k\Omega, R_o = 91.823\Omega, A_{v_s} = 1020, V_{P_{\max}} = 9.1858V, f_l = 16.308Hz$$

بنابراین چنان که مشاهده می شود، مقادیر محاسبه شده به روش سریع ذهنی از دقت بسیار خوبی

برخوردار است. خطای محاسباتی این روش برای مدارهای واقعی، اغلب به مراتب کمتر از خطای ناشی

از تفرانس المانهای مدار و وابستگی پارامترهای آنها به شرایط محیطی است.

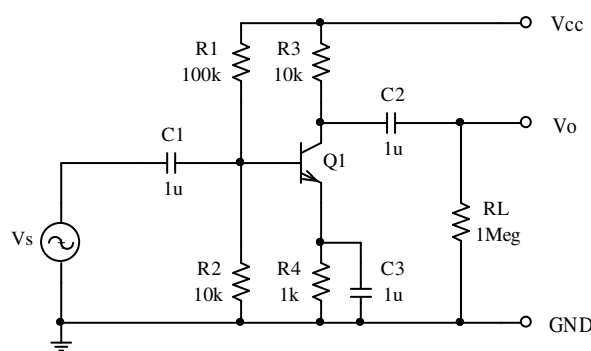
فصل دوم

تقویت کننده تفاضلی

۱-۲ مقدمه

مدار شکل ۱-۲ را در نظر بگیرید. با فرض $I_C = 1mA$ و $\beta = 100$ مشخصات ترانزیستور:

$r_o = \infty$ و $r_\pi = 2.5k\Omega$ ، $r_e = 25\Omega$ ، $g_m = 40mA/V$ بدست می آید.



شکل ۱-۲ مدار امپتر مشترک

از آنجا مشخصات مدار:

$$R_o = R_3 = 10k\Omega$$

$$R_i = R1 \parallel 2 \parallel r_{\pi} = 100 k\Omega \parallel 10 k\Omega \parallel 2.5 k\Omega \approx 2 k\Omega$$

$$A_{v_s} = -g_m(R_C \parallel R_L) \approx -g_m \cdot R_C = -40 mA/V \times 10 k\Omega = -400$$

حاصل می شود. این تقویت کننده، یک تقویت کننده AC است که برای آن:

$$\tau_1 = R_i \cdot C_1 \approx 2 k\Omega \times 1 \mu F = 2 ms \quad (f_1 \approx 80 Hz)$$

$$\tau_2 = (R_o + R_L) \cdot C_2 \approx 1 M\Omega \times 1 \mu F = 1 s \quad (f_2 \approx 0.16 Hz)$$

$$\tau_3 = (r_e \parallel R4) \cdot C_3 \approx 25 \Omega \times 1 \mu F = 25 \mu s \quad (f_3 \approx 6 kHz)$$

یعنی $f_1 = 6 kHz$ می باشد. یعنی این تقویت کننده فقط برای سیگنال‌های با مؤلفه‌های بالای $6 kHz$ قابل استفاده است.

فرض کنیم با این تقویت کننده می‌خواهیم یک دماسنج برای اندازه‌گیری دمای محیط بسازیم. در

صورتی که حساسیت سنسور^۱ $S = 0.1 mV/^\circ C$ باشد و بخواهیم دمای $T_a = -50 \dots + 50^\circ C$ را

بکمک یک ولت‌متر با محدوده^۲ $V_m = -2 \dots + 2V$ اندازه‌گیری نماییم، نیاز به یک تقویت کننده با بهره

ولتاژ: $|A_v| = \frac{2 V / 50^\circ C}{0.1 mV / ^\circ C} = 400$ داریم. بنابراین به نظر می‌رسد که مدار شکل ۲-۱ بهره مطلوب را

داشته باشد. ولی اگر پاسخ فرکانسی تقویت کننده را با طیف سیگنال (شکل ۲-۲) مقایسه کنیم، می‌بینیم

که همپوشانی این دو عملاً صفر است. یعنی قسمت عمده انرژی سیگنال در فرکانس‌های حدود صفر

هرتز قرار دارد. در صورتی که تقویت کننده مزبور سیگنال‌های بالای $6 kHz$ را تقریباً بطور کامل تقویت

می‌کند. (بهره این تقویت کننده در محدوده فرکانسی سیگنال کمتر از 10^{-12} است (چرا؟)).

بنابراین از این تقویت کننده به هیچ وجه نمی‌توان برای منظور فوق استفاده کرد. (حتی اگر ظرفیت

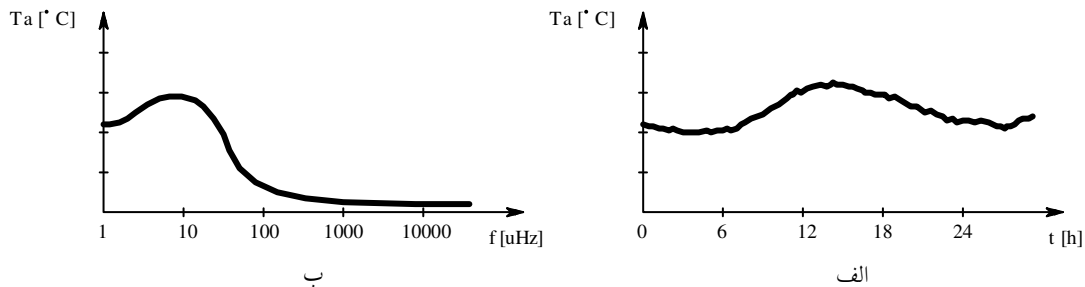
خازن‌ها را هم میلیون‌ها برابر بیشتر انتخاب کنیم).

^۱ حسگر، Sensor

^۲ محدوده، Range

همانطور که از طیف فرکانسی سیگنال بر می آید، برای این منظور باید از یک تقویت کننده DC

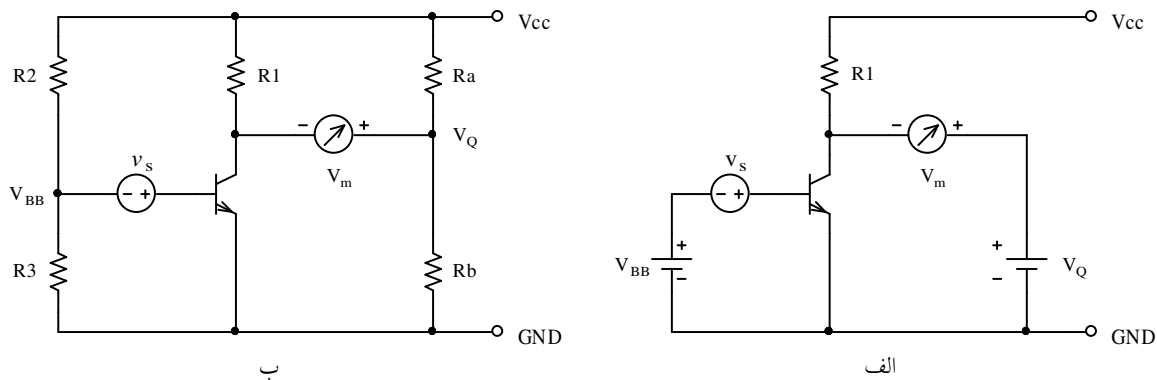
استفاده نماییم. یعنی از خازن های کوپلاژ و بای پس نمی توان استفاده کرد.



شکل ۲-۲ الف- تغییرات دمای محیط در شبانه روز و ب- طیف فرکانسی آن

شکل ۳-۲ پیشنهادی برای این منظور ارائه می کند. بکمک V_{BB} ترانزیستور در نقطه کار مطلوب

(مثلاً: $V_Q = V_{CE} = V_{CC}/2$ و $I_Q = I_C$) بایاس می شود.



شکل ۳-۲ الف- یک تقویت کننده DC و ب- نحوه پیاده سازی آن

هنگامی که $v_s = 0$ است ولت متر نیز باید صفر ولت را نمایش دهد. بنابراین بکمک منبع ولتاژ

V_Q اثر ولتاژ نقطه کار بر روی ولت متر حذف می شود. با فرض این که مقاومت داخلی ولت متر خیلی

زیاد باشد ($R_m \rightarrow \infty$) داریم: $v_m = -g_m \cdot R_c \cdot v_s = A_{v_s} \cdot v_s$.

این امر صحیح است که این پیشنهاد خواسته های مساله را (به ظاهر) بر آورده می سازد، ولی در عمل دارای عیوب زیادی است و قابل استفاده نمی باشد، زیرا:

- منبع ورودی شناور است (هیچ کدام از سرهای منبع سیگنال زمین نیستند). این عیب در بعضی از موارد قابل اغماض است، یا اصلاً ممکن است به حساب نیاید.
- ولتمتر (مقاومت بار) شناور است (هیچ کدام از سرهای ولتمتر زمین نیستند). اگر فقط یک ولتمتر را بخواهیم در نظر بگیریم این عیب نیز مهم نیست. ولی در عمل بجای ولتمتر، یک طبقه دیگر تقویت کننده، یا یک قسمت دیگر مدار ممکن است قرار گیرد. در چنین مواردی این مدار قابل استفاده نخواهد بود (چرا؟).
- در عمل V_{BB} و V_Q را بکمک تقسیم ولتاژ از V_{CC} بدست می آورند (شکل ۴-۲ ب). در این صورت اگر مقاومت های مقسم های ولتاژها کوچک باشند، تلفات زیاد می شود، و اگر بزرگ باشند، خطا زیاد میشود. به علت این که مقاومت داخلی ولتمتر معمولاً زیاد است، مقاومت های R_a و R_b تأثیر قابل ملاحظه ای روی مدار نمی گذارند ولی مقاومت های بایاسینگ ($R_B = R_2 \parallel R_3$) باعث کاهش شدید بهره ولتاژ می شوند ($|A_v| \approx R_1 / (r_e + R_B / \beta)$)، که طبیعتاً این امر نا مطلوب است.
- با تغییر V_{CC} نقطه کار و در نتیجه V_m تغییر می کند که این تغییر شدیداً باعث ایجاد خطا می شود ($\frac{\Delta V_m}{\Delta V_{CC}} = \beta \cdot \frac{R_1}{R_B + r_\pi} \cdot \frac{R_3}{R_2 + R_3} - \frac{1}{2}$) (چرا؟). گذشته از آن، تغییر نقطه کار باعث تغییر بهره ولتاژ می شود، که آن هم - هر چند کمتر - ایجاد خطا در ولتاژ خروجی می کند.

• ناپایداری حرارتی: عیوب فوق الذکر عموماً تا حدودی قابل جبران یا گاهی حتی قابل

اغماض هستند، ولی عیب اصلی مدار فوق، وابستگی زیاد آن به دمای ترانزیستور است!

همانطور که می دانیم با تغییر دما I_S ، β و V_{BE} تغییر می کنند و این تغییرات همگی

همسو هستند. یعنی مثلاً با افزایش دما، هر کدام از سه عامل فوق، باعث افزایش I_C می

گردد. اگر برای سادگی فقط تأثیر دما به روی V_{BE} را در نظر بگیریم داریم:

$$\frac{\Delta V_{BE}}{\Delta T} \approx -2mV/^{\circ}C$$

یعنی اگر دمای محیط فقط $10^{\circ}C$ تغییر کند، $\Delta V_{BE} \approx 20mV$

می شود. که این معادل تغییرات $200^{\circ}C$ دمای مورد اندازه گیری در مثال فوق می باشد

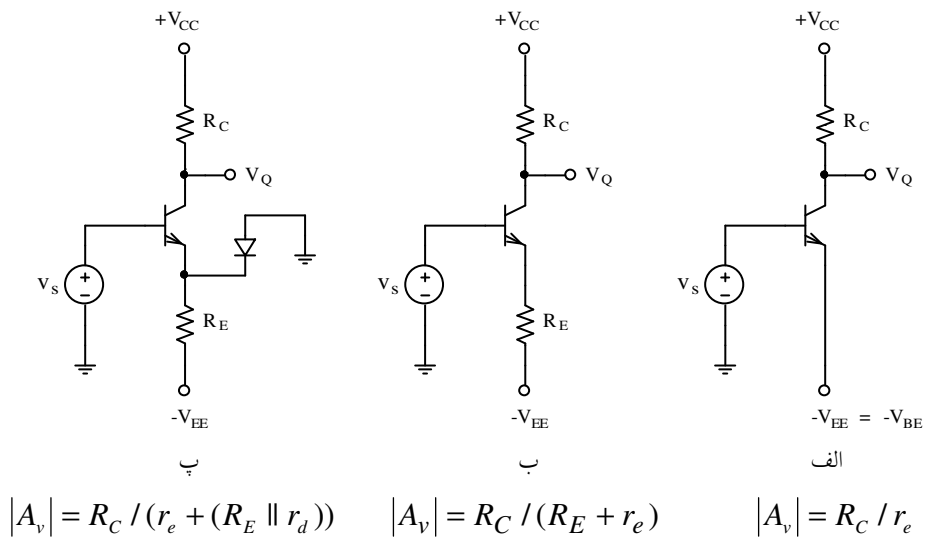
(چرا؟).

• و بالاخره ایمنی این مدار در مقابل نویز کم است، یعنی سیگنال و نویز در ورودی از

همدیگر قابل تفکیک نبوده، به یک اندازه تقویت می شوند: $S/N = 1 \equiv 0dB$.

اگر فعلاً مسأله شناور بودن بار مهم نباشد، می خواهیم راه حلی برای سایر اشکالات مدار پیدا

کنیم. شکل ۲-۴ تقویت کننده با منبع سیگنال غیر شناور را نمایش می دهد.

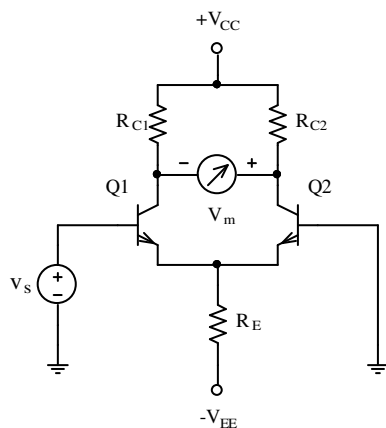


شکل ۲-۴ تقویت کننده با منبع سیگنال غیر شناور

در مدار شکل ۲-۴ الف یک ولتاژ منفی به اندازه ولتاژ بایاس ورودی تقویت کننده به امیتر اعمال می شود. در این صورت به ازای: $V_B = 0$, $V_O = V_Q$ و $I_C = I_Q$ خواهد بود. برای ایجاد این ولتاژ نیاز به یک منبع منفی ($-V_{EE}$) و یک مقاومت (R_E) داریم (شکل ۲-۴ ب). وجود این مقاومت باعث کم شدن بهره ولتاژ می شود. حال اگر مانند شکل ۲-۴ پ یک دیود در جهت مستقیم - بین امیتر و زمین قرار دهیم - با فرض این که مشخصه این دیود و مشخصه دیود ترانزیستور یکسان باشد، در حالی که ترانزیستور درست بایاس می شود، بهره ولتاژ نیز به اندازه قابل توجهی بیش از بهره مدار شکل ۲-۴ ب خواهد بود (چرا؟).

از آنجایی که عملاً مشخصه یک دیود و یک ترانزیستور با هم یکسان نیستند، اگر بجای یک دیود معمولی، از دیود $B-E$ یک ترانزیستور مشابه با ترانزیستور اصلی استفاده کنیم، می توان امیدوار بود

که مشخصه های دو ترانزیستور، بسیار بهم نزدیک باشند. برای



شکل ۲-۵ یک طبقه تفاضلی

این که این تشابه کامل شود، از یک مدار متقارن نظیر شکل ۲-۵

استفاده می شود. این مدار به علت تقارن دارای دو ورودی است.

یعنی منبع سیگنال می تواند به بیس $Q1$ یا بیس $Q2$ یا بین دو

بیس قرار گیرد. به علت این که تفاضل دو سیگنال بین دو ورودی

(بین دو بیس) تقویت می شود^۱، به این مدار یک تقویت کننده

تفاضلی^۲ یا طبقه تفاضلی گویند.

با فرض این که ترانزیستورها کاملاً یکسان و $R_{C1} = R_{C2} = R_C$ باشد، این مدار عیوب ذکر شده

امیتر مشترک ساده را - بجز شناور بودن بار در خروجی - ندارد.

^۱ ر.ک. فصل ۳-۲

^۲ Differential Amplifier, Diff. Stage, Diff. Pair, Emitter Coupled Pair

در این مدار: $I_{C1} = I_{C2} = I_C$ و در نتیجه: $r_{e1} = r_{e2} = r_e$ بنابراین مشخصات مدار:

$$R_o = R_{C1} + R_{C2} = 2R_C$$

$$R_i = (\beta_1 + 1)(r_{e1} + R_E \parallel r_{e2}) \approx 2\beta r_e = 2r_{\pi}$$

$$A_{v_s} \equiv \frac{v_m}{v_s} = \frac{2R_C}{r_{e1} + (r_{e2} \parallel R_E)} \approx \frac{R_C}{r_e}$$

در صورتی که V_{CC} به اندازه ای باشد که ترانزیستورها اشباع نشوند، مقدار آن هیچ تأثیری بر روی کارکرد مدار ندارد. (چرا؟).

در صورتی که V_{EE} به اندازه کافی بزرگ باشد، تغییرات آن تأثیر قابل ملاحظه ای بر روی V_m ندارد (چرا؟)، فقط به علت تغییر I_C (بخاطر تغییر V_{EE})، بهره مدار و در نتیجه V_m تغییر می کند. تغییر دما - همانطور که خواهیم دید - تأثیر کمی بر روی کارکرد مدار خواهد داشت. نویز پذیری این مدار نیز به مراتب کمتر از مدار امیتر مشترک معمولی می باشد، به همین دلیل حتی در بعضی از موارد در تقویت کننده های AC نیز از طبقه تفاضلی استفاده می شود.

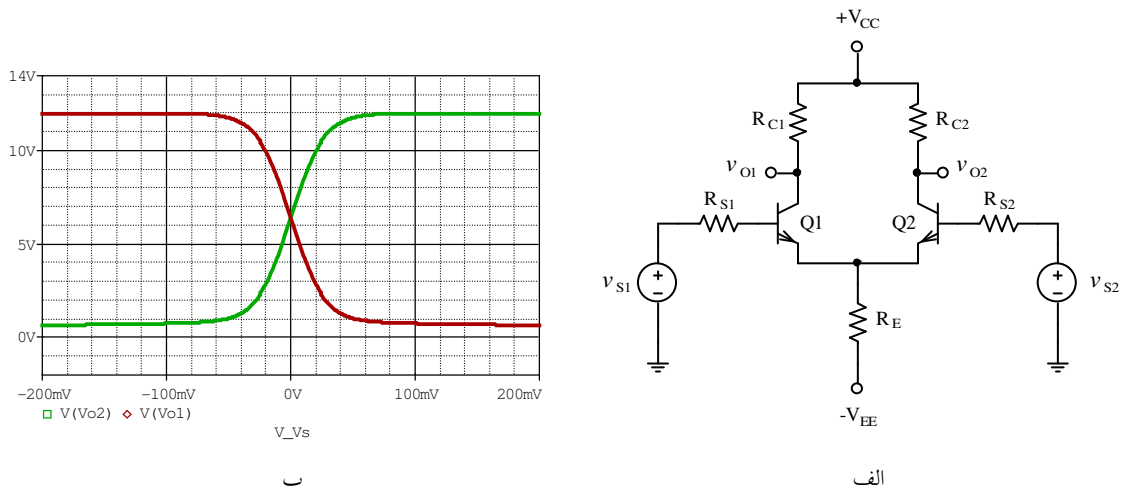
۲-۲ بررسی علایم بزرگ

۱-۲-۲ بررسی کیفی

شکل ۶-۲ الف یک تقویت کننده تفاضلی با دو منبع سیگنال v_{S1} و v_{S2} را نمایش می دهد. با فرض این که V_{CC} و V_{EE} به اندازه کافی^۱ بزرگ باشند، می خواهیم مدار را بررسی کنیم. برای مثال

^۱ منظور از "به اندازه کافی" یعنی مقادیری که به ازای آن، مدار کار خود را درست انجام دهد.

اگر $v_{S1} < -100mV$ و $v_{S2} > 100mV$ باشد، $(v_{S1} - v_{S2} < -200mV)$ ، $Q1$ قطع و $Q2$ اشباع است (چرا؟). با افزایش v_{S1} (و (یا) کاهش v_{S2}) به تدریج $Q1$ و $Q2$ وارد ناحیه فعال می شوند. با ادامه روند تغییرات، حالت عوض می شود. یعنی به تدریج $Q1$ وارد ناحیه اشباع و $Q2$ وارد ناحیه قطع می شود. شکل ۶-۲ ب تغییرات ولتاژهای خروجی را بر حسب ولتاژهای ورودی (مشخصه انتقالی) نمایش می دهد. در این مثال $V_{CC} = V_{EE} = 12V$ انتخاب شده اند. منحنی قرمز رنگ ولتاژ



شکل ۶-۲- الف- مدار یک تقویت کننده تفاضلی و ب- مشخصه انتقالی آن

کلکتور $Q1$ و منحنی سبز رنگ ولتاژ کلکتور $Q2$ را نمایش می دهد.

تذکر: قطع شدن یک ترانزیستور همزمان با اشباع شدن ترانزیستور دیگر رخ نمی دهد. حتی با توجه به مقدار مقاومت ها امکان دارد که اصلاً ترانزیستورها اشباع نشوند. ولی مطمئناً قطع خواهند شد (چرا؟). برای طراحی بهینه معمولاً $V_{EE} = V_{CC}$ و $R_C = R_E$ انتخاب می شوند (چرا؟).

محاسبه نقطه کار: در نقطه کار $(v_{S1} = v_{S2} = 0)$ و با فرض $V_{R_S} \approx 0$:

$$I_{R_E} = (V_{EE} - V_{BE}) / R_E \approx V_{EE} / R_E$$

$$I_{C1} = I_{C2} = I_C \approx I_{R_E} / 2$$

$$V_{CE1} = V_{CE2} = V_{CEQ} = V_{CC} - R_C \cdot I_C + V_{BE}$$

مثال ۱-۲: نقاط کار ترانزیستور و ماکزیمم دامنه سیگنال خروجی مدار شکل ۶-۲ را، با فرض

مشابه بودن ترانزیستورها، $v_{S1} = 0$ ، $v_{S2} = v_S$ ، $R_{S1} = R_{S2} = 1k\Omega$ ، $R_{C1} = R_{C2} = 68k\Omega$ ،

$R_E = 56k\Omega$ ، $V_{CC} = V_{EE} = 12V$ ، $\beta = 250$ و $V_{BE} = 0.7V$ بدست آورید.

حل: بعلت تقارن مدار، $V_{CE1} = V_{CE2} = V_{CE}$ و $I_{C1} = I_{C2} = I_C$ در ضمن از اثر R_{S1} و R_{S2} بر

روی نقطه کار می توان صرفنظر کرد (چرا؟).

$$I_{R_E} = (V_{EE} - V_{BE}) / R_E = (12V - 0.7V) / 56k\Omega \approx 200\mu A$$

$$I_C = I_{R_E} / 2 \approx 100\mu A$$

$$V_{CEQ} = V_{CC} - I_C \cdot R_C + V_{BE} = 12V - 100\mu A \times 68k\Omega + 0.7V = 5.9V$$

$$\left. \begin{aligned} V_{OP1}^+ &= I_C \cdot R_C \approx 6.8V \\ V_{OP1}^- &= V_{CEQ} - V_{CE_{SAT}} = 5.9V - 0.2V = 5.7V \end{aligned} \right\} \Rightarrow V_{OP1} \approx 5.7V$$

$$V_{OP2} = V_{OP1} \Rightarrow V_{OP} = 2 \cdot V_{OP1} \approx 11V \quad (v_{o2} = -v_{o1}) \text{ بعلت تقارن:}$$

۲-۲-۲ بررسی کمی

در این بخش می خواهیم مشخصه انتقالی طبقه تفاضلی شکل ۶-۲ الف، یعنی تابع نمودار شکل ۶-۲

ب را بدست آوریم. با فرض $R_{C2} = R_{C1} = R_C$ و $R_{S2} = R_{S1} \approx 0$:

$$v_{O1} = V_{CC} - R_C \cdot i_{C1} \quad (1-2)$$

$$v_{O2} = V_{CC} - R_C \cdot i_{C2} \quad (2-2)$$

در صورتی که ولتاژ خروجی را ولتاژ بین دو کلکتور در نظر بگیریم (خروجی تفاضلی):

$$v_O = v_{O1} - v_{O2} = -R_C \cdot (i_{C1} - i_{C2}) \quad (3-2)$$

از (1-100) به عبارت دیگر (1-109) داریم: $v_{BE} = n \cdot V_T \cdot \ln(i_C/I_S)$. با فرض مشابه بودن

ترانزیستورها، $n=1$ ، $\beta \gg 1$ و $V_A \rightarrow \infty$ ، به کمک KVL در حلقه ورودی:

$$v_{S1} - v_{BE1} - v_{S2} + v_{BE2} = 0$$

در نتیجه:

$$v_{S1} - v_{S2} = v_{BE1} - v_{BE2} = V_T \cdot \ln \frac{i_{C1}}{I_S} - V_T \cdot \ln \frac{i_{C2}}{I_S} = V_T \cdot \ln \frac{i_{C1}}{i_{C2}} \quad (4-2)$$

همچنین با انتخاب $I_{EE} = I_{RE}$ و این واقعیت که تا زمانی که ترانزیستورها اشباع نشده باشند

$$i_{RE} \approx I_{RE} = (V_{EE} - V_{BE})/R_E \quad \text{به کمک KCL:}$$

$$i_{C1} - i_{C2} = I_{EE} \quad (5-2)$$

با جانشینی i_{C1} از (4-2) در (5-2):

$$i_{C2} \cdot \exp \frac{v_{S1} - v_{S2}}{V_T} + i_{C2} = I_{EE}$$

به عبارت دیگر:

$$i_{C2} = \frac{I_{EE}}{1 + \exp((v_{S1} - v_{S2})/V_T)} \quad (6-2)$$

و به همین ترتیب:

$$i_{C1} = \frac{I_{EE}}{1 + \exp((v_{S2} - v_{S1})/V_T)} = \frac{I_{EE} \cdot \exp((v_{S1} - v_{S2})/V_T)}{1 + \exp((v_{S1} - v_{S2})/V_T)} \quad (7-2)$$

روابط (۶-۲) و (۷-۲) مبین نحوه کار کرد طبقه تفاضلی می باشند. مثلاً اگر $v_{S1} - v_{S2}$ خیلی منفی

باشد، $\exp \frac{v_{S1} - v_{S2}}{V_T} \rightarrow 0$ و در نتیجه $i_{C1} \rightarrow 0$ و $i_{C2} \rightarrow I_{EE}$. همچنین اگر $v_{S1} - v_{S2}$ خیلی مثبت

باشد، $\exp \frac{v_{S1} - v_{S2}}{V_T} \rightarrow \infty$ و در نتیجه $i_{C1} \rightarrow I_{EE}$ و $i_{C2} \rightarrow 0$.

و اما خیلی منفی یا خیلی مثبت یعنی چه؟ چنان که فرض کنیم $i_{C1} = 0.01 I_{EE} \approx 0$ ، از رابطه (۷-۲)

$$i_{C1} = \frac{I_{EE} \cdot \exp((v_{S1} - v_{S2})/V_T)}{1 + \exp((v_{S1} - v_{S2})/V_T)} = \frac{I_{EE}}{100}$$

و از آن جا

$$\exp((v_{S2} - v_{S1})/V_T) \approx 0.01 \Rightarrow v_{S2} - v_{S1} \approx -V_T \ln 100 \approx -4.6V_T \approx -115mV$$

بنابراین به ازای ولتاژهای $v_{S1} - v_{S2}$ منفی تر از حدود $-100mV$ ترانزیستور $Q1$ عملاً به حالت قطع

می رود، به همین دلیل این ولتاژها را می توان "خیلی منفی" در نظر گرفت. و به همین ترتیب به ازای

ولتاژهای $v_{S1} - v_{S2}$ مثبت تر از حدود $+100mV$ ترانزیستور $Q2$ عملاً به حالت قطع می رود، به

همین دلیل این ولتاژها را می توان "خیلی مثبت" در نظر گرفت.

برای محاسبه ولتاژهای خروجی از (۱-۲) و (۷-۲):

$$v_{O1} = V_{CC} - R_C \cdot \frac{I_{EE} \cdot \exp((v_{S1} - v_{S2})/V_T)}{1 + \exp((v_{S1} - v_{S2})/V_T)} \quad (۸-۲)$$

و همچنین از (۲-۲) و (۶-۲):

$$v_{O2} = V_{CC} - R_C \cdot \frac{I_{EE}}{1 + \exp((v_{S1} - v_{S2})/V_T)} \quad (۹-۲)$$

بنابراین اگر ولتاژ خروجی مدار را تفاضل دو ولتاژ فوق را در نظر بگیریم:

$$v_O = v_{O1} - v_{O2} = -R_C \cdot (i_{C1} - i_{C2}) \quad (۱۰-۲)$$

با مجهول معاون گرفتن $e^x = \exp((v_{S1} - v_{S2})/V_T)$ ، روابط (۸-۲) و (۹-۲) به صورت:

$$v_{O1} = V_{CC} - R_C \cdot I_{EE} \cdot \frac{e^x}{1+e^x} \quad (۸-۲) \text{ الف}$$

$$v_{O2} = V_{CC} - R_C \cdot I_{EE} \cdot \frac{1}{1+e^x} \quad (۹-۲) \text{ الف}$$

در می آیند. با جانشینی این روابط در (۱۰-۲):

$$v_O = R_C \cdot I_{EE} \cdot \frac{1-e^x}{1+e^x} = -R_C \cdot I_{EE} \cdot \tanh(x/2)$$

و از آن جا:

$$v_O = -R_C \cdot I_{EE} \cdot \tanh \frac{v_{S1} - v_{S2}}{2V_T} \quad (۱۱-۲)$$

از این رابطه نتیجه می شود که ولتاژ تفاضلی خروجی، به ازای ولتاژ تفاضلی ورودی خیلی منفی، از حالت "اشباع" به مقدار $v_O = +R_C \cdot I_{EE}$ شروع می شود، و با افزایش ورودی به تدریج وارد ناحیه خطی می شود. رابطه ولتاژ خروجی از ولتاژ ورودی به ازای مقادیر نسبتاً کوچک $|v_{S1} - v_{S2}|$ یک رابطه خطی خواهد بود. با افزایش ورودی به ولتاژهای خیلی مثبت، مدار به حالت "اشباع" به مقدار $v_O = -R_C \cdot I_{EE}$ می رسد. توجه کنید که مفهوم "اشباع مدار" با مفهوم "اشباع ترانزیستور" متفاوت است. با وجود این که در بررسی انجام شده فرض بر این بود که ترانزیستورها اشباع نمی شوند، ولی مدار دو حالت اشباع دارد.

از مطالب فوق چنین نتیجه گرفته می شود که چنان که بخواهیم از زوج تفاضلی به عنوان سویچ استفاده کنیم، باید $|v_{S1} - v_{S2}| > 4V_T$ باشد، و چنان که بخواهیم از آن به عنوان یک تقویت کننده خطی استفاده کنیم، باید $|v_{S1} - v_{S2}| \ll 4V_T$ باشد. خانواده ای از مدارهای منطقی ساخته می شود که در آنها از زوج تفاضلی استفاده می کنند؛ این تکنولوژی به ECL^1 مشهور است.

¹ ECL: Emitter Coupled Logic

تذکر ۱- در بررسی های انجام شده، $n=1$ فرض شده است. واضح است که در غیر این صورت، در تمام روابط فوق به جای V_T ، $n \cdot V_T$ قرار می گیرد.

تذکر ۲- ولتاژ ورودی برای محدوده خطی، به عبارت دیگر حدود اشباع مدار؛ مستقل از مقادیر المانهای مدار یا مقدار منابع تغذیه می باشد. این محدوده ها فقط به نسبت ولتاژ ورودی به $n \cdot V_T$ بستگی دارد.

تذکر ۳- برای این که میزان خطای ناشی از غیر خطی بودن مشخصه انتقالی یک زوج تفاضلی به عنوان یک تقویت کننده خطی را به دست آوریم، به این نحو عمل می کنیم:

$$v_I = v_{S1} - v_{S2}, \quad x = \frac{v_I}{2V_T} \quad \text{برای سادگی در نوشتن روابط:}$$

$$v_O = -R_C \cdot I_{EE} \cdot \tanh x \quad \text{از (۱۱-۲)}$$

$$v'_O = v_o = A_v \cdot v_i \quad \text{از طرف دیگر در صورت خطی بودن:}$$

$$A_v \equiv \left. \frac{\partial v_O}{\partial v_I} \right|_{v_I=0} = -\frac{R_C \cdot I_{EE}}{2V_T} \quad \text{و بنا به تعریف و به کمک (۱۱-۲):}$$

$$v'_O = -\frac{R_C \cdot I_{EE}}{2V_T} \cdot v_i = -R_C \cdot I_{EE} \cdot x \quad \text{در نتیجه:}$$

$$E_r = \frac{v'_O - v_O}{v_O} = \frac{x - \tanh x}{\tanh x} \quad \text{بنا به تعریف خطای نسبی:}$$

مقدار خطا برای سیگنال ورودی با دامنه های مختلف با فرض $n=1$ و $V_T = 25mV$ در جدول ۱-۲ منعکس شده است.

جدول ۱-۲ خطای ناشی از غیر خطی بودن بهره یک طبقه تفاضلی

x	0.01	0.02	0.05	0.1	0.175	0.2	0.39	0.5	1
$V_i [mV]$	0.5	1	2.5	5	8.75	10	19.5	25	50
$E_r [%]$	0.003	0.013	0.083	0.333	1.02	1.33	5.02	8.19	31.3

همان طور که از این جدول بر می آید، برای خطای حدود یک در صد، دامنه سیگنال ورودی باید کمتر از حدود نه میلی ولت باشد. برای مقایسه؛ برای مدار امپتر مشترک، برای خطای حدود یک در صد، دامنه سیگنال ورودی باید کمتر از حدود یک میلی ولت باشد. و این یکی دیگر از مزایای طبقه تفاضلی نسبت به طبقه امپتر مشترک است.

۲-۳ بررسی علایم کوچک

همانطور که از نمودار شکل ۲-۶ ب و رابطه (۲-۱۱) بر می آید، مشخصه انتقالی تقویت کننده تفاضلی، (مانند هر تقویت کننده واقعی دیگر) یک تابع غیر خطی است. اگر حول نقطه کار، تغییرات ورودی (دامنه سیگنال) به اندازه کافی کوچک باشد، می توان تقویت کننده را خطی فرض کرد. اگر یکی از ورودیها را زمین کرده، سیگنال را به ورودی دیگر اعمال کنیم (مثلاً در مدار شکل ۲-۶ الف $v_{S2} = 0$ و $v_{S1} = v_S$)، مدار مانند یک ترکیب کلکتور مشترک ساده ($Q1$) و بیس مشترک ساده ($Q2$) عمل می کند. نحوه محاسبه مشخصات تقویت کننده را برای این حالت در فصل ۱ بررسی کرده ایم.

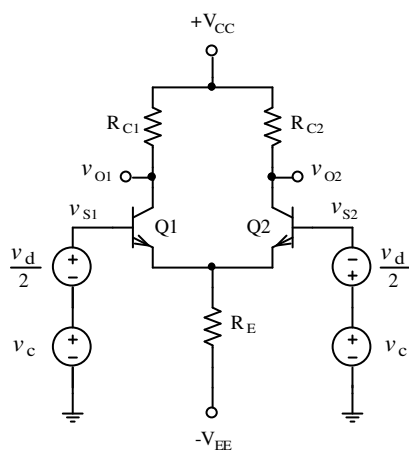
حال می خواهیم دو منبع مستقل v_{s1} و v_{s2} را به تقویت کننده اعمال کرده مشخصات مدار را بدست آوریم. توسط v_{s1} و v_{s2} می توان دو ولتاژ حالت تفاضلی v_d و حالت مشترک v_c را چنین تعریف کرد:

$$\begin{cases} v_d = v_{s1} - v_{s2} \\ v_c = \frac{v_{s1} + v_{s2}}{2} \end{cases} \quad (12-2)$$

و از آنجا:

$$\begin{cases} v_{s1} = v_c + \frac{v_d}{2} \\ v_{s2} = v_c - \frac{v_d}{2} \end{cases} \quad (13-2)$$

برای مثال اگر $v_{s1} = 2.01V$ و $v_{s2} = 1.99V$ باشد، $v_d = 20mV$ و $v_c = 2V$ خواهد بود. بنابراین



شکل ۷-۲ تعریف مولفه های ولتاژهای تفاضلی و مشترک

مدار شکل ۶-۲ را می توان بصورت مدار شکل ۷-۲ در نظر گرفت^۳. یعنی همواره می توان بجای دو منبع سیگنال v_{s1} و v_{s2} ، تفاضل آنها را به عنوان یک مؤلفه سیگنال و متوسط آنها را بعنوان مؤلفه دیگر در نظر گرفت. تا زمانی که تقویت کننده در ناحیه خطی به کار رود، می توان با استفاده از قضیه جمع آثار، ولتاژهای خروجی را بدست آورد. یعنی با فرض

$$Q_1 \equiv Q_2 \text{ و } R_{C1} = R_{C2} = R_C$$

$$\begin{cases} v_{o1} = A_{v_c} \cdot v_c + A_{v_d} \cdot v_d \\ v_{o2} = A_{v_c} \cdot v_c - A_{v_d} \cdot v_d \end{cases} \quad (14-2)$$

¹ Differential Mode
² Common Mode

³ چون R_{s1} و R_{s2} در مدار نقش اساسی ندارند، برای سادگی آنها را حذف کرده ایم

بعبارت دیگر:

$$v_o = v_{o1} - v_{o2} = 2A_{v_d} \cdot v_d \quad (15-2)$$

رابطه (۱۵-۲) نشان می دهد که در صورتی که تقویت کننده ایده آل باشد، فقط تفاضل دو سیگنال ورودی در بین دو خروجی ظاهر می شود! به همین دلیل نام این تقویت کننده را، تقویت کننده تفاضلی گذاشته اند.

در عمل می توان ولتاژ خروجی را از هر کدام از خروجیها (v_{o1} یا v_{o2}) نسبت به زمین در نظر گرفت. در این صورت به تقویت کننده "تک انتهایی"^۱ گفته می شود. یا ولتاژ بین دو خروجی را ($v_{o1} - v_{o2}$) در نظر گرفت، در این صورت به تقویت کننده، "تفاضلی در خروجی"^۲ گفته می شود. در حالت عادی تقویت کننده بصورت تک انتهایی مورد استفاده قرار می گیرد. در صورتی که منظور سیگنال تفاضلی در خروجی باشد، مشخصات مدار را برای هر کدام از هر دو خروجی در نظر گرفته اثر آن را بین دو خروجی بدست می آورند.

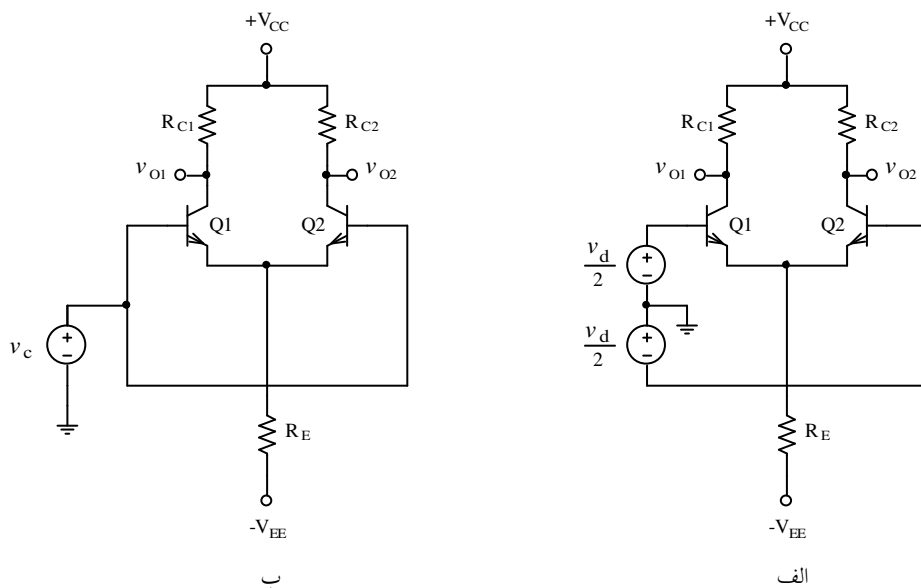
برای بدست آوردن مشخصات مدار، طبق قضیه جمع آثار، می توان مدار شکل ۷-۲ را بصورت مدارهای شکل ۸-۲ تجزیه نمود. در مدار شکل ۸-۲ الف، تا زمانی که مدار در ناحیه خطی باشد، با افزایش v_{B1} به اندازه ΔV ، i_{C1} به اندازه ΔI_C افزایش می یابد. در این حال v_{B2} به اندازه ΔV و i_{C2} به اندازه ΔI_C کاهش می یابد (چرا؟). یعنی:

$$I_{RE} \approx I_{C1} + I_{C2} = 2I_C$$

$$\Delta I_{RE} \approx \Delta I_{C1} + \Delta I_{C2} = \Delta I_C - \Delta I_C = 0$$

$$\Delta V_{RE} = \Delta I_{RE} \cdot R_E \approx 0$$

Single Ended¹
Differential Ended²



شکل ۸-۲ تجزیه مدار زوج تفاضلی به دو حالت الف- تفاضلی و ب- مشترک

این امر به مفهوم این است که: $v_e \approx 0$ و $i_{R_E} \approx 0$. یعنی برای بررسی مشخصات دینامیکی مدار، می

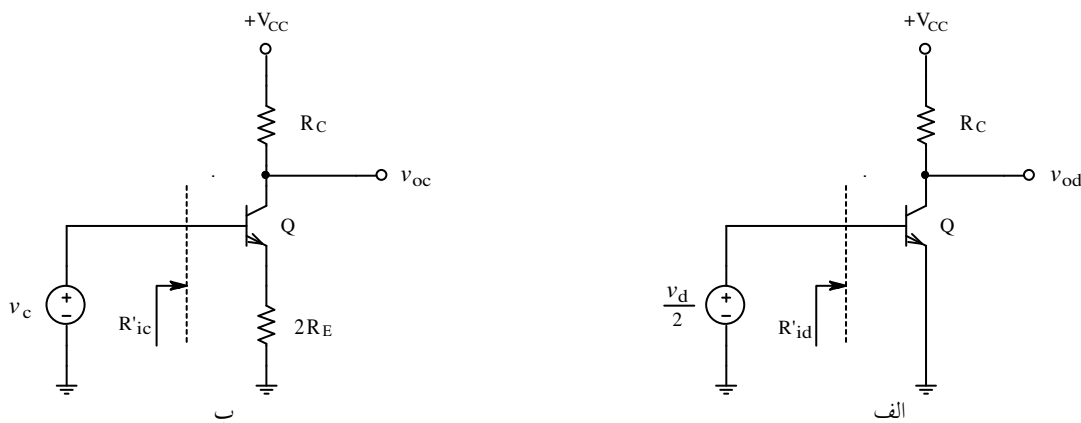
توان بجای مدار شکل ۸-۲ الف، از مدار شکل ۹-۲ الف استفاده کرد. همچنین در مدار شکل ۸-۲ ب،

بیس ها بهم و امیتر ها وصل هستند، بنابراین:

$$v_{BE1} = v_{BE2} \Rightarrow i_{C1} = i_{C2} \quad v_{CE1} = v_{CE2}$$

یعنی این مدار مثل دو مدار امیتر مشترک، که با هم موازی بسته شده اند، عمل می کند. در نتیجه می

توان آنرا بصورت مدار شکل ۹-۲ ب در نظر گرفت.



شکل ۹-۲ نیم شاخه تقویت کننده تفاضلی در حالت: الف- تفاضلی و ب- مشترک

محاسبه مشخصات مدار در حالت تفاضلی: از روی شکل ۹-۲ الف:

$$R'_{id} = r_{\pi} = (\beta + 1) \cdot r_e$$

$$R_{id} = 2R'_{id} = 2r_{\pi} \approx 2\beta r_e \quad (16-2)$$

$$A_{vd} \equiv \frac{v_{od}}{v_d} = -\frac{1}{2} g_m R_{od} \approx -\frac{R_C}{2r_e} \quad (17-2)$$

$$A_{vd} \approx -\frac{1}{2} g_m R_C = -\frac{1}{2} \cdot \frac{I_C \cdot R_C}{n \cdot V_T} = -20V_{RC} \quad \text{با فرض } n \cdot V_T = 25mV$$

این رابطه بیان می دارد که برای بهره ولتاژ فقط مقدار افت ولتاژ بر روی مقاومت کلکتور در نقطه کار مهم است.

محاسبه مشخصات مدار در حالت مشترک: از روی شکل ۹-۲ ب:

$$R'_{ic} = r_{\pi} + 2(\beta + 1)R_E = (\beta + 1) \cdot (r_e + 2R_E) \approx 2\beta R_E$$

$$R_{ic} = R'_{ic}/2 \approx \beta R_E \quad (18-2)$$

$$A_{vc} \approx -\frac{R_C}{r_e + 2R_E} \approx -\frac{R_C}{2R_E} \quad (19-2)$$

محاسبه مقاومت خروجی: چون برای محاسبه مقاومت خروجی، منابع ورودی را صفر کرده یک

سیگنال از خروجی به مدار اعمال می کنیم، مدارهای شکل های ۲-۸، ۲-۹ الف و ب از این جهت

معادل خواهند بود. بنابراین مقاومت خروجی برای حالت تفاضلی و مشترک یکسان بوده، برابر است با:

$$R_{oc} = R_{od} \approx 2r_o \parallel R_C \approx R_C \quad (20-2)$$

(چرا؟)

تذکره: در بررسی های فوق $V_A \rightarrow \infty$ و در نتیجه $r_o \rightarrow \infty$ و $\beta \gg 1$ در نظر گرفته شده است. این امر باعث ایجاد خطای محاسباتی می شود که در اکثر مدار های واقعی قابل اغماض است. برای محاسبه دقیق مدار می توانید به پیوست ۱-۲ مراجعه نمایید.

اگر در مدار شکل ۷-۲ خروجی را تفاضلی بگیریم، در محاسبه مقاومت ورودی تغییری حاصل نمی شود (چرا؟). بهره و مقاومت خروجی از روابط زیر بدست می آیند (چرا؟).

$$|A_{vd}| = g_m R_C \approx \frac{R_C}{r_e} \approx 40V_{RC} \quad (21-2)$$

$$A_{vc} = 0 \quad (22-2)$$

$$R_{oc} = R_{od} = 2R_C \quad (23-2)$$

حال بر گردیم سر دما سنج خودمان. اگر این دما سنج را بکمک مدار شکل ۵-۲ بسازیم و بجای v_s حسگر دما را قرار دهیم:

$$A_{vd} = 40V_{RC} \quad \text{از (21-2):}$$

$$A_{vd} = 400 \quad \text{و از خواسته های مسئله:}$$

$$V_{RC} = 10V \quad \text{نتیجه می شود:}$$

از آن جایی که $-2V \leq V_m \leq 2V$ می تواند باشد، باید:

$$V_{CE} \geq \frac{V_{\max}}{2} + V_{CEsat} = 1V + 0.3V = 1.3V$$

$$V_{CC} \geq V_{RC} + V_{CE} - V_{BE} = 10V + 1.3V - 0.7V = 10.6V \quad \text{و در نتیجه:}$$

باشد (چرا؟). بنابراین مثلاً $V_{CC} = V_{EE} = 12V$ انتخاب می شود و از آنجا:

$$\left. \begin{aligned} I_{RE} \approx 2I_{RC} = 2I_C \\ V_{RE} = V_{EE} - V_{BE} \end{aligned} \right\} \Rightarrow R_E = \frac{V_{RE}}{I_{RE}} = \frac{V_{EE} - V_{BE}}{2I_C}$$

توجه شود که در این مدار مقادیر R_E و R_C مهم نیستند، بلکه فقط نسبت آنها (چرا؟). برای این که مقدار R_m در میزان بهره اثر قابل ملاحظه ای نداشته باشد، باید: $R_C \ll R_m$ باشد. از طرف دیگر هر قدر R_C و در نتیجه R_E کوچکتر انتخاب شوند، مصرف باتری بیشتر می شود. با توجه به این که ولت مترهای امروزی معمولاً دارای مقاومت داخلی $R_m \geq 10M\Omega$ هستند، انتخاب $I_C = 100\mu A$ و در نتیجه:

$$R_{C1} = R_{C2} = \frac{V_{RC}}{I_C} = \frac{10V}{0.1mA} = 100k\Omega$$

$$R_E = \frac{V_{EE} - V_{BE}}{2I_C} = \frac{12V - 0.7V}{0.2mA} = 56.5k\Omega$$

می تواند انتخاب خوبی باشد (مقاومت های استاندارد: $100k\Omega$ و $56k\Omega$).

این مدار خواسته های مسئله را برآورده می سازد ($A_v = 400$)، و عیوب مدار امیتر مشترک ساده را

ندارد، زیرا:

- منبع ورودی شناور نیست
- شناور بودن بار در این مدار عیب به حساب نمی آید
- برخلاف مدار شکل ۲-۳، تغییر V_{CC} (تا زمانی که تقویت کننده به مرز اشباع نرود، مثلاً در این مثال $V_{CC} > 11V$) هیچگونه تأثیری بر روی کارکرد مدار ندارد. تغییر V_{EE} فقط بر روی A_v تأثیر می گذارد. بطوری که:

$$\frac{\Delta V_O}{\Delta V_{CC}} = 0, \quad \frac{\Delta A_v / A_v}{\Delta V_{CC} / V_{CC}} = 0, \quad \frac{\Delta V_O}{\Delta V_{EE}} = 0, \quad \frac{\Delta A_v / A_v}{\Delta V_{EE} / V_{EE}} \approx 1$$

(چرا؟). یعنی مثلاً با تغییر ده درصدی V_{EE} ، بهره مدار نیز ۱۰٪ تغییر می کند، که

معادل با همان مقدار تغییر در مدار شکل ۲-۳ است. ولی این تغییر V_{EE} تأثیری

روی V_o ندارد، در صورتی که در مدار شکل ۲-۳، با توجه به مقدار β ،

مقاومتها و سیگنال ورودی، خطای اندازه گیری می تواند $\infty\%$ نیز بشود! (چرا؟)

- حسن اصلی این مدار در پایداری حرارتی آن است. در این مدار چون دما، بر

روی هر دو ترانزیستور یکسان اثر می کند، این اثر در خروجی خنثی می شود.

$$\text{از (۲-۲۲): } (A_{vc} = 0)$$

- بنابراین تغییر دما فقط روی I_C و در نتیجه A_v تأثیر می گذارد که مقدار آن هم

$$\frac{\Delta V_o}{\Delta T} = 0, \quad \frac{\Delta A_v / A_v}{\Delta T} \approx \frac{0.015\%}{^\circ C}$$

بسیار ناچیز است^۱. بطوری که:

- بالاخره ایمنی این مدار در مقابل نویز خارجی بسیار بالاست. زیرا بعلت این که

نویز خارجی به هر دو ورودی تقویت کننده بصورت مشترک ظاهر می شود و

$A_{vc} = 0$ است، در خروجی اثر آن حذف می شود. بنابراین در حالت ایده آل:

$$S / N = \infty \equiv \infty \text{ dB}$$

^۱ برای اثبات این مطلب به پیوست ۲-۲ مراجعه نمایید.

۲-۴ حذف حالت مشترک

همانطور که دیدیم در عمل معمولاً سیگنال اصلی در بین دو ورودی تقویت کننده تفاضلی قرار می گیرد و تغییرات ناخواسته (اثر دما، نویز) بصورت حالت مشترک به تقویت کننده اعمال می شود. به همین دلیل نسبت بهره تفاضلی به بهره مشترک به عنوان معیاری برای کیفیت تقویت کننده به حساب می آید. این نسبت را ضریب حذف حالت مشترک^۱ می نامند. بنا به تعریف:

$$CMRR = \left| \frac{A_{vd}}{A_{vc}} \right| \quad (۲-۲۴ \text{ الف})$$

$$CMRR[dB] = 20 \log \left| \frac{A_{vd}}{A_{vc}} \right| \quad (۲-۲۴ \text{ ب})$$

اگر خروجی را تفاضلی بگیریم، در حالت ایده آل - همانطور که در بخش قبل دیدیم - $CMRR \rightarrow \infty$. ولی در عمل اولاً به واسطه یکسان نبودن کامل مشخصات ترانزیستورها و داشتن تolerانس مقاومتها، سیگنال دو خروجی کاملاً یکسان نبوده و در نتیجه: $A_{vc} \neq 0$ به عبارت دیگر $CMRR$ مقداری محدود خواهد بود. ثانیاً اکثراً در طبقه تفاضلی از خروجی تک انتهای استفاده می شود. در این صورت با فرض ایده آل بودن عناصر:

$$|A_{vd}| \approx \frac{R_C}{2r_e} \quad \text{از (۲-۱۷)}$$

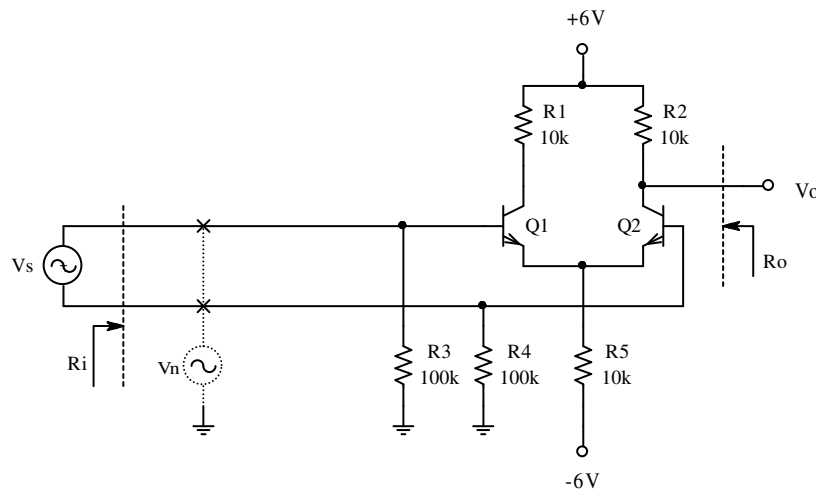
$$|A_{vc}| \approx \frac{R_C}{2R_E} \quad \text{و از (۲-۱۹)}$$

در نتیجه:

^۱ CMRR: Common Mode Rejection Ratio

$$CMRR = \left| \frac{A_{vd}}{A_{vc}} \right| \approx \frac{R_E}{r_e} \quad (25-2)$$

مثال ۲-۲ با فرض $\beta = 200$ مشخصات مدار شکل ۱۰-۲ را بدست آورید.



شکل ۱۰-۲ مدار مثال ۲-۲

حل:

الف- ابتدا جریان نقطه کار را بدست می آوریم. با فرض این که از افت ولتاژ بر روی مقاومت‌های

بیس صرف نظر کنیم:

$$I_C \approx \frac{V_{EE} - V_{BE}}{2R_E} = \frac{6V - 0.7V}{20k\Omega} = 265\mu A \approx 0.26mA$$

اگر جواب دقیقتر مد نظر باشد، باید افت ولتاژ بر روی مقاومت‌های $R3$ و $R4$ را هم در نظر بگیریم. در

نتیجه:

$$\left. \begin{aligned} I_B = I_{B1} = I_{B2} = \frac{I_C}{\beta} &\approx \frac{0.26\mu A}{200} \\ V_{R_B} = I_B \cdot R_B &\approx 0.13V \end{aligned} \right\} \Rightarrow I_C \approx \frac{6V - 0.7V - 0.13V}{20k\Omega} \approx 258\mu A$$

حل مسئله را با جریان کلکتور تقریبی ادامه می دهیم. جوابهای دقیق (شبه سازی شده) داخل پرانتز نوشته شده اند.

$$V_{CE} = V_{CC} - I_C \cdot R_C + V_E = 6V - 10k\Omega \times 0.26mA + 0.7V = 4.1V \quad (4.26V)$$

ب- بدست آوردن پارامترهای ترانزیستور (چون جز β سایر پارامترها ذکر نشده اند، مقادیر پیش

فرض یعنی $V_A \rightarrow \infty$ و $n \cdot V_T = 25mV$):

$$r_e \approx \frac{n \cdot V_T}{I_C} = \frac{25mV}{0.26mA} \approx 100\Omega, \quad r_o \approx \frac{V_A}{I_C} \rightarrow \infty$$

پ- بدست آوردن مشخصات مدار:

$$|A_{vd}| \approx \frac{R_C}{2r_e} = \frac{10k}{2 \times 100\Omega} = 50 \quad (49.47)$$

$$|A_{vc}| \approx \frac{R_C}{2R_E} = \frac{10k}{2 \times 10k} = 0.5 \quad (0.495)$$

$$R_{id} \approx 2R_B \parallel 2\beta r_e = 200k\Omega \parallel 2 \times 200 \times 100\Omega \approx 33.33k\Omega \quad (33.48k\Omega)$$

$$R_{ic} \approx \frac{1}{2}(R_B \parallel 2\beta R_E) = \frac{1}{2}(100k \parallel 2 \times 200 \times 10k) \approx 48.78k\Omega \quad (48.79k\Omega)$$

$$R_{od} = R_{oc} \approx R_C = 10k\Omega \quad (10k\Omega)$$

$$CMRR = |A_{vd}/A_{vc}| \approx 100 \equiv 40dB \quad (99.94)$$

مفهوم $CMRR = 100$ یعنی این که اگر فرضاً دامنه سیگنال $V_s = 1mV$ و دامنه نویز $V_n = 10mV$

باشد، ولتاژ خروجی:

$$v_o = A_{vd} \cdot v_s + A_{vc} \cdot v_n = 50mV \cdot \sin \omega_s t + 5mV \cdot \sin \omega_n t$$

خواهد بود. به عبارت دیگر:

$$\left. \begin{array}{l} (S/N)_i = -20dB \\ (S/N)_o = +20dB \end{array} \right\} \Rightarrow \frac{(S/N)_o}{(S/N)_i} = 40dB$$

تغییرات ولتاژ خروجی بر اثر تغییرات دما را هم می توان مانند اثر نویز در نظر گرفت، زیرا دما بر روی V_{BE} هر دو ترانزیستور بطور یکسان اثر می کند. مثلاً بر اثر افزایش $\Delta T = 5^\circ C$ ، ولتاژ بیس - امیتر هر ترانزیستور فرضاً $\Delta V_{BE} = -10mV$ تغییر می کند. این امر باعث افزایش مجموع جریان امیتر ترانزیستورها به اندازه $\Delta I_{RE} \approx -\Delta V_{BE}/R_E = 10mV/10k\Omega = 1\mu A$ ، بعبارت دیگر $\Delta I_C = 0.5\mu A$ و در نتیجه $\Delta V_o = 5mV$ می گردد. یعنی تغییرات دما با ضریب A_{Vc} در خروجی ظاهر می شود. از این مثال نتیجه می گیریم که هر قدر $CMRR$ بزرگتر باشد، مقاومت مدار در مقابل نویز خارجی و پایداری حرارتی بیشتر می شود.

از رابطه (۲-۲۵) نتیجه می شود که برای بالا بردن $CMRR$ باید R_E را بزرگ انتخاب کرد. ولی:

$$CMRR = \frac{R_E}{r_e} = \frac{(V_{EE} - V_{BE})/I_E}{n \cdot V_T / I_C} \approx \frac{V_{EE} - V_{BE}}{2 \cdot n \cdot V_T} \approx \frac{V_{EE} - V_{BE}}{50mV} \quad (2-26)$$

چون R_E و r_e هر دو تابعی از I_E هستند، r_e به R_E وابسته بوده، با زیاد شدن R_E ، r_e هم بزرگ می شود. بنابراین زیاد شدن R_E به تنهایی کمکی به بزرگ شدن $CMRR$ نمی کند.

از رابطه (۲-۲۶) نتیجه می گیریم که چون $V_{BE} \approx const.$ ، هر قدر V_{EE} بزرگتر باشد، $CMRR$ نیز بیشتر می شود. بنابراین اگر مثلاً در مداری به $CMRR \geq 60 dB$ نیاز باشد:

$$60 dB \equiv 1000, \quad CMRR \approx V_{EE} / 50mV \geq 1000 \Rightarrow V_{EE} \geq 50V$$

یا اگر $CMRR \geq 80 dB$ مطلوب باشد، باید $V_{EE} \geq 500V$ انتخاب شود! در عمل مدارهایی نیز وجود دارد که برای آنها $CMRR > 120 dB$ ، یعنی اگر بخواهیم از مدار شکل ۲-۱۰ برای این منظور استفاده کنیم، باید $V_{EE} > 50kV$ باشد! توجه کنید که این مقادیر با فرض ایده آل بودن عناصر به دست آمده اند.

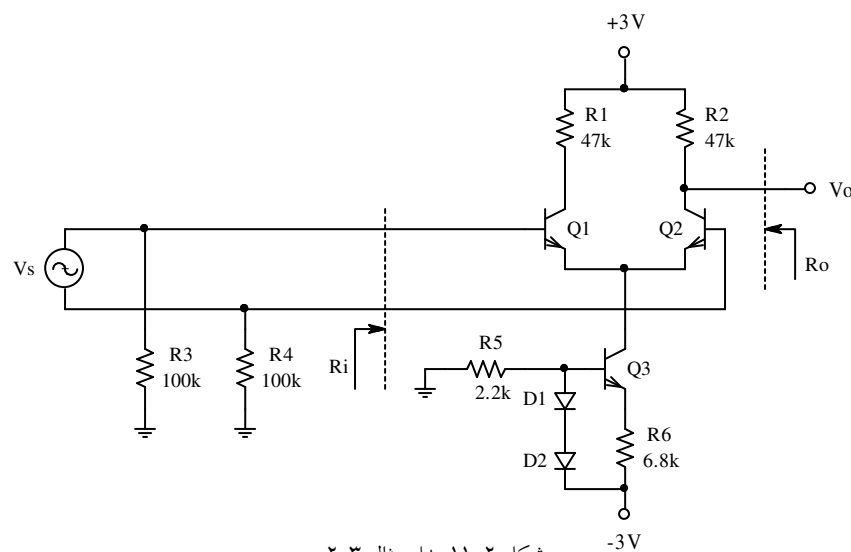
در صورتی که همانطور که ذکر شد، در مدارهای واقعی مقدار $CMRR$ به مراتب کمتر از آنی است که توسط رابطه (۲-۲۵) محاسبه می شود. پس راه حل فائق آمدن بر این معضل چیست؟ چگونه می توان با ولتاژهای چند ولتی به $CMRR > 60 \text{ dB}$ یا حتی $CMRR > 120 \text{ dB}$ دست یافت؟ برای این منظور راه حل های گوناگونی وجود دارد، که در عمل از ترکیبی از آنها استفاده می شود. اکنون می خواهیم یکی از این پیشنهاد ها را بررسی نماییم.

از رابطه (۲-۲۵) نتیجه می شود که وابستگی r_e به R_E از طریق I_E به عبارت دیگر I_C است. بنابراین اگر بتوان کاری کرد که در عین حال این که I_E (I_C) به اندازه کافی بزرگ است - با یک ولتاژ محدود - R_E بتواند خیلی بزرگ باشد، به راه حل مطلوب دست یافته ایم.

همانطور که می دانیم یک منبع جریان یک دو قطبی است - که در حالت ایده آل - با افت ولتاژ صفر و مقاومت بینهایت می تواند یک جریان مشخصی را تولید نماید. بنابراین اگر در طبقه تفاضلی بجای R_E از یک منبع جریان استفاده کنیم، می توان به خواسته های مسئله دست یافت.

مثال ۲-۳ با فرض مشابه بودن ترانزیستور ها با مشخصات: $V_D = V_{BE} = 0.7V$ ، $\beta_F = 250$ و

$V_A = 100$ مشخصات مدار شکل ۲-۱۱ را بدست آورید.



شکل ۲-۱۱ مدار مثال ۲-۳

حل:

الف- بایاسینگ مدار:

$$\beta_{DC} \approx \beta_{AC} \approx \beta_F \approx 250 \quad (252)$$

$$I_D \approx \frac{V_{EE} - 2V_D}{R_5} \approx (3V - 2 \times 0.7V) / 2.2k \approx 0.73mA \quad (727\mu A)$$

$$I_{C3} \approx \frac{2V_D - V_{BE}}{R_6} = \frac{0.7V}{6.8k} \approx 0.1mA \quad (103\mu A)$$

$$I_{C1} = I_{C2} = \frac{1}{2} I_{C3} \approx 50\mu A \quad (51.1\mu A)$$

$$V_{CE1} = V_{CE2} = V_{CE} = V_{CC} - I_C R_C + V_{BE} \quad :V_{R3} = V_{R4} \approx 0 \text{ با فرض}$$

$$V_{CE} = 3V - 50\mu A \times 47k + 0.7V = 1.35V \quad (1.28V)$$

توجه کنید که در این مدار - تا زمانی که ترانزیستورها در ناحیه فعال باقی بمانند، از اثر ارلی بتوان صرف نظر کرد و $V_D = V_{BE} = Const.$ فرض شوند - مقادیر $R_B = R_3 = R_4$ ، V_{CC} و V_{EE} هیچ نقشی در نحوه کارکرد مدار ندارند. و این یکی دیگر از محسنات این مدار است. یعنی عدم وابستگی به منابع تغذیه و مقاومتهای بایاسینگ خارجی مدار.

ب- محاسبه پارامترهای دیودها و ترانزیستورها:

$$r_{d1} = r_{d2} = r_d = n \cdot V_T / I_D = 25mV / 0.73mA \approx 34.2\Omega \quad (34.4\Omega)$$

$$r_{e1} = r_{e2} = r_e \approx n \cdot V_T / I_C \approx 25mV / 50\mu A = 500\Omega$$

$$r_{\pi1} = r_{\pi2} = r_{\pi} \approx \beta \cdot r_e \approx 250 \times 500\Omega = 125k\Omega \quad (123k\Omega)$$

$$g_{m1} = g_{m2} = g_m \approx 1/r_e \approx 1/500\Omega \approx 2mA/V \quad (2.04mA/V)$$

$$r_{o1} = r_{o2} = r_o = (V_A + V_{CB}) / I_C \approx 100V / 50\mu A = 2M\Omega \quad (1.97M\Omega)$$

$$r_{e3} \approx n \cdot V_T / I_{C3} = 25mV / 0.1mA = 250 \Omega$$

$$r_{\pi3} \approx \beta \cdot r_{e3} \approx 250 \times 250 \Omega = 62.5 k\Omega \quad (61.5k\Omega)$$

$$g_{m3} \approx 1/r_{e3} \approx 1/250 \Omega = 4 mA/V \quad (4.1mA/V)$$

$$r_{o3} \approx V_A / I_{C3} \approx 100V / 0.1mA = 1M\Omega \quad (984k\Omega)$$

از آن جایی که منبع جریان جانشین R_E شده است، باید بجای R_E مقاومت خروجی منبع جریان

(R_{o3}) را قرار دهیم. با توجه به این که $r_{d1} + r_{d2} \ll r_{\pi3}$ است:

$$R_E = R_{o3} \approx (1 + g_{m3} (R_6 \parallel r_{\pi3})) r_{o3}$$

$$R_E \approx (1 + 4 mA/V (6.8k\Omega \parallel 62.5k\Omega)) \times 1M\Omega \approx 25 M\Omega$$

پ- محاسبه مشخصات مدار:

$$R_{id} = 2 r_{\pi} = 2 \times 125k\Omega = 250 k\Omega \quad (246.4k\Omega)$$

$$R_{od} \approx R_2 \parallel 2r_{o2} \approx 47k\Omega \parallel 4M\Omega \approx 47 k\Omega \quad (46.45k\Omega)$$

$$A_{vd} = \frac{1}{2} g_m (R_C \parallel r_o) \approx \frac{1}{2} \times 2 mA/V \times 47 k\Omega = 47 \quad (246.87)$$

$$R_{ic} \approx \frac{1}{2} \beta (r_o \parallel 2R_E) = \frac{1}{2} \times 250 \times (2M \parallel (2 \times 25M)) \approx 250 M\Omega \quad (239.2M\Omega)$$

$$R_{oc} = R_{od} \approx 47 k\Omega \quad (46.45k\Omega)$$

$$A_{vc} \approx -R_C / 2R_E \approx -47k\Omega / (2 \times 25M\Omega) \approx -10^{-3} \quad (-0.817 \times 10^{-3})$$

$$CMRR = \left| \frac{A_{vd}}{A_{vc}} \right| \approx R_E / r_e \approx 25 M\Omega / 500\Omega = 50000 \approx 94 dB \quad (57382 \approx 95.18dB)$$

بنابراین با منابع تغذیه فقط ۳ ولتی، به ضریب حذف های حدود ۱۰۰ دی بی دست یافتیم (همانطور که ذکر شد مقادیر V_{CC} و V_{EE} نقش اساسی در $CMRR$ بازی نمی کنند).

۵-۲ محدوده های ولتاژ ورودی و خروجی

در مدار شکل ۱۱-۲ چون $I_{C1} = I_{C2} \approx I_{C3}/2 \approx Const.$ و مستقل از V_B است - تا زمانی که ترانزیستورها قطع یا اشباع نشوند - v_s را می توان بجای این که نسبت به زمین بایاس کرد، نسبت به ولتاژ دیگری سنجید! یعنی $R_{B1} = R3$ و $R_{B2} = R4$ را می توان (همزمان) به ولتاژی غیر از 0V هم وصل نمود. محدوده ای که این ولتاژ می تواند قبول کند، محدوده حالت مشترک^۱ نام دارد.

اگر $V_B = V_{B1} = V_{B2}$ را بالا ببریم تا زمانی که Q_1 و Q_2 اشباع نشده اند، مدار کار خود را درست انجام می دهد. برای مثال در مدار فوق:

$$V_{B_{max}} = V_{CC} - I_C R_C - V_{CE_{sat}} + V_{BE}$$

$$V_{B_{max}} \approx 3V - 50 \mu A \times 47 k\Omega - 0.3V + 0.7V \approx 1.1V \quad (1.08V)$$

اگر V_B را پایین بیاوریم، تا زمانی که Q_3 اشباع (Q_1 و Q_2 قطع) نشده است مدار کار خود را درست انجام می دهد. یعنی:

$$V_{B_{min}} = -V_{EE} + V_{R6} + V_{CE_{sat}} + V_{BE}$$

$$V_{B_{min}} \approx -3V + 0.7V + 0.3V + 0.7V \approx -1.3V \quad (-1.35V)$$

بنابراین $CMR \approx -1.3V \dots + 1.1V$ ، یعنی اگر بایاسینگ خارجی مدار از حدود ۳,۱- ولت تا ۱,۱+ ولت تغییر کند، تأثیری در مشخصات مدار نخواهد داشت. توجه کنید که CMR برای $v_s = 0$ تعریف شده

¹ CMR: (Input) Common Mode Range

است ولی برای $v_s \neq 0$ نیز صادق است، زیرا دامنه سیگنال ورودی از چند میلی ولت تجاوز نمی کند (چرا؟).

بالاخره محدوده ولتاژ خروجی را OVR ¹ و ماکزیمم دامنه خروجی سینوسی را OVS ² گویند. در

این مثال:

$$V_{o_{max}} \approx V_{CC} = 3V$$

$$V_{o_{min}} = -V_{BE} + V_{CE_{sat}} \approx -0.4V$$

$$OVR = -0.4 \dots + 3V$$

بنابراین:

$$V_{o_Q} = V_{CC} - I_C R_C = 3V - 50\mu A \times 47k\Omega = 0.65V$$

و چون:

$$V_{op}^+ = V_{o_{max}} - V_{o_Q} = 3V - 0.65V \approx 2.3V$$

$$V_{op}^- = V_{o_Q} - V_{o_{min}} = 0.65V - (-0.4V) \approx 1V$$

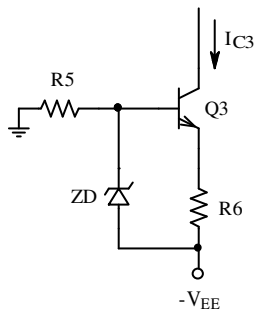
$$OVS = V_{op} = \min(V_{op}^+, V_{op}^-) \approx 1V \quad (2V_{pp})$$

OVR: Output Voltage Range¹
OVS: Output Voltage Swing²

۶-۲ منابع جریان

همانطور که در بخش ۴-۲ ملاحظه شد، استفاده از یک منبع جریان بجای مقاومت امیتر در طبقه تفاضلی، باعث بالا بردن کیفیت مدار می شود.

در عمل وقتی که تقویت کننده را با عناصر تکی^۱ می سازند، از مداری شبیه مدار شکل ۱۱-۲ استفاده می کنند. کیفیت این مدار به مقدار V_{R6} بستگی دارد، هر قدر این ولتاژ بیشتر باشد، پایداری حرارتی (کم بودن $\Delta I_C / \Delta T$) و $CMRR$ بهتر خواهد بود (چرا؟). به همین دلیل گاهی از مدارهای مشابه مدار شکل ۱۲-۲ استفاده می شود.



شکل ۱۲-۲ جانشینی دیودهای مدار شکل ۱۱-۲ با دیود زنر

در جایی که محدودیت V_{EE} وجود دارد ($V_{EE} > V_Z$) یا در ساخت آی سی^۲ که تولید ترانزیستورها ساده تر از ساخت دیود و مقاومت است، معمولاً از مدارهای استاندارد استفاده می شود، که به شرح چند نمونه از آنها می پردازیم.

۱-۶-۲ آینه جریان

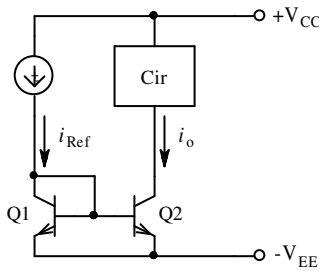
هر گاه بیس ترانزیستوری را به کلکتورش وصل کنیم، مانند یک دیود عمل می کند. (شکل ۱۳-۲) سه مدار شکل ۱۳-۲ با هم معادل بوده برای آنها: $V_{CE} = V_D$, $i_E = i_D$, $r_e \approx r_d$ (چرا؟).

¹ Discrete
² IC: Integrated Circuit

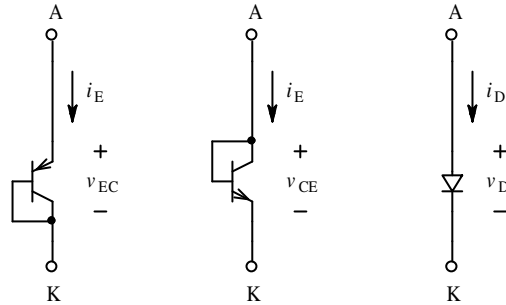
شکل ۲-۱۴ مدار یک آینه جریان^۱ را نمایش می دهد. Q_1 به عنوان یک دیود بسته شده است. i_{Ref}

جریان مرجع^۲ است که برای مثال می تواند به کمک یک مقاومت ساده تولید شود. در این صورت:

$$I_{Ref} = (V_{CC} + V_{EE} - V_{BE1}) / R$$



شکل ۲-۱۴ مدار پایه ای آینه جریان



شکل ۲-۱۳ ترانزیستور به عنوان دیود

Cir یک شبکه الکترونیکی است که در ساده ترین حالت خود می تواند یک مقاومت باشد. با فرض

مشابه بودن ترانزیستورها و در صورتی که از اثر ارلی صرف نظر شود:

$$v_{BE1} = v_{BE2} \rightarrow i_{C1} = i_{C2}$$

$$i_{Ref} = i_{C1} + i_{B1} + i_{B2} = i_{C1} \left(1 + \frac{2}{\beta}\right)$$

در نتیجه:

$$i_O = i_{C2} = i_{Ref} \frac{\beta}{\beta + 2} \quad (27-2)$$

$$i_O \approx i_{Ref} \cdot \left(1 - \frac{2}{\beta}\right) \approx i_{Ref} \quad \text{با فرض } \beta \gg 2$$

یعنی جریان خروجی، مشابه جریان مرجع است و به همین دلیل به این مدار آینه جریان گفته می شود.

اگر جریان مرجع ثابت باشد: $I_O = I_{Ref} = Const$ از خروجی Q_2 به عنوان یک منبع جریان می توان

استفاده کرد. (جانشین مدار شکل ۲-۱۲)

Current Mirror¹
Reference²

مزیت اصلی این مدار نسبت به مدار شکل ۲-۱۲، تعداد کمتر المانها، اشغال سطح کمتر سیلیسیم و کمتر بودن افت ولتاژ به روی منبع جریان است. مثلاً اگر $V_Z = 4.7V$ باشد حداقل ولتاژ مجاز منبع جریان $4/3$ ولت خواهد بود. در صورتی که حداقل ولتاژ مورد نیاز آینه جریان $0/3$ ولت است (چرا؟). گذشته از آن مدار دارای پایداری حرارتی بسیار خوبی است، زیرا تغییرات V_{BE} و I_S ، تاثیری روی I_O ندارد (چرا؟) تغییرات β نیز قابل اغماض است. مثلاً اگر در اثر افزایش دما، β از ۲۵۰ به ۳۰۰ افزایش یابد:

$$\Delta I_o = I_o (\beta_2) - I_o (\beta_1)$$

$$\Delta I_o = I_{Ref} \left(\frac{\beta_2}{\beta_2 + 2} - \frac{\beta_1}{\beta_1 + 2} \right) \quad \text{از (۲۷-۲):}$$

$$\frac{\Delta I_o}{I_o} \approx \frac{2(\beta_2 - \beta_1)}{\beta_2 \beta_1} = \frac{2(300 - 250)}{300 \times 250} \approx 0.13\% \quad \text{چون } \beta_1, \beta_2 \gg 1:$$

در صورتی که اثر ولتاژ ارلی قابل ملاحظه باشد:

$$I_o = I_{Ref} \frac{\beta_F}{\beta_F + 2} \left(1 + \frac{V_{CB}}{V_A} \right) \quad (۲۸-۲)$$

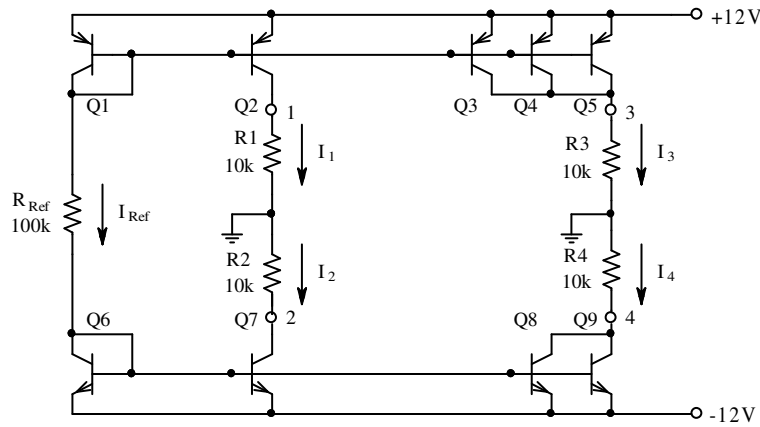
مقاومت خروجی منبع جریان:

$$R_o = r_o = \frac{V_A + V_{CB}}{I_o} \quad (۲۹-۲)$$

گاهی اوقات - مثلاً در تقویت کننده های چند طبقه - نیاز به چند منبع جریان است. این منابع را می توان بکمک یک مرجع جریان و چند آینه جریان ساخت.

مثال ۲-۴ مطلوب است محاسبه جریانها و مقاومت خروجی منابع مدار شکل ۲-۱۵. ترانزیستورها

مشابه و: $\beta_F = 25$ ، $V_A = 30V$ و $I_S = 10^{-15} A$ فرض شوند.



شکل ۲-۱۵ مدار مثال ۲-۴

حل: در صورتی که بتوان از اثر ارلی و β صرف نظر کرد (که در این مساله نمی توان!):

$$I_{Ref} \approx (V_{CC} + V_{EE} - 2V_{BE}) / R_{Ref} = (12V + 12V - 2 \times 0.7V) / 100k\Omega$$

$$I_1 \approx I_2 \approx I_{Ref} \approx 226 \mu A$$

$$I_3 \approx 3I_{Ref} \approx 678 \mu A$$

$$I_4 \approx 2I_{Ref} \approx 452 \mu A$$

$$R_{o1} \approx V_A / I_1 = 30V / 226 \mu A \approx 133 k\Omega$$

$$R_{o2} \approx R_{o1} \approx 133 k\Omega$$

$$R_{o3} \approx R_{o1} / 3 \approx 44 k\Omega$$

$$R_{o4} \approx R_{o1} / 2 \approx 66 k\Omega$$

چون در این مساله V_A و β_F مقادیر نسبتاً کوچکی دارند باید مساله را دقیقتر حل کرد. راه حل

فوق بصورت ذهنی حدود جوابها را مشخص می کند که برای بدست آوردن جوابهای دقیقتر می توان از

آنها استفاده کرد. اگر بخواهیم مقدار دقیق V_{BE} را محاسبه کنیم (برای تمام ترانزیستورهای pnp ، V_{BE}

ها با هم و برای تمام ترانزیستورهای npn هم V_{BE} ها با هم برابر و $V_{EB_p} \approx V_{BE_n}$ (چرا؟).

$$V_{EB_1} \approx nV_T \ln \frac{I_{C_1}}{I_S} \approx 25 \text{ mV} \ln \frac{226 \mu\text{A}}{10^{-15} \text{ A}} \approx 689 \text{ mV}$$

$$I_{Ref} \approx (24 \text{ V} - 2 \times 689 \text{ mV}) / 100 \text{ k}\Omega \approx 226.22 \mu\text{A} \approx 226 \mu\text{A}$$

بنابراین عملاً مقدار I_{Ref} همان مقداری می باشد که با مقدار فرضی $V_{BE} = 0.7 \text{ V}$ بدست آمده

است، و نیازی به اصلاح ندارد.

$$V_{R_1} \approx I_{Ref} \cdot R_1 = 226 \mu\text{A} \times 10 \text{ k}\Omega \approx 2.3 \text{ V}$$

$$V_{EC_2} = V_{CC} - V_{R_1} = 12 \text{ V} - 2.3 \text{ V} = 9.7 \text{ V}$$

$$V_{BC_2} = V_{EC_2} - V_{EB_2} \approx 9.7 \text{ V} - 0.7 \text{ V} = 9 \text{ V}$$

$$V_{BC_3} \approx 4.5 \text{ V}$$

به همین ترتیب:

$$V_{CB_7} \approx V_{BC_2} \approx 9 \text{ V}$$

به علت تقارن:

$$V_{CB_8} \approx 7 \text{ V}$$

و

$$-I_{Ref} = \beta_F I_{B_1} + I_{B_1} + I_{B_2} + I_{B_3} + I_{B_4} + I_{B_5}$$

از طرف دیگر:

$$I_{B_1} = -I_{Ref} / (\beta_F + 5)$$

یعنی:

$$I_1 = I_{C_2} = -\beta_F \cdot I_{B_1} \cdot \left(1 + \frac{V_{BC_2}}{V_A}\right) = \frac{\beta_F}{\beta_F + 5} \cdot \left(1 + \frac{V_{BC_2}}{V_A}\right) \cdot I_{Ref} \quad \text{طبق (۲۸-۲):}$$

$$I_1 = \frac{25}{25+5} \times \left(1 + \frac{9 \text{ V}}{30 \text{ V}}\right) \times 226 \mu\text{A} \approx 245 \mu\text{A} \quad (244.3)$$

$$I_3 = I_{C_3} + I_{C_4} + I_{C_5} = 3 \cdot I_{C_3}$$

$$I_3 = 3 \cdot I_{C_3} = 3 \cdot \frac{\beta_F}{\beta_F + 5} \cdot \left(1 + \frac{V_{BC_3}}{V_A}\right) \cdot I_{Ref} \approx 650 \mu\text{A} \quad (655.3)$$

به همین نحو:

$$I_2 = \frac{\beta_F}{\beta_F + 4} \left(1 + \frac{V_{CB7}}{V_A}\right) I_{Ref} \approx 253 \mu A \quad (252.2)$$

$$I_4 = 2 \frac{\beta_F}{\beta_F + 4} \left(1 + \frac{V_{CB8}}{V_A}\right) I_{Ref} \approx 480 \mu A \quad (475.3)$$

از (۲-۲۹):

$$R_{o1} = r_{o2} = \frac{V_A + V_{BC2}}{I_1} \approx 159.2 k\Omega \quad (159)$$

$$R_{o2} = r_{o7} = \frac{V_A + V_{CB7}}{I_2} \approx 154.1 k\Omega \quad (154)$$

$$R_{o3} = r_{o3} \parallel r_{o4} \parallel r_{o5} = \frac{r_{o3}}{3} = \frac{V_A + V_{BC3}}{I_3} \approx 52.3 k\Omega \quad (53)$$

$$R_{o4} = r_{o8} \parallel r_{o9} = \frac{r_{o8}}{2} = \frac{V_A + V_{CB8}}{I_4} \approx 77.1 k\Omega \quad (77)$$

تذکر ۱ چنانچه ملاحظه می شود - با وجود این که مساله تقریباً غیر متعارف است (β و V_A بیش

از حد معمول کوچک) - حداکثر خطاهای مقادارهای تخمینی، برای جریانها حدود ۱۰٪ و برای

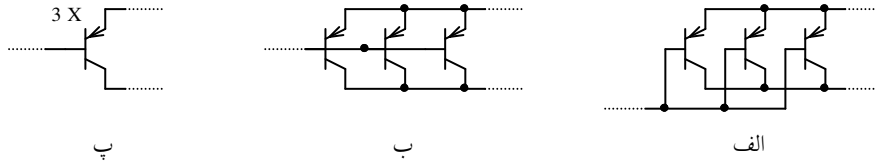
مقاومت‌های خروجی حدود ۱۶٪ می باشند.

تذکر ۲ اکثراً برای سادگی در رسم مدار، بجای استفاده از شکل ۲-۱۶ الف برای نمایش

ترانزیستورهایی که باهم موازی شده اند، از نحوه نمایش شکل ۲-۱۶ ب استفاده می کنند. در ضمن

چون در ترانزیستور I_S متناسب با سطح لایه بیس - امیتر است، در آی سی ها به جای موازی کردن

ترانزیستورها، از یک ترانزیستور با سطح بیشتر استفاده می کنند. این مطلب به صورت شکل ۱۶-۲ پ بیان می شود.



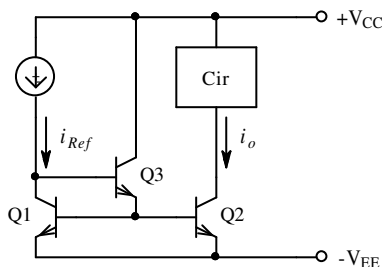
شکل ۱۶-۲ موازی بستن چند ترانزیستور: الف- نحوه اتصال پایه ها، ب- نمایش ساده تر و پ- نمایش معادل

۲-۶-۲ بهبود مشخصات منبع جریان

همانطور که مشاهده شد، یکی از محاسن آینه جریان در سادگی مدار و نیاز به ولتاژ پایین آن است. در عوض برای β های کم، وابستگی جریان خروجی به مقدار β زیاد است، بخصوص هرچه تعداد منابع جریانی که توسط جریان مرجع کنترل می شوند بیشتر باشد، این امر محسوس تر است. (ر.ک به مثال ۲-۴، $I_o = \beta / (\beta + n) I_{Ref}$ ، n تعداد بیس هایی که بهم وصل می شوند).

علاوه بر آن مقاومت خروجی منبع جریان - در صورت کوچک بودن ولتاژ ارلی - کم خواهد بود. در صورت نیاز به رفع معایب فوق، می توان از مدارهای پیشنهادی زیر استفاده کرد.

مدار شکل ۱۷-۲ یک آینه جریان بهبود یافته را برای کم



شکل ۱۷-۲ آینه جریان بهبود یافته

کردن اثر β بر روی جریان خروجی، نمایش می دهد. این مدار در حقیقت همان مدار شکل ۱۴-۲ است که توسط یک کلکتور مشترک (Q_3) اثر جریانهای بیس ها بر روی جریان مرجع $1/\beta$

کمتر می شود. بنابراین در این مدار:

$$I_{Ref} = I_{C1} + \frac{I_{B1} + I_{B2}}{\beta_3 + 1}, \quad V_A \gg V_{CB} \Rightarrow \beta_1 \approx \beta_2 \approx \beta_3 \approx \beta_F = \beta, \quad I_o \approx I_{C1}$$

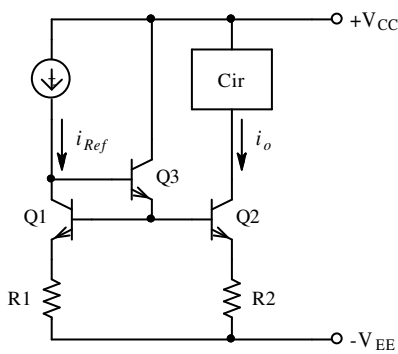
در نتیجه:

$$I_o = \frac{\beta^2 + \beta}{\beta^2 + \beta + 2} I_{Ref} \approx \left(1 - \frac{2}{\beta^2}\right) I_{Ref} \quad (30-2)$$

$$R_o = r_{o2} \quad (31-2)$$

چنان که مشاهده می شود، وابستگی این مدار نسبت به β به مراتب کمتر از مدار آینه جریان

معمولی است. سایر مشخصات مانند همان مدار می باشد.



شکل ۱۸-۲ منبع جریان با مقاومت‌های امیتر

با اضافه کردن مقاومت در امیتر ترانزیستورها می توان

کیفیت و انعطاف پذیری مدار را بیشتر کرد. در این مدار در

صورتی که $R1 = R2 \leq r_{\pi 1}$ انتخاب شود و $V_A \gg V_{CB}$

باشد، $I_{C2} \approx I_{C1}$ خواهد بود. برای محاسبه مقاومت خروجی

مدار، مقاومت دیده شده از بیس $Q2$ به خارج را $R_B = \frac{v_x}{i_x}$

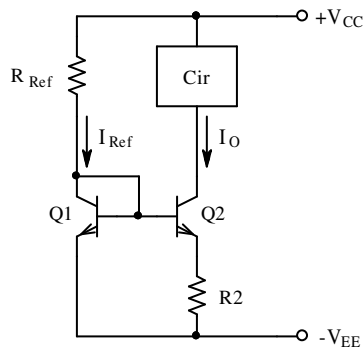
می نامیم. در این صورت $v_x = v_{b1} \approx (r_{\pi 1} + \beta_1 \cdot R1) \cdot i_{b1}$ و $i_x = i_{e3} + i_{b1} \approx i_{e3} \approx \beta_1 \cdot \beta_3 \cdot i_{b1}$ در

نتیجه $R_B \approx \frac{r_{e1} + R1}{\beta_3} \ll r_{\pi 2}$ بوده می توان $R_B \approx 0$ فرض کرد. بنابراین:

$$i_o \approx i_{Ref} \quad (32-2)$$

$$R_o \approx r_{o2} \cdot \left(1 + g_{m2} (r_{\pi 2} \parallel R2)\right) \quad (33-2)$$

مدار شکل ۱۹-۲ که در حقیقت همان مدار شکل ۱۸-۲ با $R1 = 0$ می باشد، به منبع جریان ویدلار^۱ مشهور است. از این مدار معمولاً موقعی استفاده می شود که نیاز به منابع جریان با مقادیر کم باشد. برای مدارهایی که قبلاً ذکر شد، R_{Ref} ممکن است در حد غیر معقولی (بخصوص در آی سی سازی) بزرگ



شکل ۱۹-۲ منبع جریان ویدلار

شود. مثلاً در مدار شکل ۱۴-۲ (به عبارت دیگر ۱۵-۲) برای

$\pm V_{CC} = \pm 12V$ و $I_O = 1 \mu A$ ، باید $R_{Ref} \approx 24 M\Omega$ باشد

(چرا؟). در صورتی که اگر از مدار ویدلار استفاده شود، این

مقاومت می تواند به مراتب کوچکتر انتخاب شود (ر ک به مثال

۵-۲).

با فرض مشابه بودن ترانزیستورها و $\beta \gg 1$ در مدار شکل ۱۹-۲:

$$I_{C1} \approx I_{Ref} = (V_{CC} - V_{BE1} + V_{EE}) / R_{Ref} \quad \text{داریم:}$$

$$V_{BE1} = nV_T \ln(I_{C1} / I_S) \quad \text{همچنین:}$$

$$V_{BE2} = nV_T \ln(I_{C2} / I_S) \quad \text{و:}$$

$$V_{BE1} - V_{BE2} - I_{E2} \cdot R2 = 0 \quad \text{KVL در حلقه امیترها نتیجه می دهد:}$$

$$n \cdot V_T \cdot \ln(I_{C1} / I_{C2}) = I_{C2} \cdot R2 \quad (۳۳-۲)$$

$$R_o \approx (1 + g_m(r_\pi \parallel R_E)) r_o \quad (۳۴-۲)$$

در رابطه (۳۳-۲) اگر $R2$ و $I_{C1} \approx I_{Ref}$ معلوم و $I_O = I_{C2}$ مجهول باشد، این معادله غیر جبری را

می توان به روش سعی و خطا حل کرد. در اکثر موارد (طراحی)، $I_O = I_{C2}$ مطلوب (معلوم) و $R2$

مجهول است. در این صورت از (۳۳-۲):

¹Widlar

$$R2 = \frac{n \cdot V_T \cdot \ln(I_{C1} / I_{C2})}{I_{C2}} \approx \frac{60mV}{I_O} \cdot \log\left(\frac{I_{Ref}}{I_O}\right) \quad (35-2)$$

مثال ۲-۵ می خواهیم در یک قسمت از یک آی سی یک منبع جریان برای $I_O = 1\mu A$ طرح نماییم.

در طرح خود یک بار از آینه جریان معمولی و یک بار از مدار ویدلار استفاده کرده مشخصات آنها را با هم مقایسه کنید. سطح اشغال شده توسط مقاومتها و مقاومت خروجی مدار را بدست آورید.

$$V_A = 100V, \pm V_{CC} = \pm 12V \text{ و سطح لازم برای مقاومت } A/R = 1\mu m^2 / k\Omega, \text{ فرض شوند.}$$

حل: آینه جریان پایه در حقیقت همان مدار شکل ۲-۱۹ به ازای $R2 = 0$ است. بنابراین:

$$I_O \approx I_{Ref} = \frac{V_{CC} - V_{BE} - (-V_{CC})}{R_{Ref}} \approx \frac{2V_{CC}}{R_{Ref}}$$

$$R_{Ref} \approx \frac{2V_{CC}}{I_O} = \frac{24V}{1\mu A} = 24M\Omega$$

$$R_o = r_o \approx \frac{V_A}{I_O} = \frac{100V}{1\mu A} = 100M\Omega$$

$$A = R_{Ref} \cdot 1\mu m^2 / k\Omega = 24000\mu m^2$$

برای مدار ویدلار - چنان که محدودیت توان مصرفی نداشته باشیم - در شکل ۲-۱۹ مثلاً

$I_{Ref} = 1mA$ انتخاب می شود. بنابراین:

$$R_{Ref} \approx \frac{2V_{CC}}{I_O} = \frac{24V}{1mA} = 24k\Omega$$

$$R2 \approx \frac{60mV}{I_O} \cdot \log\left(\frac{I_{Ref}}{I_O}\right) \approx \frac{60mV}{1\mu A} \cdot \log\left(\frac{1mA}{1\mu A}\right) \approx 180k\Omega \quad \text{از (35-2):}$$

$$R_o \approx (1 + g_m(r_\pi \parallel R_E)) r_o \quad \text{از (34-2):}$$

$$R_o \approx (1 + 40\mu A / V \times (2.5M\Omega \parallel 180k\Omega)) \times 100M\Omega \approx 770M\Omega$$

$$A = (R_{Ref} + R_2) \cdot 1\mu m^2 / k\Omega \approx (24 + 180)\mu m^2 \approx 200\mu m^2$$

چنان که ملاحظه می شود در این مدار سطح اشغال شده توسط مقاومتها حدود ۱۲۰ برابر کمتر از مدار پایه و مقاومت خروجی آن حدود ۸ برابر بیشتر است. این بهبود مدار به قیمت افزایش توان مصرفی در حدود $\Delta P \approx 24mW$ حاصل می شود. با انتخاب $I_{Ref} = 100\mu A$ مقادیر فوق به: $R_{Ref} \approx 240k\Omega$ ، $R_2 \approx 120k\Omega$ ، $R_o \approx 560M\Omega$ ، $A \approx 360\mu m^2$ و $\Delta P \approx 2.4mW$ تغییر خواهند کرد. بنابراین در مسایل مختلف مقدار I_{Ref} با توجه به سایر شرایط انتخاب می شود.

مدار شکل ۲-۲۰ یکی دیگر از مدارهای استاندارد را نمایش می دهد. این مدار به آینه جریان ویلسون^۱ موسوم است. در این مدار با فرض مشابه بودن ترانزیستورها و $V_A \gg V_{CB}$:

$$I_{Ref} = (V_{CC} - V_{BE_2} - V_{BE_3} + V_{EE}) / R_{Ref}$$

$$I_O = \frac{\beta^2 + 2\beta}{\beta^2 + 2\beta + 2} I_{Ref} \approx \left(1 - \frac{2}{\beta^2}\right) \cdot I_{Ref} \quad (36-2)$$

$$R_o \approx (1 + \beta/2) \cdot r_o + r_e / 2 \approx (\beta/2) r_o \quad (37-2)$$

بنابراین این مدار از لحاظ وابستگی به β مانند مدار قبل است. حسن مدار در زیادتیر بودن مقاومت خروجی $(\beta/2) r_o$ در مقابل r_o و عیب آن افت ولتاژ بیشتر (IV در مقابل $0.3V$) نسبت به مدار قبل می باشد.

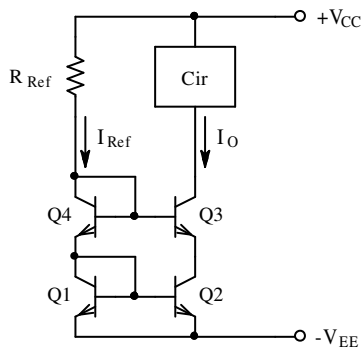
در شکل ۲-۲۱ یکی دیگر از مدارهای استاندارد به نام منبع جریان کاسکود نمایش داده شده است. در این مدار:

$$I_{Ref} = (V_{CC} - V_{BE_4} - V_{BE_1} + V_{EE}) / R_{Ref}$$

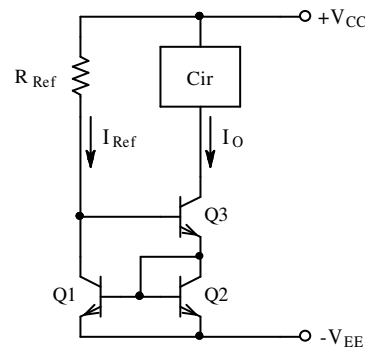
Wilson¹

$$I_O = \frac{\beta^2}{\beta^2 + 4\beta + 2} I_{Ref} \approx \left(1 - \frac{4}{\beta}\right) \cdot I_{Ref} \quad (38-2)$$

$$R_o \approx \frac{\beta^2 + 2\beta + 3}{\beta + 2} \cdot \frac{r_o}{2} + \frac{r_\pi}{2} \approx \frac{\beta}{2} \cdot r_o \quad (39-2)$$



شکل ۲-۲۱ آینه جریان کاسکود



شکل ۲-۲۰ آینه جریان ویلسون

تذکر ۱- به عنوان تمرین روابط (۳۶-۲) و (۳۷-۲) را بدست آورید.

تذکر ۲- به عنوان مثال روابط (۳۸-۲) و (۳۹-۲) در پیوست ۲-۲ محاسبه شده اند.

تذکر ۳- در مدارهای ذکر شده می توان به جای ترانزیستورهای *BiPol* از *MOSFET* استفاده

کرد.

تذکر ۴- میدانیم که: مقاومت خروجی مدار امیتر مشترک $R_{oBi} = (1 + g_m(R_E \parallel r_\pi)) \cdot r_o + (R_E \parallel r_\pi)$

و خروجی مدار سورس مشترک $R_{oMOS} = (1 + g_m R_S) \cdot r_o + R_S$ است. از آن جایی که برای

ترانزیستورهای مشابه، معمولاً $g_{mMOS} \ll g_{mBi}$ و $r_{oMOS} < r_{oBi}$ است، برای مقاومت های اهمی

$R_S \approx R_E$ عموماً $R_{oMOS} \ll R_{oBi}$ خواهد بود. اگر به جای مقاومت امیتر یک منبع جریان قرار دهیم

به طوری که بتواند $R_E \rightarrow \infty$ در نظر گرفته شود، $R_{oBi} = (1 + g_m r_\pi) \cdot r_o + r_\pi \approx \beta \cdot r_o$ و مقداری

محدود خواهد بود. در صورتی که اگر به جای مقاومت سورس یک منبع جریان قرار دهیم به طوری که بتواند $R_S \rightarrow \infty$ در نظر گرفته شود، $R_{oMOS} = (1 + g_m R_S) \cdot r_o + R_S \rightarrow \infty$ و مقداری بسیار بزرگ خواهد بود. برای مثال می توان برای ترانزیستور معمولی به ازای $I_C = 1mA$ ، $\beta = 100$ مقادیر نمونه $r_\pi = 2.5k\Omega$ و $r_o = 100k\Omega$ و برای $MOSFET$ به ازای $I_D = 1mA$ مقادیر نمونه $r_o = 50k\Omega$ و $g_m = 2mA/V$ در نظر گرفت. با این فرض اگر $R_S = R_E = 1k\Omega$ باشد، $R_{oMOS} \approx 150k\Omega$ و $R_{oBi} \approx 3M\Omega$ خواهد بود. در صورتی که اگر از منبع جریانی با مقاومت خروجی $R_S = R_E = 1M\Omega$ استفاده شود، $R_{oMOS} \approx 100M\Omega$ و $R_{oBi} \approx 10M\Omega$ خواهد بود.

تذکر ۵- با مقایسه مدارهای ویلسون و کاسکود، مشاهده می شود که مقاومت خروجی آن دو با هم قابل مقایسه است. ولی مدار کاسکود مفصلتر و وابستگی آن به β بیشتر است. به همین دلیل در منابع جریانی که به کمک ترانزیستورهای بای پلار ساخته می شوند از مدار کسکود کمتر استفاده می شود. ولی در تکنولوژی ماس، به علت زیاد تر بودن مقاومت خروجی (تذکر ۴)، مدار کسکود دو و حتی سه مرحله متداول است!

۷-۲ اثرات عدم تطابق عناصر

در بررسی طبقه تفاضلی، تا کنون فرض بر این بوده است که ترانزیستورها و مقاومت های کلکتور کاملاً یکسان هستند. طبیعتاً در مدارهای واقعی، به علت محدود بودن دقت ساخت عناصر (تلرانس)، پارامترهای ترانزیستورها (I_S ، β ، n ، ...) و مقدار واقعی مقاومت ها با یک دیگر متفاوت خواهند

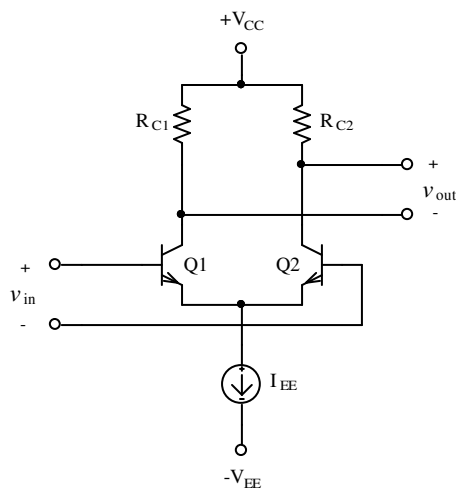
¹ برای بدست آوردن مشخصات این مدارها ر ک پیوست های ۲-۳ و ۲-۴

بود. این امر باعث می شود که ولتاژ تفاضلی خروجی، به ازای ولتاژ تفاضلی ورودی صفر، برخلاف انتظار، صفر نباشد. این امر یعنی این که اگر ولتاژهای DC کوچک (مانند ولتاژ سنسور مثال حرارت سنج) را بخواهیم اندازه گیری کنیم، مقدار واقعی سیگنال از مقدار خطای اندازه گیری قابل تفکیک نخواهد بود. در این بخش مختصری در مورد تاثیر عدم یکسانی عناصر بر روی کارکرد مدار که به صورت ولتاژ آفست^۱ و جریان آفست^۲ ظاهر می شوند، و نحوه جبران آنها توضیح داده می شود.

۱-۷-۲ ولتاژ آفست

مدار زوج تفاضلی بار دیگر در شکل ۲-۲۲ نمایش داده شده است. در این مدار - با وجود یکسان

بودن مقادیر نامی - مقادیر عناصر مشابه، با یک دیگر متفاوت هستند. برای سادگی فرض می کنیم از پارامترهای ترانزیستورها فقط I_S و β متفاوت و $n=1$ باشد.



شکل ۲-۲۲ زوج تفاضلی با عناصر نا یکسان

بنابراین:

$$\text{برای } Q1: I_{S1} \text{ و } \beta_1,$$

$$\text{برای } Q2: I_{S2} \text{ و } \beta_2,$$

برای مقاومت ها: R_{C1} و R_{C2}

در نظر گرفته می شوند. در صورتی که $v_{in} = 0$ باشد، یعنی $v_{B1} = v_{B2}$ به عبارت دیگر $v_{BE1} = v_{BE2}$ ، چون $I_{S1} \neq I_{S2}$ بنابراین $i_{C1} \neq i_{C2}$ از طرف دیگر $R_{C1} \neq R_{C2}$ پس $v_{R_{C1}} \neq v_{R_{C2}}$ و در نتیجه $v_{out} = v_{R_{C2}} - v_{R_{C1}} \neq 0$. بنابراین برای این که بخواهیم ولتاژ خروجی صفر شود، باید به

¹ Input Offset Voltage
² Bias Current Offset

ورودی ولتاژی اعمال کنیم که اثر عدم تقارن بین دو نیم شاخه طبقه تفاضلی را خنثی کند. به این ولتاژ،

”ولتاژ آفست ورودی گویند“ و معمولاً آنرا با V_{OS} نمایش می دهند. با توجه به توضیحات فوق:

$$V_{OS} - V_{BE1} + V_{BE2} = 0 \quad (40-2)$$

$$V_{BE} = n \cdot V_T \cdot \ln \frac{I_C}{I_S} \quad \text{از رابطه ولتاژ - جریان ترانزیستور:}$$

$$V_{OS} = V_T \cdot \ln \frac{I_{C1}}{I_{S1}} - V_T \cdot \ln \frac{I_{C2}}{I_{S2}} = V_T \cdot \ln \frac{I_{C1} I_{S2}}{I_{C2} I_{S1}} \quad (40-2)$$

برای صفر شدن v_{out} باید:

$$I_{C1} \cdot R_{C1} = I_{C2} \cdot R_{C2} \Rightarrow \frac{I_{C1}}{I_{C2}} = \frac{R_{C2}}{R_{C1}} \quad (41-2)$$

با جانشینی (41-2) در (40-2):

$$V_{OS} = V_T \cdot \ln \frac{R_{C2} I_{S2}}{R_{C1} I_{S1}} \quad (42-2)$$

با تعریف: $\Delta I_S = I_{S1} - I_{S2}$ ، $I_S = \frac{I_{S1} + I_{S2}}{2}$ ، $\Delta R_C = R_{C1} - R_{C2}$ ، $R_C = \frac{R_{C1} + R_{C2}}{2}$:

$$R_{C1} = R_C + \frac{\Delta R_C}{2} \quad (43-2)$$

$$R_{C2} = R_C - \frac{\Delta R_C}{2} \quad (44-2)$$

$$I_{S1} = I_S + \frac{\Delta I_S}{2} \quad (45-2)$$

$$I_{S2} = I_S - \frac{\Delta I_S}{2} \quad (46-2)$$

با جانشینی (43-2) تا (46-2) در (42-2):

$$V_{OS} = V_T \cdot \ln \left(\frac{R_C - \frac{\Delta R_C}{2}}{R_C + \frac{\Delta R_C}{2}} \cdot \frac{I_S - \frac{\Delta I_S}{2}}{I_S + \frac{\Delta I_S}{2}} \right) \quad (47-2)$$

با فرض این که: $\Delta R_C \ll R_C$ و $\Delta I_S \ll I_S$ باشد، می توان طبق رابطه: $\frac{1-x}{1+x} \approx 1-2x$ برای

$(x \ll 1)$ رابطه (۲-۴۷) را به صورت رابطه (۲-۴۸) نوشت.

$$V_{OS} \approx V_T \cdot \ln \left(\left(1 - \frac{\Delta R_C}{R_C} \right) \cdot \left(1 - \frac{\Delta I_S}{I_S} \right) \right) \quad (2-48)$$

به کمک سری تیلور برای تابع لگاریتمی، می توان رابطه (۲-۴۸) را بسط داده، با صرف نظر کردن از

جمله های مرتبه بالا (به دلیل $\frac{\Delta x}{x} \ll 1$) خواهیم داشت:

$$V_{OS} \approx V_T \cdot \left(-\frac{\Delta R_C}{R_C} - \frac{\Delta I_S}{I_S} \right) \quad (2-49)$$

ضرایب عدم تطابق عناصر، یعنی $\frac{\Delta R_C}{R_C}$ و $\frac{\Delta I_S}{I_S}$ مقادیری تصادفی هستند که برای هر مدار ساخته

شده مقادیر متفاوتی خواهند داشت. این مقادیر می توانند منفی یا مثبت باشند. در صورت استفاده از

مقاومت ها با تolerانس مشخص $Tol(R_C)$ = $\left(\frac{\Delta R_C}{R_C} \right)_{\max}$ خواهد بود. اگر برای I_S نیز مشابه مقاومت،

تولرانیسی تعریف کنیم، در بدترین حالت:

$$V_{OS_{\max}} \approx V_T \cdot (Tol(R_C) + Tol(I_S)) \quad (2-50)$$

توجه شود که بررسی های آماری نشان می دهد که احتمال این که در مداری همه خطاها بیشترین

مقدار خود را داشته باشند، به عبارت دیگر بدترین حالت پیش آید بسیار کم است. توزیع مقادیر عناصر

مداری از تابع توزیع نرمال یا گاوسی^۱ تبعیت می کند. طبق بررسی های آماری، حدود ۶۸٪ از عناصر با

تولرانس $x\%$ دارای خطای نسبی $|E_{rel}| < \frac{x\%}{3}$ می باشند. از طرف دیگر انحراف معیارهای متغیرهای

مستقل از هم، با هم جمع نمی شوند. بلکه انحراف معیار مجموعه، برابر است با جذر مجموع مربعات

¹ Gaussian (Normal) Distribution

انحراف معیار هر کدام از متغیرها. به عبارت دیگر رابطه (۲-۵۰) برای احتمال ۶۸ درصدی به صورت رابطه (۲-۵۱) بیان می شود.

$$V_{OS\sigma} \approx \frac{V_T}{3} \cdot \sqrt{(Tol(R_C))^2 + (Tol(I_S))^2} \quad (۲-۵۱)$$

مثال ۲-۶ با فرض این که $Tol(R_C) = 5\%$ و $Tol(I_S) = 10\%$ باشد، حداکثر ولتاژ آفست چقدر

خواهد بود؟ با احتمال ۶۸٪ این ولتاژ چقدر است؟

حل:

$$V_{OS\max} \approx V_T \cdot (Tol(R_C) + Tol(I_S)) \approx 25mV(0.05 + 0.1) \approx 4mV \quad \text{از (۲-۵۰)}$$

$$V_{OS\sigma} \approx \frac{25mV}{3} \cdot \sqrt{(0.05)^2 + (0.1)^2} \approx 1mV \quad \text{از (۲-۵۱)}$$

از این مثال نتیجه می گیریم که اگر تعداد زیادی تقویت کننده با عناصری با مشخصات ذکر شده درست کنیم، مطمئناً برای همه آنها $-4mV < V_{OS} < +4mV$ و برای ۶۸٪ آنها (یا برای هر کدام از آنها با احتمال ۶۸٪) $-1mV < V_{OS} < +1mV$ خواهد بود.

۲-۷-۲ دریفت ولتاژ آفست

به مرور زمان و بر اثر کار کرد مدار، تغییراتی در ساختار المانها بوجود می آید (پدیده پیری^۱) که باعث تغییر ولتاژ آفست می شود. به این تغییرات دریفت^۲ زمانی گویند. این پدیده به کندی ظاهر می شود و در بسیاری از موارد می توان از آن صرف نظر کرد.

^۱ Aging Effect
^۲ Drift رانش

همانطور که می دانیم، پارامترهای ترانزیستور و مقدار مقاومتها تابعی از دما هستند. بنابراین با تغییر دما نیز مشخصات مدار، از جمله آفست آن تغییر می کند که به آن دررفت حرارتی گویند.

برخلاف خود آفست که به خاطر عدم یکنواختی ساخت عناصر به وجود می آید و نتیجه یک فرایند اتفاقی است، دررفت آن وابسته به دما بوده نسبتاً به راحتی قابل پیش بینی و محاسبه می باشد. با توجه به این که دما بر روی هر دو مقاومت، و هر دو ترانزیستور (تقریباً) به طور یکسان اثر می کند، این اثر در خروجی تقریباً حذف می شود. مثلاً بر اثر افزایش دما مقدار هر دو مقاومت کم می شود. یعنی در رابطه (۴۷-۲) مقدار R_C در صورت و مخرج به یک نسبت کم می شود، بنابراین مقدار کسر تقریباً ثابت می ماند. همچنین بر اثر افزایش دما مقدار I_S در صورت و مخرج به یک نسبت زیاد می شود، که مقدار این کسر هم تقریباً ثابت می ماند. علاوه بر آن چون تغییرات حرارتی R_C و I_S خلاف یک دیگر اثر

می کنند، در مجموع می توان در رابطه (۴۹-۲) مقادیر $\frac{\Delta R_C}{R_C} \approx \text{Const.}(T)$ و $\frac{\Delta I_S}{I_S} \approx \text{Const.}(T)$

فرض شده، دررفت ولتاژ را فقط تابعی از V_T دانست. بنابراین از (۴۹-۲) و با جایگزینی $V_T = \frac{k \cdot T}{q}$:

$$\text{Input Offset Voltage Drift} = \frac{dV_{OS}}{dT} \approx \frac{V_{OS}}{T} \quad (52-2)$$

بنابراین برای مداری با مشخصات مثال ۲-۶ حداکثر ولتاژ دررفت حدود $\frac{4mV}{300K}$ یعنی تقریباً $13\mu V/^\circ C$ خواهد بود.

در برگه های اطلاعاتی^۱، معمولاً به هر دو رانش، دررفت آفست ولتاژ ورودی^۲ گفته می شود و فقط آنها را به کمک واحدشان از هم تفکیک می کنند. معمولاً دررفت حرارتی را برحسب $\mu V/^\circ C$ و دررفت زمانی را برحسب $\mu V/mon$ (میکرو ولت در ماه) مشخص می کنند.

¹ Data Sheet
² Input Offset Voltage Drift

۲-۷-۳ جبران ولتاژ آفست

برای کاهش مقدار ولتاژ آفست روش های گوناگونی وجود دارد. موثرترین روش، بالا بردن دقت در ساخت المانها و در نتیجه کاهش عدم تطابق است (تلرانس کم، $\frac{\Delta R_C}{R_C} \rightarrow 0$ ، $\frac{\Delta I_S}{I_S} \rightarrow 0$). این روش نیازمند تکنولوژی پیشرفته و هزینه زیاد است. ولتاژ آفست برای تقویت کننده های معمولی حدود میلی ولت است. تقویت کننده های خاص نیز وجود دارد که ولتاژ آفست آنها در حد میکرو ولت می باشد. در جدول ۲-۲ مقادیر نوعی ولتاژ آفست و دریفت آن برای چند تقویت کننده منعکس شده اند.

جدول ۲-۲ ولتاژ آفست و دریفت چند تقویت کننده

	LM 741C	TL071C	OP - 07C	MAX 400M
$V_{OS} [mV]$	2	3	0.06	0.004
$\Delta V_{OS}/\Delta T [\mu V/^\circ C]$	5	18	0.4	0.2
$\Delta V_{OS}/\Delta t [\mu V/Mon.]$?	?	0.3	0.2

مراجع: کاتالوگ های شرکت های MAXIM، ANALOG DEVICES، Texas Instruments و National Semiconductor

مقدار ولتاژ آفست - هر قدر هم که کوچک باشد - صفر نیست. به همین دلیل برای ولتاژهای ورودی کم به عبارت دیگر بهره های زیاد، این مقدار نا مشخص باعث ایجاد خطا می شود. بنابراین در چنین مواقعی با اضافه کردن یک پتانسیومتر در مدار، تقارن ظاهری آنرا طوری بر هم می زنند که اثر عدم تطابق عناصر تا حدی خنثی شود. برای این منظور مدارهای گوناگونی وجود دارد که در شکل ۲-۲ یکی از آنها نمایش داده شده است.

در این مدار مقاومتهای کلکتور به دو جزء تقسیم می شوند به طوری که $R_{C1a} = R_{C2a}$ ، $R_{C1b} = R_{C2b}$ و $R_{C1a} < R_{C1b}$ باشد. پایانه های O1 و O2 - که برای جبران آفست در نظر گرفته

شده اند - از مدار خارج می شوند (در آی سی ها معمولاً از پایه های ۱ و ۸ یا ۱ و ۵ برای این منظور

استفاده می شود). *POT* یک پتانسیومتر است که دو سر

انتهایی آن به این پایه ها و سر وسط آن به منبع ولتاژ

مثبت ($+V_{CC}$) وصل می شود (مانند *MAX400M* و

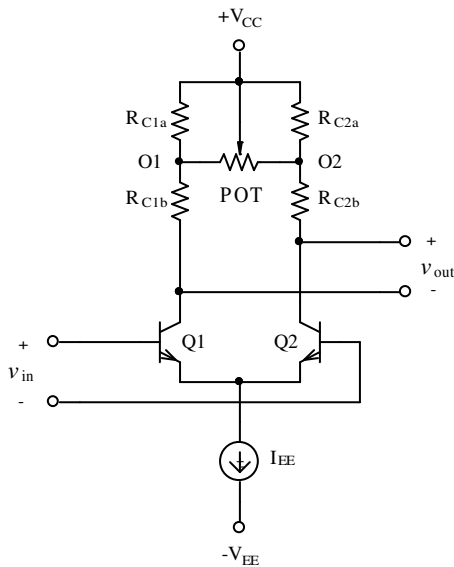
OP-07C). در برخی از مدارها با آرایش دیگر (مانند

LM741 و *TL071*) این پایه به $-V_{EE}$ متصل می شود.

برای جبران آفست به این نحو عمل می شود که: یک

ولتمتر در خروجی قرار داده ولتاژ ورودی را صفر می

کنند (هر دو بیس ترانزیستورها به زمین وصل می شود).



شکل ۲-۲۳ مدار جبران ولتاژ آفست

سپس محور پتانسیومتر را می چرخانند تا ولت متر ولتاژ خروجی را صفر نشان دهد.

۴-۷-۲ جریان آفست

همان گونه که در مورد آفست ولتاژ ورودی بحث شد، به علت نا برابر بودن جریانهای کلکتور ها و

β های ترانزیستورها، جریانهای بیس ها نیز با یک دیگر برابر نخواهند بود. بنا به تعریف، مقدار متوسط

جریان بیس ها را جریان بایاس ورودی^۱ و تفاضل آنها را جریان آفست ورودی^۲ نامند.

$$I_B = \frac{I_{B1} + I_{B2}}{2} \quad (53-2)$$

$$I_{OS} = I_{B1} - I_{B2} \quad (54-2)$$

¹ Input Bias Current
² Input Offset Current

از آن جایی که جریان بیس مساوی با جریان کلکتور تقسیم بر بتا است، از (۵۴-۲):

$$I_{OS} = \frac{I_{C1}}{\beta_1} - \frac{I_{C2}}{\beta_2} \quad (55-2)$$

همانند روابط (۴۳-۲) تا (۴۶-۲)، میتوان نوشت:

$$\beta_1 = \beta + \frac{\Delta\beta}{2} \quad (56-2)$$

$$\beta_2 = \beta - \frac{\Delta\beta}{2} \quad (57-2)$$

$$I_{C1} = I_C + \frac{\Delta I_C}{2} \quad (58-2)$$

$$I_{C2} = I_C - \frac{\Delta I_C}{2} \quad (59-2)$$

با قرار دادن روابط (۵۶-۲) تا (۵۹-۲) در (۵۵-۲):

$$I_{OS} = \frac{I_C + \frac{\Delta I_C}{2}}{\beta + \frac{\Delta\beta}{2}} - \frac{I_C - \frac{\Delta I_C}{2}}{\beta - \frac{\Delta\beta}{2}} \quad (60-2)$$

$$I_{OS} = \frac{\beta \cdot \Delta I_C - \Delta\beta \cdot I_C}{\beta^2 - \left(\frac{\Delta\beta}{2}\right)^2}$$

$$I_{OS} \approx \frac{\Delta I_C}{\beta} - \frac{\Delta\beta \cdot I_C}{\beta^2} \quad \text{با } \left(\frac{\Delta\beta}{2}\right)^2 \ll \beta^2$$

و در نتیجه:

$$I_{OS} \approx \frac{I_C}{\beta} \left(\frac{\Delta I_C}{I_C} - \frac{\Delta\beta}{\beta} \right) \quad (61-2)$$

$$\frac{I_{C1}}{I_{C2}} = \frac{R_{C2}}{R_{C1}} \quad \text{با توجه به (۴۱-۲):}$$

$$\frac{\Delta I_C}{I_C} = -\frac{\Delta R_C}{R_C} \quad (62-2)$$

$$I_{OS} \approx \frac{I_C}{\beta} \left(\frac{\Delta I_C}{I_C} - \frac{\Delta \beta}{\beta} \right) = -\frac{I_C}{\beta} \left(\frac{\Delta R_C}{R_C} + \frac{\Delta \beta}{\beta} \right) \quad (63-2)$$

بنابراین برای مثال با فرض $\frac{\Delta \beta}{\beta} = 10\%$ و $\frac{\Delta R_C}{R_C} = 5\%$ ، $I_{OS} \approx -0.15 I_B$ خواهد بود.

جریان افست نیز تابعی از دما است. به تغییرات جریان آفست نسبت به دما، دریفت افست جریان ورودی^۱ گفته می شود. طبیعتاً هر قدر مقادیر جریان بایاس، افست و دریفت کمتر باشد، تقویت کننده به حالت ایده آل نزدیکتر است. برای کم کردن جریان بایاس معمولاً به جای *BJT*، از *JFET* یا *MOSFET* استفاده می کنند. جدول ۲-۳ مقادیر نوعی جریان بایاس، افست و دریفت را برای چند تقویت کننده نشان می دهد.

جدول ۲-۳ جریان بایاس، افست و دریفت چند تقویت کننده در ۲۵ درجه سانتی گراد (M: MOSFET, J: JFET, B: Bipolar)

	<i>LM 741C (B)</i>	<i>TL071C (J)</i>	<i>OP-07C (B)</i>	<i>OP-80E (M)</i>
$I_B [A]$	80n	65p	2.2n	0.15p
$I_{OS} [A]$	30n	5p	1.6n	50f
$\Delta I_{OS} / \Delta T [A/^\circ C]$	0.5n	(*)	12p	4f

مراجع: کاتالوگ های شرکت های *ANALOG DEVICES*، *Texas Instruments* و *National Semiconductor*

(*) جریان بایاس برای *JFET* به طور نمایی به دما وابسته است (جریان معکوس اتصال *p-n*). بنابراین چون تغییرات جریان بایاس با دما رابطه خطی ندارد نمی توان آنرا با یک ضریب ثابت بیان نمود. به همین دلیل آنرا به کمک نمودار نمایش می دهند. مثلاً جریان بایاس این تقویت کننده در ۶۰ درجه سانتی گراد، حدود *InA* است.

¹ Input Offset Current Drift

۸-۲ بار فعال

در یک طبقه تفاضلی مثلاً مانند شکل ۱۱-۲، طبق رابطه (۱۷-۲) داریم:

$$|A_{vd}| = \frac{1}{2} g_m \cdot R_{od} < \frac{R_C}{2r_e} \approx \frac{R_C \cdot I_C}{2r_e \cdot I_C} = \frac{R_C \cdot I_C}{2nV_T} = 20V_{RC} / V \quad (۶۴-۲)$$

یعنی عملاً میزان بهره ولتاژ تقویت کننده توسط مقدار افت ولتاژ بر روی مقاومت کلکتور در نقطه

کار مشخص می شود. از آنجایی که $V_{RC} < V_{CC}$ می باشد (چرا؟):

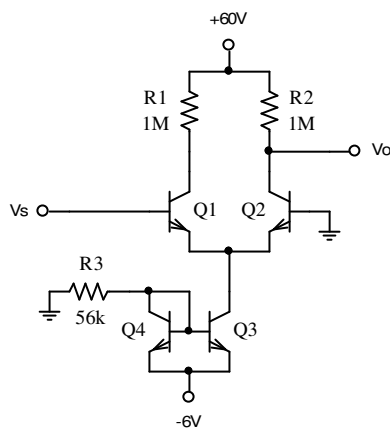
$$|A_{vd}| < 20V_{CC} / V \quad (۶۵-۲)$$

خواهد بود. یعنی در چنین مدارهایی هیچگاه نمی توان با منبع تغذیه ۳ ولتی به بهره های بیش از ۶۰

دست یافت^۱. به عبارت دیگر مثلاً اگر بهره ۱۰۰۰۰ مطلوب باشد، باید $V_{CC} > 50V$ انتخاب شود.

از طرف دیگر - به ازای جریان ثابت کلکتور - زیاد شدن V_{CC} ، معادل است با بزرگ شدن R_C ،

که در این صورت مقدار r_o ترانزیستور قابل ملاحظه شده، باعث کاهش بهره می گردد.



شکل ۲۴-۲ مدار مثال ۷-۲

مثال ۷-۲ با فرض مشابه بودن ترانزیستورها با مشخصات:

$$V_A = 100V, \quad nV_T = 25mV, \quad V_{BE} = 0.6V, \quad \beta_F = 200$$

مشخصات مدار شکل ۲۴-۲ را بدست آورید.

حل:

الف - بدست آوردن نقطه کار: از روی شکل و با توجه به

این که در این مدار $\beta_F \gg 1$ و $V_{CB3} \ll V_A$ است می تواند

^۱ توجه شود، که برخلاف مقدار فرضی $nV_T = 25mV$ ، در شرایط عادی برای ترانزیستورهای واقعی: $nV_T \approx 35 \dots 40mV$ است.

$\beta_3 \approx \beta_F$ فرض شود. بنابراین:

$$I_{C_3} \approx I_{C_4} = \frac{6V - 0.6V}{56k} \approx 100 \mu A \quad (100.07)$$

$$I_C = I_{C_1} = I_{C_2} \approx I_{C_3} / 2 \approx 50 \mu A \quad (49.81)$$

$$V_{CB2} = V_{CC} - I_{C_2} R_{C_2} \approx 60V - 50 \mu A \times 1M\Omega = 10V \quad (10.19)$$

ب- بدست آوردن مشخصات ترانزیستورها:

$$r_{e_1} = r_{e_2} = r_e = \frac{25mV}{50 \mu A} = 500 \Omega$$

$$r_{o_1} = r_{o_2} = r_o \approx \frac{V_A + V_{CB}}{I_C} \approx \frac{110V}{50 \mu A} = 2.2 M\Omega \quad (2.21)$$

$$g_{m_1} = g_{m_2} = g_m = I_C / nV_T \approx 2 mA/V \quad (1.93)$$

$$r_{\pi_1} = r_{\pi_2} = r_{\pi} \approx \beta \cdot r_e = 100k\Omega \quad (114)$$

پ- بدست آوردن مشخصات مدار:

$$R_i \approx 2r_{\pi} \approx 2\beta r_e \approx 200k\Omega \quad (228.7)$$

$$R_o \approx R_C \parallel 2r_o \approx 1M\Omega \parallel 4.4M\Omega \approx 815k\Omega \quad (843.3)$$

$$A_v \approx \frac{1}{2} g_m (R_C \parallel r_o) \approx 690 \quad (662.8)$$

تذکر: علت اختلاف بین مقادیر محاسبه شده و مقادیر دقیق (داخل پرانتز) علاوه بر خطای

محاسباتی، استفاده از روابط تقریبی است. در این مثال به علت بزرگ بودن مقدار R_C و متقارن نبودن

سیگنال ورودی (یک ورودی زمین شده است) باید با احتیاط بیشتر از روابط تقریبی استفاده نمود. در صورت لزوم برای بدست آوردن روابط دقیقتر می توان مثلاً به پیوست ۲-۱ مراجعه کرد.

از مثال فوق نتیجه می گیریم که، با وجود این که V_{CC} مقدار غیر معقول ۶۰ ولت انتخاب شده است، بهره مدار کمتر از ۱۰۰۰ می باشد. راه حل مناسب - که اشکال فوق را برطرف می سازد - استفاده از منابع جریان بجای مقاومت بار (R_C) است. در این صورت اصطلاحاً به این منبع جریان که جانشین مقاومت بار شده است، بار فعال^۱ گویند. اگر بجای مقاومت های کلکتور از منبع جریان ایده آل استفاده شود (شکل ۲-۲۵)، تا زمانی که ترانزیستورها به حالت اشباع نرفته باشند، مستقل از مقادیر V_{CC} و $-V_{EE}$

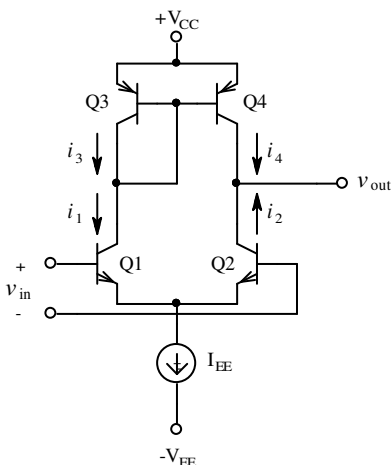
مشخصات مدار: $R_i = 2r_{\pi}$ ، $R_o = (\beta/2)r_{o2}$ و $A_v = \frac{1}{2}g_m r_{o2} = \frac{\mu}{2}$ بدست می آید. که با جایگزینی

$$g_m = \frac{I_C}{nV_T} \text{ و } r_o \approx \frac{V_A}{I_C} \text{، بهره ولتاژ ترانزیستور } \mu \approx \frac{V_A}{nV_T} \approx \frac{100V}{25mV} \approx 4000 \text{ و در نتیجه بهره مدار}$$

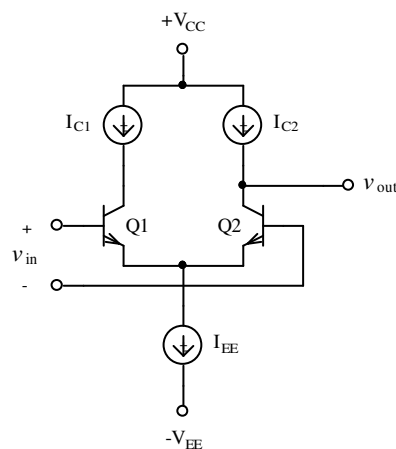
$$A_v = \frac{\mu}{2} = 2000 \text{ حاصل می شود.}$$

در عمل اگر منابع جریان مستقل باشند، این مدار کار نخواهد کرد (چرا؟). بنابراین بجای I_{C1} و

I_{C2} از یک منبع جریان وابسته به I_{EE} استفاده می شود.



شکل ۲-۲۶ تقویت کننده با آینه جریان



شکل ۲-۲۵ تقویت کننده با بار فعال

¹ Active Load

شکل ۲-۲۶ یک تقویت کننده با بار فعال بکممک آینه جریان را نمایش می دهد. می توان نشان داد^۱

که با فرض مشابه بودن ترانزیستورها، $V_{EB3} = V_{EB4} = V_{BE}$ و با انتخاب $K = \frac{\beta_F + 2}{\beta_F}$ ولتاژ خروجی

از رابطه (۲-۶۶) بدست می آید.

$$V_o = \frac{(V_A + V_{CC} - V_{BE})^2 - K V_A^2}{(V_A + V_{CC} - V_{BE}) + K V_A}, \quad K = \frac{\beta_F + 2}{\beta_F} \quad (۲-۶۶)$$

در حالت کلی، یعنی تا زمانی که ترانزیستورها در ناحیه فعال خود باشند و با فرض $V_{CB} \ll V_A$ و

$\beta \gg 1$ خواهیم داشت:

$$I_{C1} \approx I_{C2} = -I_{C4} \approx -I_{C3} \approx \frac{I_{EE}}{2} \quad (۲-۶۷)$$

بنابراین مشخصات ترانزیستورها:

$$r_{e1} \approx r_{e2} \approx r_{e3} \approx r_{e4} \approx r_e, \quad r_{o1} \approx r_{o2} \approx r_{o3} \approx r_{o4} \approx r_o \quad (۲-۶۸)$$

و از آنجا مشخصات مدار:

$$R_o \approx r_{o4} \parallel r_{o2} \approx r_o / 2 \quad (۲-۶۹)$$

$$R_i \approx r_{\pi 1} + r_{\pi 2} \approx 2 r_{\pi} = 2 \beta r_e \quad (۲-۷۰)$$

$$A_{v_s} = \frac{v_o}{v_s} = \frac{i_o \cdot R_o}{v_s} \quad (۲-۷۱)$$

برای محاسبه i_o با توجه به این که: $i_2 \approx -i_1$ ، $i_4 \approx i_2$ و $i_1 \approx i_3$ نتیجه می گیریم:

$$i_o = i_2 + i_4 \approx 2 i_1 \approx 2 g_m \cdot v_{be1} = 2 g_m \cdot v_s / 2 = g_m \cdot v_s \quad (۲-۷۲)$$

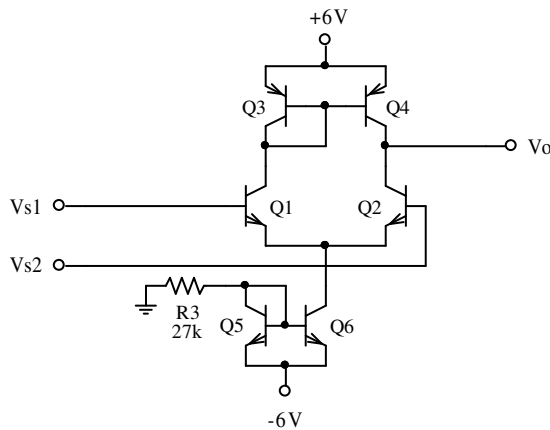
و از آنجا:

$$A_{v_s} = \frac{i_o (r_{o2} \parallel r_{o4})}{v_s} \approx \frac{g_m \cdot v_s \cdot r_o / 2}{v_s} = \frac{1}{2} g_m \cdot r_o = \frac{\mu}{2} \quad (۲-۷۳)$$

^۱ رک به پیوست ۲-۵

مثال ۷-۲ مشخصات مدار شکل ۲-۲۷ را بدست آورید. ترانزیستورها مشابه و $\beta_F = 250$ ،

$V_{BE} = 0.6V$ ، $V_A = 100V$ و $nV_T = 25mV$ فرض شوند.



شکل ۲-۲۷ مدار مثال ۷-۲

حل: اول نقاط کار ترانزیستورها را به دست

می آوریم. چون ترانزیستورها مشابه، بتا و ولتاژ

ارلی بزرگ هستند، در تقریب اولیه از اثر آنها

صرفنظر می کنیم. با توجه به بزرگ بودن β

انتظار می رود $V_{EC4} \approx V_{EC3}$ باشد. بنابراین

تمام ترانزیستورها در ناحیه فعال خواهند بود.

در صورت شبیه می توان از رابطه (۲-۶۶) مقدار دقیقتر ولتاژ خروجی را بدست آورد.

$$K = \frac{\beta_F + 2}{\beta_F} = \frac{252}{250}$$

$$V_o = \frac{(V_A + V_{CC} - V_{BE})^2 - K V_A^2}{(V_A + V_{CC} - V_{BE}) + K V_A}$$

$$V_o = \frac{(100 + 6 - 0.6)^2 - 252 \times 10^4 / 250}{(100 + 6 - 0.6) + 25200 / 250} \approx 5.33V$$

$$V_{EC4} = V_{CC} - V_o = 6V - 5.33V = 0.67V > V_{EC_{sat}}$$

برای تعیین نقاط کار $V_{S1} = V_{S2} = 0$ در نظر گرفته می شود. از روی شکل (برای سادگی - با توجه به

جهت ولتاژها و جریانها - قدر مطلق آنها نوشته می شود):

$$I_{C6} \approx I_{C5} \approx I_{R1} = \frac{V_{EE} - V_{BE}}{R1} = \frac{6V - 0.6V}{27k\Omega} = 0.2mA$$

$$I_{C1} \approx I_{C2} \approx I_{C3} \approx I_{C4} \approx \frac{I_{C6}}{2} \approx 100\mu A$$

$$V_{CE4} \approx V_{CE3} = V_{BE3} \approx 0.6V, \quad V_{CE5} = V_{BE5} \approx 0.6V$$

$$V_{CE6} = V_{EE} - V_{BE1} \approx 5.4V, \quad V_{CE2} \approx V_{BE1} \approx V_{CC} = 6V$$

مشخصات ترانزیستورها:

$$\beta_1 \approx \beta_2 \approx \beta_3 \approx \beta_4 \approx \beta_5 \approx \beta_6 \approx \beta \approx \beta_F = 250$$

$$g_{m1} \approx g_{m2} \approx g_{m3} \approx g_{m4} \approx g_m \approx \frac{I_{C1}}{nV_T} \approx \frac{100\mu A}{25mV} = 4mA/V$$

$$r_{\pi 1} \approx r_{\pi 2} \approx r_{\pi 3} = r_{\pi 4} = r_{\pi} \approx \frac{\beta_1}{g_{m1}} \approx \frac{250}{4mA/V} = 62.5k\Omega$$

$$r_{o1} \approx r_{o2} \approx r_{o3} \approx r_{o4} \approx r_o \approx \frac{V_A}{I_{C1}} \approx 1M\Omega$$

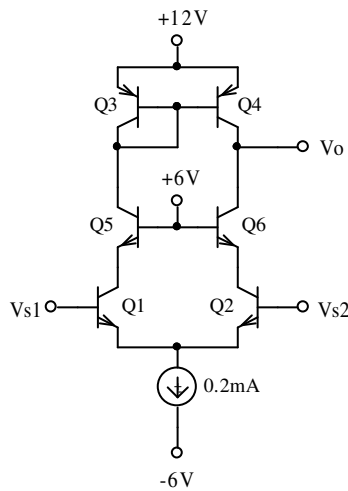
مشخصات مدار:

$$R_o \approx r_{o4} \parallel r_{o2} \approx \frac{r_o}{2} \approx \frac{1M\Omega}{2} = 500k\Omega \quad \text{از (۶۹-۲)}$$

$$R_i \approx r_{\pi 1} + r_{\pi 2} \approx 2r_{\pi} \approx 2 \times 62.5k\Omega = 125k\Omega \quad \text{از (۷۰-۲)}$$

$$A_{v_s} \approx \frac{1}{2} g_m \cdot r_o \approx 0.5 \times 4mA/V \times 1M\Omega = 2000 \quad \text{از (۷۳-۲)}$$

مثال ۸-۲ مطلوبست محاسبه مشخصات مدار شکل ۲-۲۸ برای $v_s = v_{s1} - v_{s2}$. ترانزیستورها



مشابه، $V_A = 50V$ و $\beta = 200$ ، $nV_T = 25mV$ ، $|V_{BE}| \approx 0.6V$

فرض شوند.

حل: چون $\beta \gg 1$ ، ترانزیستورها همگی در ناحیه فعال قرار

دارند و I_C ها تقریباً با هم برابرند:

با تقریب اولیه: $I_C \approx I_E / 2 = 0.1mA$ و از آنجا:

شکل ۲-۲۸ مدار مثال ۸-۲

$$r_e \approx \frac{nV_T}{I_C} \approx 250\Omega, \quad g_m \approx \frac{1}{r_e} \approx 4mA/V, \quad r_o \approx \frac{V_A}{I_C} \approx 500k\Omega$$

$$R_i \approx 2r_{\pi} \approx 2\beta r_e \approx 2 \times 200 \times 25\Omega = 100k\Omega$$

در نتیجه:

$$R_o \approx r_{o4} \parallel \beta_6 r_{o6} \approx r_o \parallel \beta r_o \approx r_o \approx 500k\Omega$$

$$A_{v_s} \equiv \frac{v_o}{v_s} \approx 2 \frac{R_o}{r_{e1} + r_{e2}} \approx \frac{r_o}{r_e} \approx \frac{50k\Omega}{25\Omega} = 2000$$

اگر بخواهیم مدار را دقیقتر بررسی کنیم، با توجه به مقادیر داده شده خطاهای ناشی از I_C قابل

اغماض هستند (چرا؟). ولی از اثر ولتاژ ارلی نمی توان صرفنظر کرد. از روی شکل:

$$V_{CB1} = V_{CB2} = V_{B6} - V_{BE6} = 6V - 0.6V = 5.4V \quad (5.4)$$

$$\beta_1 = \beta_2 = \beta_F \left(1 + \frac{V_{CB2}}{V_A} \right) = 200 \left(1 + \frac{5.4V}{50V} \right) \approx 221.6 \quad (222)$$

$$r_{\pi1} = r_{\pi2} \approx \beta r_e \approx 222 \times 250\Omega \approx 55.5k\Omega \quad (55.7)$$

$$r_{o1} = r_{o2} = \frac{V_A + V_{CB}}{I_C} \approx \frac{50V + 5.4V}{0.1mA} \approx 554k\Omega \quad (557)$$

$$r_{o3} = r_{o4} = \frac{V_A + V_{CB}}{I_C} \approx \frac{50V}{0.1mA} \approx 500k\Omega \quad (510)$$

$$R_i \approx 2r_{\pi} \approx 2 \times 55.5k\Omega \approx 111k\Omega \quad (111.3)$$

$$R_o \approx r_{o4} \approx 500k\Omega \quad (507.2)$$

$$A_{v_s} \equiv \frac{v_o}{v_s} \approx 2 \frac{R_o}{r_{e1} + r_{e2}} \approx \frac{r_o}{r_e} \approx \frac{500k\Omega}{25\Omega} = 2000 \quad (2008)$$

تذکر ۱: مقادیر داخل پرانتز، مقادیر دقیق (شبیه سازی شده) هستند. همانطور که مشاهده می شود،

اختلاف بین مقادیر محاسبه شده و شبیه سازی شده بسیار کم است (خطاهای کمتر از ۲٪). این اختلاف

علاوه بر خطاهای محاسباتی، ناشی از یکسان فرض کردن جریان کلکتور ها است. این مقدار خطا

حداکثر ۱٪ است (چرا؟).

تذکر ۲: با محاسبه تقریبی نیز مقادیر مقاومت خروجی و بهره ولتاژ به اندازه کافی دقیق بدست می

آیند (چرا؟) ولی مقاومت ورودی این چنین نیست و خطایی حدود ۱۰٪ دارد (چرا؟).

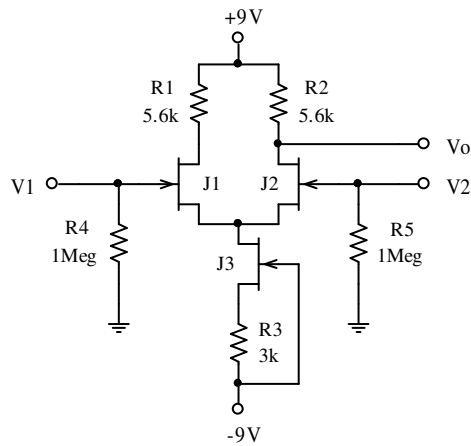
تذکر ۳: به این مدار، یعنی ترکیب امیتر مشترک، بیس مشترک (Q1، Q5، Q2 و Q6) اصطلاحاً

مدار کاسکود^۱ گویند.

Cascode¹

۹-۲ تقویت کننده با ترانزیستورهای فت

همانطور که قبلاً ذکر شد، عملاً تفاوتی بین بررسی علایم کوچک مدارهای شامل *JFET*، *BJT* و *MOSFET* وجود ندارد. در مدارهای شامل فت کافی است از مدل بای پلاری استفاده کرد که در آن



شکل ۲۹-۲ مدار مثال ۹-۲

β و در نتیجه r_{π} بینهایت در نظر گرفته می شوند

مثال ۹-۲: مشخصات مدار شکل ۲۹-۲ (R_{id} ، A_{v_d})

را (OVR و CMR ، $CMRR$ ، R_{O_c} ، R_{i_c} ، A_{v_c} ، R_{O_d})

بدست آورید. ترانزیستورها مشابه، $V_P = -4V$ ،

$I_{D_{SS}} = 16mA$ و $V_A = 100V$ فرض شوند.

حل:

الف - محاسبه نقطه کار: با فرض $V_{DG} \gg V_A$ از اثر آن در تعیین جریان نقاط کار صرف نظر می

کنیم. در نتیجه:

$$I_D \approx I_{D_{SS}} (1 - V_{GS} / V_P)^2 \quad , \quad V_{GS} = -I_D R_S$$

$$I_{D_3} = 16mA \left(1 - \frac{-3k\Omega \times I_{D_3}}{-4V}\right)^2 \Rightarrow I_{D_3} = 1mA \quad (1.01)$$

$$V_{GS_3} = -I_D R_3 \approx -3V \quad (-3.04)$$

$$I_{D_{1,2}} = \frac{1}{2} I_{D_3} = 0.5mA \quad (0.506)$$

$$I_D = I_{D_{SS}} (1 - V_{GS} / V_P)^2 \Rightarrow V_{GS} = V_P \left(1 - \sqrt{\frac{I_D}{I_{D_{SS}}}}\right)$$

$$V_{GS_{1,2}} = -4V \left(1 - \sqrt{\frac{0.5mA}{16mA}} \right) = -3.3V \quad (-3.3)$$

$$V_{D_3} = V_{S_1} = -V_{GS_1} = +3.3V$$

$$V_{DG_3} = V_{D_3} - (-V_{SS}) = (3.3 + 9)V = 12V$$

$$V_{DS_3} = V_{D_3} - (-V_{SS} + I_{D_3} R_3) = 9.3V \quad (9.26)$$

$$V_{DG_{1,2}} = V_{D_{1,2}} = V_{DD} - I_D R_D = 9V - 0.5mA \times 5.6k\Omega = 6.2V$$

$$V_{DS_{1,2}} = 6.2V - 3.3V = 2.9V \quad (2.87)$$

ب - محاسبه پارامترهای ترانزیستورها:

$$g_m \approx \frac{2}{|V_P|} \sqrt{I_D I_{DSS}} \quad , \quad r_s = \frac{1}{g_m} \quad , \quad r_o \approx \frac{V_A}{I_D} \quad \text{داریم:}$$

$$g_{m_1} = g_{m_2} \approx \frac{2}{4V} \sqrt{0.5mA \times 16mA} \approx 1.41 mA/V \quad (1.44)$$

$$g_{m_3} \approx \frac{2}{4V} \sqrt{1mA \times 16mA} = 2 mA/V \quad (2.1)$$

$$r_{o_1} = r_{o_2} \approx \frac{100V}{0.5mA} = 200k\Omega \quad (203.25)$$

$$r_{o_3} \approx \frac{100V}{1mA} = 100k\Omega \quad (107.87)$$

$$R_{o_3} \approx (1 + g_{m_3} R_{S_3}) r_{o_3} \approx (1 + 2 mA/V \times 3k\Omega) \times 100k\Omega = 700k\Omega$$

ج - محاسبه مشخصات مدار:

$$R_{i_d} = R_{G_1} + R_{G_2} = R_4 + R_5 = 2 \times 1M\Omega = 2M\Omega \quad (2)$$

$$R_{i_c} = R_{G_1} \parallel R_{G_2} = R_4 \parallel R_5 = \frac{1}{2} \times 1M\Omega = 500k\Omega \quad (500)$$

$$R_{o_d} = R_{o_c} = R_{D_2} \parallel 2r_{o_2} \approx R_2 = 5.6k\Omega \quad (5.525)$$

$$A_{v_d} = \frac{1}{2} g_{m_2} R_o \approx \frac{1}{2} \times 1.41 mA/V \times 5.6k\Omega \approx 3.948 \quad (3.934)$$

$$A_{v_c} \approx -\frac{R_o}{2 R_{o_3}} \approx -\frac{5.6k\Omega}{2 \times 700k\Omega} \approx -4 \times 10^{-3} \quad (-3.522)$$

$$CMRR = \left| \frac{A_{v_d}}{A_{v_c}} \right| \approx g_{m_2} R_{o_3} \approx 1.41 mA/V \times 700k\Omega \approx 1000 \equiv 60 dB$$

CMR :

$$V_{C_{min}} = -V_{SS} + V_{DG_{min}} + V_{GS_{1,2}} = -9V + 4V - 3.3V = -8.3V$$

$$V_{C_{max}} = +V_{DD} - I_{D_{1,2}} - V_{DG_{1_{min}}} = +9V - 0.5 \times 5.6k\Omega - 4V = 2.2V$$

$$CMR = -8.3V \dots + 2.2V \quad (-8.3 \dots 2.3)$$

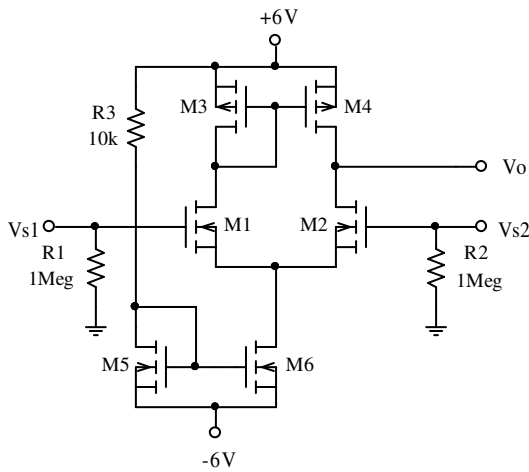
OVR :

$$V_{O_{max}} = V_{DD} = 9V$$

$$\left. \begin{aligned} V_{O_{min}} &= V_{DG_{2_{min}}} - V_{2_{max}} \\ V_{DG_{2_{min}}} &= |V_P| = 4V \\ V_{2_{max}} &= \frac{V_{D_2} - V_{O_{min}}}{2A_{v_d}} \end{aligned} \right\} \Rightarrow V_{O_{min}} = \frac{2A_{v_d} \cdot |V_P| + V_{D_2}}{2A_{v_d} + 1}$$

$$V_{O_{min}} = \frac{2 \times 4 \times |-4V| + 6.2V}{2 \times 4 + 1} = \frac{38.2V}{9} \approx 4.24V$$

$$OVR \approx 4.24V \dots 9V \quad (4.35 \dots 9)$$



شکل ۳۰-۲ مدار مثال ۱۰-۲

مثال ۱۰-۲: مشخصات مدار شکل ۳۰-۲

(CMR , $CMRR$, R_o , R_{i_c} , R_{i_d} , A_{v_c} , A_{v_d})

و OVR) را بدست آورید. ترانزیستورها مشابه،

$V_A = 100V$ و $K = 1mA/V^2$, $V_t = 1V$

فرض شوند.

حل: در این مدار چون $V_{DD} = V_{SS} = 6V$ ،

در نتیجه $V_{DG} < V_{SS} \ll V_A$ بوده از اثر ولتاژ ارلی در محاسبه جریان نقطه کار می توان صرف نظر کرد.

از روی شکل:

$$V_{DD} - R3 \cdot I_{D5} - V_{DS5} - (-V_{SS}) = 0 \Rightarrow V_{GS5} = V_{DS5} = 12 - 10I_{D5}$$

$$I_D \approx K \cdot (V_{GS} - V_t)^2 \quad \text{از (۱-۱۲۳):}$$

$$I_{D5} \approx 1mA/V \cdot (12V - 10k\Omega \times I_{D5})^2$$

$$100I_{D5}^2 - 221I_{D5} + 121 = 0 \Rightarrow I_{D5} = \begin{matrix} \nearrow 1mA & \checkmark & (1.002) \\ \searrow 1.21mA & \times & \end{matrix}$$

$$I_{D6} \approx I_{D5} \approx 1mA \quad (1.025)$$

$$I_{D1} = I_{D2} = I_{D3} = I_{D4} = \frac{I_{D6}}{2} \approx 0.5mA \quad (0.513)$$

$$V_{GS} \approx \sqrt{\frac{I_D}{K}} + V_t \quad \text{از (۱-۱۲۳):}$$

$$V_{GS5} = V_{GS6} \approx \sqrt{\frac{1mA}{1mA/V}} + 1V = 2V \quad (1.98)$$

$$V_{GS1} = V_{GS2} \approx V_{GS3} = V_{GS4} \approx \sqrt{\frac{0.5mA}{1mA/V}} + 1V = 1.7V \quad (1.70)$$

$$V_{DS4} = V_{DS3} = V_{GS3} \approx 1.7V \quad (1.70)$$

$$V_{DS1} = V_{DS2} = V_{DD} - V_{GS3} + V_{GS1} \approx 6V \quad (5.98)$$

مشخصات ترانزیستورها:

$$g_m \approx 2 \sqrt{K \cdot I_D} \quad \text{از (۱-۱۲۶)}$$

$$g_{m6} \approx 2 \sqrt{1mA/V^2 \times 1mA} \approx 2mA/V \quad (2.07)$$

$$g_{m1} = g_{m2} \approx 2 \cdot \sqrt{0.5mA/V^2 \times 1mA} \approx 1.41mA/V \quad (1.51)$$

$$r_o = \frac{V_A + V_{DS}}{I_D} \approx \frac{V_A}{I_D} \quad \text{از (۱-۱۲۸):}$$

$$r_{o2} \approx \frac{V_A}{I_D} \approx \frac{100V}{0.5mA} \approx 200k\Omega \quad (206.6)$$

$$r_{o4} \approx \frac{V_A}{I_D} \approx \frac{100V}{0.5mA} \approx 200k\Omega \quad (198.4)$$

$$r_{o6} \approx \frac{V_A}{I_{D6}} \approx \frac{100V}{1mA} \approx 100k\Omega \quad (101.7)$$

مشخصات مدار:

$$R_{i_d} = R1 + R2 = 2M\Omega \quad (2)$$

$$R_{i_c} = R1 \parallel R2 = 500k\Omega \quad (500)$$

$$R_o = r_{o2} \parallel r_{o4} \approx 100k\Omega \quad (101.4)$$

$$\left. \begin{aligned} A_{v_d} &\approx 2 \frac{r_{o2} \parallel r_{o4}}{r_{s1} + r_{s2}} \\ r_s &= \frac{1}{g_m} \approx 0.7k\Omega \end{aligned} \right\} \Rightarrow A_{v_d} \approx 2 \times \frac{100k\Omega}{1.4k\Omega} \approx 142 \quad (152.8)$$

$$A_{v_c} \approx \frac{(i_{d4} - i_{d2})R_o}{v_c} \approx 0 \quad (3.28 \times 10^{-3})$$

$$CMRR = \frac{A_{v_d}}{A_{v_c}} \rightarrow \infty$$

CMR:

$$V_{C_{\min}} = -V_{SS} + V_{DG6_{\min}} + V_{GS1,2} = -6V + 1V + 1.7V = -3.3V$$

$$V_{C_{\max}} = +V_{DD} - V_{DS3,4} - V_{DG1,2_{\min}} = +6V - 1.7V + 1V = 5.3V$$

$$CMR = -3.3V \dots + 5.3V \quad (-3.37 \dots 5.35)$$

OVR:

$$\left. \begin{aligned} V_{O_{\max}} &= V_{DD} - V_{DS4_{\min}} \\ V_{DS4_{\min}} &= V_{GS4} - V_t = 1.7 - 1 = 0.7V \end{aligned} \right\} \Rightarrow V_{O_{\max}} = 6 - 0.7 = 5.3V$$

$$\left. \begin{aligned} A_{v_d} \gg 1 &\Rightarrow v_{G2} \approx 0 \\ V_{O_{\min}} &= V_{D2_{\min}} \approx V_{DG2_{\min}} \end{aligned} \right\} \Rightarrow V_{O_{\min}} \approx -V_t = -1V$$

$$OVR \approx -1V \dots 5.3V \quad (-1.014 \dots 5.306)$$

تذکر ۱: در محاسبات، برای سادگی، با توجه به جهت ولتاژها و جریانها، قدر مطلق آنها در نظر

گرفته شده اند.

تذکر ۲: بهره ولتاژ مدار در حالت مشترک، از تفاضل جریانهای درین های $M2$ و $M4$ حاصل می

شود. چون در حالت ایده آل این دو با هم برابرند، مقدار A_{v_c} صفر و در نتیجه مقدار $CMRR$ بینهایت

خواهد بود. طبیعتاً به علت نابرابر بودن ولتاژهای ترانزیستورها (به واسطه محدود بودن ولتاژ ارلی)،

اختلاف بین جریانها هر قدر ناچیز، ولی صفر نخواهد بود.

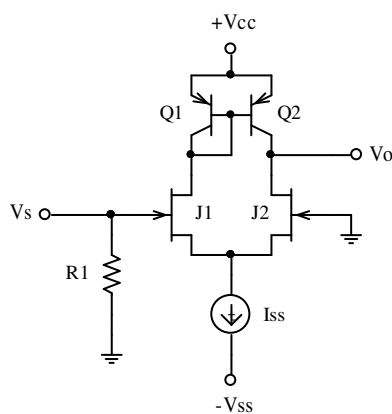
تذکر ۳: به عنوان تمرین، بهره ولتاژ مدار در حالت مشترک را به طور دقیق حساب کنید.

۱۰-۲ تقویت کننده چند طبقه

مثال ۱۱-۲ می خواهیم یک تقویت کننده DC با مشخصات $R_i \geq 1M\Omega$ ، $R_o \leq 100\Omega$ و

$A_v \geq 1000$ داشته باشیم. مداری برای این منظور طرح نمایید.

حل: چون تقویت کننده DC است، باید از یک طبقه تفاضلی استفاده کنیم. چون می خواهیم



شکل ۳۱-۲ مدار مثال ۱۱-۲

مقاومت ورودی زیاد باشد، باید از فت یا زوج دارلینگتون

استفاده کنیم. و چون بهره ولتاژ بالاست، از بار فعال استفاده

می کنیم. بنابراین مثلاً مداری مانند شکل ۳۱-۲ پیشنهاد می

شود.

در این مدار از JFET استفاده شده است. پارامترهای

آنها را: $V_A = 100V$ و $I_{DSS} = 16mA$ ، $V_P = -4V$

فرض می کنیم. برای ترانزیستورها نیز $\beta_F = 100$ و $V_A = 100V$ در نظر گرفته می شود.

در این مدار: $R_i = R_1$ و باید $R_i \geq 1M\Omega$ باشد. بنابراین مثلاً $R_1 = 1M\Omega$ انتخاب می شود. برای

بهره ولتاژ داریم:

$$A_v = A_{v_d} = 2 \times \frac{1}{2} g_{m_J} (r_{o_J} \parallel r_{o_Q}) \quad (74-2)$$

با جایگزینی $r_o \approx V_A / I_D$ و $g_m \approx \frac{2}{|V_P|} \sqrt{I_D I_{DSS}}$ در (۷۴-۲):

$$A_v \approx \frac{2V_{A_J} V_{A_Q}}{(V_{A_J} + V_{A_Q}) |V_{P_2}|} \sqrt{\frac{I_{DSS}}{I_D}} \quad (75-2)$$

چون $V_{A_J} = V_{A_Q} = V_A$ از (۷۵-۲):

$$A_v \approx \frac{V_A}{|V_P|} \sqrt{\frac{I_{DSS}}{I_D}} \quad (۷۶-۲)$$

در نتیجه:

$$I_D = \left(\frac{V_A}{A_v V_P} \right)^2 \cdot I_{DSS} = \left(\frac{100V}{1000 \times 4V} \right)^2 \times 16mA = 10\mu A$$

و از آنجا:

$$I_{SS} = 2I_D = 20\mu A$$

بدست می آید. بنابراین با انتخاب جریان منبع به مقدار ۲۰ میکرو آمپر، انتظار می رود به بهره مطلوب ۱۰۰۰ برسیم (با شبیه سازی ۱۰۴۲ بدست می آید). پس دو تا از خواسته های مسئله برآورده شده اند ولی مقاومت خروجی مدار:

$$R_o = r_{oJ} \parallel r_{oQ} \approx \frac{1}{2} \cdot \frac{V_A}{I_D} = \frac{1}{2} \times \frac{1000V}{10\mu A} = 5 M\Omega \gg \gg 100 \Omega \quad (5.135)$$

به مراتب بزرگتر از مقدار مطلوب است.

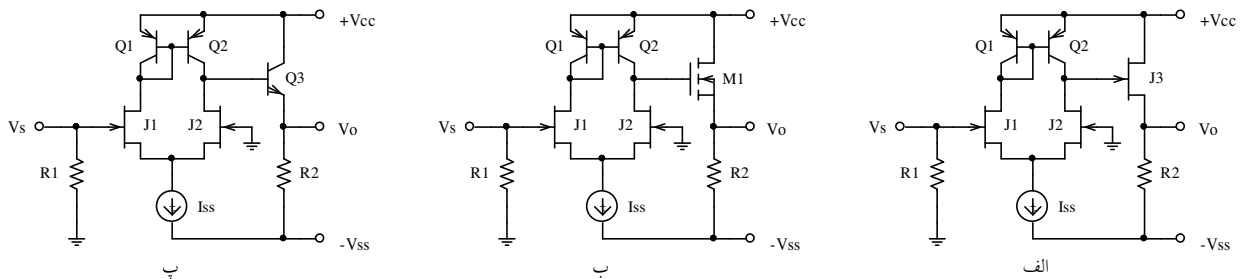
در این مسئله مشخصات ذکر شده مدار وابسته به مقادیر منابع ولتاژ نیستند. فقط برای این که مدار کار خود را درست انجام دهد باید همه ترانزیستورها در ناحیه فعال قرار گیرند. برای این منظور باید $V_{CC} > V_{ECQ} + V_{o_{max}} + |V_P|$ باشد (چرا؟) که در این رابطه V_{ECQ} ولتاژ نقطه کار ترانزیستور Q_2 ، حداکثر دامنه سیگنال خروجی و V_P ولتاژ قطع ترانزیستور J_2 می باشند. در صورتی که $\beta \rightarrow \infty$ فرض شود $V_{ECQ} \approx V_{EB} \approx 0.7V$ خواهد بود. در غیر این صورت از رابطه (۶۶-۲) V_{ECQ} قابل محاسبه است. برای مثال در این مدار $V_{ECQ} \approx 1.7V$ و از آنجا $V_{CC} > 1.7V + 4V + V_{o_{max}}$ باید باشد. بنابراین چون دامنه ولتاژ خروجی مشخص نشده است، مثلاً $V_{CC} = V_{SS} = 9V$ انتخاب می شود.

از این مثال نتیجه می گیریم که چون مقاومت خروجی و بهره مدار به هم وابسته هستند:

$$\left. \begin{aligned} A_v &= \frac{V_A}{|V_P|} \sqrt{\frac{I_{DSS}}{I_D}} \\ R_o &= \frac{1}{2} \frac{V_A}{I_D} \end{aligned} \right\} \Rightarrow A_v = \frac{\sqrt{2 I_{DSS} V_A R_o}}{|V_P|} = \sqrt{0.2 R_o}$$

با یک تقویت کننده یک طبقه نمی توان به خواسته های مسئله دست یافت. بنابراین در چنین مواردی باید از تقویت کننده های چند طبقه استفاده کرد. مثلاً اگر به مدار شکل ۲-۳۱ یک طبقه بافر (درین یا کلکتور مشترک) اضافه کنیم (شکل ۲-۳۲). در صورت زیاد بودن مقاومت ورودی بافر، بهره طبقه تفاضلی تغییر نخواهد کرد.

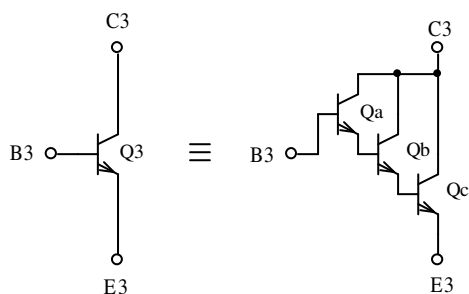
در مدار شکل ۲-۳۲ الف از یک *JFET* به عنوان بافر استفاده شده است. این مدار به ازای نقطه کار $V_S = 0$ قابل استفاده نخواهد بود (چرا؟). برای این که مدار کار خود را درست انجام دهد، باید ولتاژ آفستی برابر $V_{OS} \approx -2.5mV$ به ورودی اعمال کرد (چرا؟). در این صورت $V_O \approx 7.5V$ میشود. اگر $I_{D3} \approx 1mA$ انتخاب شود، $R_2 = \frac{V_O - (-V_{SS})}{I_{D3}} \approx 16.5k\Omega$ بدست می آید که مقدار استاندارد $R_2 = 15k\Omega$ انتخاب می شود. در این صورت مشخصات مدار: ناحیه خطی خروجی $V_O \approx 7 \dots 8V$ ، $A_v \approx 990$ ، $R_o \approx 455\Omega$ و $R_i = 1M\Omega$ بدست می آید.



شکل ۲-۳۲ استفاده از بافر برای کاهش مقاومت خروجی به کمک: الف- جی فت، ب- ماس فت و پ- بای پلار.

مدار شکل ۲-۳۲ ب استفاده از یک $MOSFET$ را به عنوان یک بافر نمایش می دهد. این مدار به ازای نقطه کار $V_S = 0$ قابل استفاده می باشد (چرا؟). در صورتی که مشخصات این ترانزیستور $V_{to} = 2V$ ، $K = 1mA/V^2$ و $V_A = 100V$ ، فرض شوند، $V_O \approx 4.2V$ می شود. اگر $I_{D3} \approx 1mA$ انتخاب شود، $R2 = \frac{V_O - (-V_{SS})}{I_{D3}} \approx 13.2k\Omega$ بدست می آید که مقدار استاندارد $R2 = 15k\Omega$ انتخاب می شود. در این صورت مشخصات مدار: ناحیه خطی خروجی $V_O \approx 1.3 \dots 5.8V$ ، $A_v \approx 1000$ ، $R_o \approx 485\Omega$ و $R_i = 1M\Omega$ بدست می آید.

بالاخره مدار شکل ۲-۳۲ پ استفاده از ترانزیستور معمولی را به عنوان یک بافر نمایش می دهد. این مدار نیز به ازای نقطه کار $V_S = 0$ قابل استفاده است (چرا؟). برخلاف دو مدار قبل، به علت محدود بودن بتا، مقاومت خروجی مدار تابعی از مشخصات طبقه تفاضلی، و بهره طبقه تفاضلی تابعی از بتای ترانزیستور $Q3$ ، و مقدار مقاومت $R2$ است. بنابراین باید بتای ترانزیستور به حدی بزرگ باشد که اثر متقابل دو طبقه کلکتور مشترک و تفاضلی بر روی یک دیگر قابل اغماض باشد. به عبارت دیگر مقاومت خروجی مدارهای ساخته شده به کمک فت از رابطه: $R_o = \frac{1}{g_m} \parallel R2 \approx \frac{1}{g_m}$ بدست می آید، در صورتی



شکل ۲-۳۳ مدار دارلینگتن

که برای مدار پ از رابطه: $R_o = \left(\frac{R'_o + r_\pi}{\beta} \right) \parallel R2 \approx \frac{R'_o}{\beta}$ باید استفاده کرد. در این رابطه $R'_o \approx 5M\Omega$ مقاومت خروجی طبقه تفاضلی است. در نتیجه باید $\beta > \frac{R'_o}{R_o}$

باشد، یعنی $\beta > \frac{5M\Omega}{100\Omega} = 50000$ از آنجایی که برای

ترانزیستورهای مفروض $\beta = 100$ است، باید از سه عدد ترانزیستور به صورت مدار دارلینگتن (شکل ۲-۳۳) استفاده کرد. در این صورت $V_O \approx 5.3V$ خواهد بود. اگر برای این مدار نیز $I_{C3} \approx 1mA$

انتخاب شود، $R_2 = \frac{V_O - (-V_{SS})}{I_{C3}} \approx 14.3k\Omega$ بدست می آید که مقدار استاندارد $R_2 = 15k\Omega$ انتخاب

می شود. در این صورت مشخصات مدار: ناحیه خطی خروجی $V_O \approx 2.1 \dots 6.7V$ ، $A_v \approx 1030$ ،

$R_o \approx 85\Omega$ و $R_i = 1M\Omega$ بدست می آید.

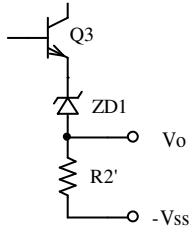
تذکر: به عنوان تمرین مشخصات مدارهای فوق را محاسبه کنید.

چنان که از مثال فوق بر می آید - با مقادیر نمونه عناصر - مدار الف مناسب نمی باشد، زیرا به ازای ورودی صفر، ترانزیستور خروجی ($J3$) در ناحیه خطی قرار ندارد. علاوه بر آن با تغییر نقطه کار، دامنه سیگنال خروجی می تواند حد اکثر نیم ولت باشد، بهره در حد قابل قبول، ولی مقاومت خروجی خیلی زیاد است. مدار ب بهتر است. دامنه سیگنال خروجی به $1,6$ ولت می رسد، بهره قابل قبول ولی مقاومت خروجی زیاد است. بالاخره مدار پ ظاهراً کلیه خواسته های مسئله را برآورده می سازد. دامنه سیگنال خروجی تا $1,4$ ولت می رسد و مشخصات دینامیکی بهتر از مقادیر خواسته شده هستند. البته به علت استفاده از سه ترانزیستور بجای یکی، مدار مفصل شده است. مهمتر از آن این امر که در عمل با کم شدن بیش از حد جریان کلکتور، β نیز کم می شود. جریانهای ناشی نیز قابل توجه می شوند و ...

در حالت کلی، این مدار ها همگی دارای دو عیب مشترک هستند: یکی این که دامنه سیگنال خروجی خیلی کم است (کسری از ولتاژ منبع تغذیه)، دیگر این که به ازای $V_S = 0$ ، $V_O \neq 0$ است. بنابراین برای کار کردن با این مدار، باید مقاومت بار شناور باشد (یک سر آن به خروجی مدار و سر دیگرش به یک گره غیر هم پتانسیل با زمین سیستم).

با برطرف کردن عیب دوم، معمولاً عیب اول نیز بر طرف می شود. برای این منظور باید به طریقی

ولتاژ خروجی را (در این مثال $V_O = 5.3V$ برای مدار پ) به صفر منتقل^۱ کرد. برای مثال شکل ۲-۳۴



شکل ۲-۳۴
انتقال سطح ولتاژ

پیشنهادی را برای این منظور ارائه می دهد. با استفاده از یک دیود زنر

$$ZD1 = 5.6V \text{ و تغییر } R2 \text{ به } R2' = \frac{V_{SS}}{I_{E3}} \approx \frac{9V}{1mA} = 9k\Omega \text{ (مقدار استاندارد)}$$

($9.1k\Omega$ یا $10k\Omega$)، به ازای $V_S = 0$ ، $V_O \approx 0$ خواهد شد. هر چند که گاهی از

این پیشنهاد استفاده می شود، ولی این مدار دارای عیوبی است (کدام؟) و بهتر

است، راه حل دیگری پیدا کرد.

راه حل کلی، که تقریباً همیشه مورد استفاده قرار می گیرد - بخصوص هنگامی که به بهره های ولتاژ

بزرگ (مثلاً $A_v > 1000$) نیاز است - استفاده از چند طبقه ولتاژ می باشد. حال اگر طبقات را مکمل

یکدیگر انتخاب کنیم، یعنی اگر مثلاً در طبقه اول از ترانزیستور nnp (یا n کانال) استفاده شده است،

در طبقه دوم از ترانزیستور pnp (یا p کانال) استفاده شود و الی آخر.

در این صورت بطور همزمان مساله بزرگ بودن بهره ولتاژ، زیاد بودن دامنه ولتاژ خروجی و نداشتن

افست ولتاژ (صفر بودن ولتاژ خروجی به ازای صفر بودن ولتاژ ورودی) حل می شود.

مثال ۲-۱۲ مشخصات مدار شکل ۲-۳۵ را با فرض مشابه بودن ترانزیستورها، $\pm V_{CC} = \pm 6V$ ،

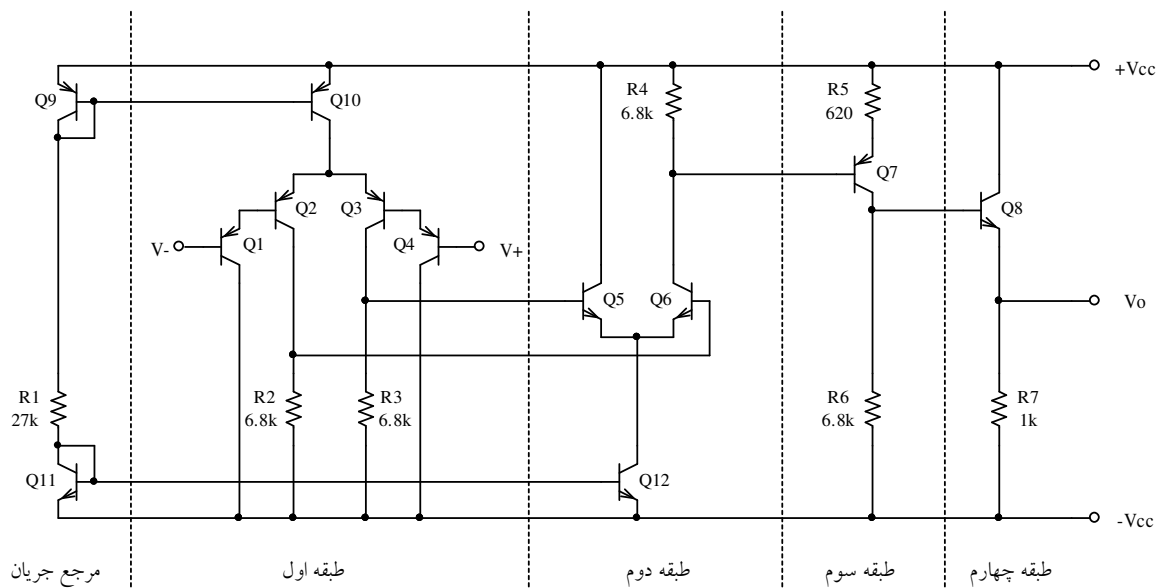
$$\beta_F = 100, |V_{BE}| \approx 0.6V \text{ و } V_A = 100V \text{ بدست آورید.}$$

حل: این مدار یک تقویت کننده چهار طبقه است. $Q9$ ، $Q10$ همچنین $Q11$ ، $Q12$ تشکیل دو آینه

جریان را می دهند. $Q1$ ، $Q2$ ، $Q3$ ، $Q4$ و $Q10$ طبقه اول و $Q5$ ، $Q6$ و $Q12$ طبقه دوم را تشکیل

¹ Level Shifting

می دهند، که هر کدام یک طبقه تفاضلی هستند. خروجی طبقه اول، تفاضلی و خروجی طبقه دوم، تک انتهای است. $Q7$ بعنوان امیتر مشترک طبقه سوم، و بالاخره $Q8$ طبقه چهارم را تشکیل می دهد، که بصورت مدار کلکتور مشترک بسته شده است. در طبقه اول - جهت بالابردن مقاومت ورودی - از دو مدار کلکتور مشترک و در طبقه آخر، برای کم کردن مقاومت خروجی باز از مدار کلکتور مشترک استفاده شده است.



شکل ۲-۳۵ مدار مثال ۲-۱۲

برای بدست آوردن مشخصات مدار، طبق معمول مساله را در سه مرحله حل می کنیم:

الف - محاسبه نقاط کار:

$$I_{R1} = I_{Ref} = \frac{V_{CC} + V_{EE} - V_{EB9} - V_{BE11}}{R1} = 2 \frac{(6V - 0.6V)}{27k\Omega} = 400\mu A$$

$$|I_{C2}| = |I_{C3}| \approx I_{C5} = I_{C6} \approx \frac{1}{2} I_{Ref} = 200\mu A$$

$$(I_{C6} - |I_{B7}|) \cdot R4 = |I_{E7}| \cdot R5 + V_{EB7} \Rightarrow |I_{C7}| \approx 1mA$$

$$V_O = V_{E8} = (|I_{C7}| - I_{B8}) \cdot R_6 - V_{BE8} \approx 0$$

$$I_{C8} \approx I_{E8} = \frac{V_O + V_{EE}}{R_7} \approx 6 \text{ mA}$$

توجه شود که در این محاسبات اثر V_A در نظر گرفته نشده است. بعلت این که I_C ها با هم برابر نیستند، V_{BE} ها هم مقدار فرضی $0.6V$ را ندارند، و مقدار واقعی آنها می تواند از $V_{BE} \approx 0.5V$ تا $V_{BE} \approx 0.7V$ باشد (چرا؟). برای مقایسه مقادیر محاسبه شده با مقادیر دقیق جدول ۲-۴ را ببینید.

نقش مقدار V_{BE7} در محاسبه V_O از همه مهمتر است (چرا؟) ولی با وجود این محاسبه تقریبی به جوابهای معقولی منتهی می شود. در ضمن در صورتی که در عمل - بعلت یکسان نبودن ترانزیستورها (مثلاً β ، I_S ، ...) با مقادیر فرضی - ولتاژ خروجی تفاوت قابل ملاحظه‌ای با مقدار مطلوب داشته باشد (مثلاً $V_O = 2V$ یا $V_O = -1.5V$)، می توان با تغییر مقاومت R_6 (مثلاً انتخاب یک پتانسیومتر $5k\Omega$ سری با یک مقاومت $4.7k\Omega$) $V_O = 0V$ را تنظیم نمود.

در عمل اکثراً نیازی به این کار نیست. زیرا با استفاده از فیدبک^۱ کردن مدار، ولتاژ خروجی همواره $V_O \approx 0$ (یا هر مقدار مطلوب دیگری) بوده نیاز به رعایت مسایل فوق الذکر نمی باشد.

ب - محاسبه پارامترهای ترانزیستورها:

$$g_m = g_{m_2} = g_{m_3} \approx g_{m_5} = g_{m_6} \approx \frac{I_{Ref} / 2}{n V_T} \approx \frac{0.2 \text{ mA}}{25 \text{ mV}} = 8 \text{ mA/V}$$

$$r_e = \frac{1}{g_m} = 125 \Omega$$

^۱ ر.ک. فصل ۳

$$g_{m7} = \frac{1mA}{25mV} = 40mA/V \Rightarrow r_{e7} = 25\Omega$$

$$g_{m8} = \frac{6mA}{25mV} = 240mA/V \Rightarrow r_{e8} \approx 4\Omega$$

$$g_{m10} \approx g_{m12} = \frac{0.4mA}{25mV} = 16mA/V \Rightarrow r_{e10} \approx r_{e12} \approx 62\Omega$$

$$r_o = r_{o2} = r_{o3} \approx r_{o6} \approx V_A / I_{C2} = 100V / 0.2mA = 500k\Omega$$

$$r_{o7} \approx V_A / I_{C7} = 100V / 1mA = 100k\Omega$$

$$r_{o8} \approx V_A / I_{C8} = 100V / 6mA \approx 16.7k\Omega$$

$$r_{o10} \approx r_{o12} \approx V_A / I_{C10} = 100V / 0.4mA \approx 250k\Omega$$

مقادیر تقریبی محاسبه شده در بندهای الف و ب با مقادیر دقیق بدست آمده بکمک شبیه سازی در

جدول ۲-۴ مقایسه شده اند.

جدول ۲-۴ مقایسه مقادیر محاسبه شده با مقادیر شبیه سازی شده

پارامتر	R1	Q2	Q3	Q5	Q6	Q7	Q8	Q10	Q12
$I_C (calc) [mA]$	0.4	0.2	0.2	0.2	0.2	1	6	0.4	0.4
$I_C (sim) [mA]$	0.401	0.203	0.203	0.196	0.194	1.03	5.94	0.411	0.394
$V_{BE} (calc) [mV]$	-	600	600	600	600	600	600	600	600
$V_{BE} (sim) [mV]$	-	565	565	563	563	606	649	583	583
$\beta (calc)$	-	100	100	100	100	100	100	100	100
$\beta (sim)$	-	105	105	111	109	104	105	104	100
$g_m (calc) [mA/V]$	-	8	8	8	8	40	240	16	16
$g_m (sim) [mA/V]$	-	8.13	8.13	7.86	7.77	41.4	238	16.4	15.8
$r_o (calc) [k\Omega]$	-	500	500	500	500	100	16.7	250	250
$r_o (sim) [k\Omega]$	-	516	516	563	563	101	17.7	254	254

ج - محاسبه مشخصات مدار:

$$R_{i_d} \approx 4 \beta_2^2 r_{e_2} = 4 \times (100)^2 \times 125 \Omega = 5 M\Omega \quad (5.518)$$

$$\left. \begin{aligned} R_{i_c} &\approx \frac{1}{2} \beta_1 \left(r_{o_1} \parallel \beta_2 \left(r_{o_2} \parallel 2 r_{o_{10}} \right) \right) \\ r_{o_{10}} &\approx \frac{r_{o_2}}{2}, \quad r_{o_1} \approx \beta r_{o_2} \end{aligned} \right\} \Rightarrow$$

$$R_{i_c} \approx \frac{\beta^2}{3} r_{o_2} \approx \frac{10^4}{3} \times 500 k\Omega \approx 840 M\Omega \quad (969.2)$$

$$R_o \approx \left(\frac{R_6}{\beta_8} + r_{e_8} \right) \parallel R_7 = \left(\frac{6.8 k\Omega}{100} + 4 \Omega \right) \parallel 1 k\Omega \approx 67 \Omega \quad (63.05)$$

$$A_{v_d} = A_{v_{d1}} \cdot A_{v_{d2}} \cdot A_{v_3} \cdot A_{v_4}$$

$$A_{v_{d1}} \approx \frac{R_2 \parallel \beta_6 r_{e_6}}{2 r_{e_2}} = \frac{6.8 k \parallel 12.5 k}{2 \times 125 \Omega} = 17.6$$

$$A_{v_{d2}} \approx \frac{R_4 \parallel \beta_7 (R_5 + r_{e_7})}{2 r_{e_6}} = \frac{6.8 k \parallel 100 (620 + 25) \Omega}{2 \times 125 \Omega} = 24$$

$$A_{v_3} \approx \frac{R_6 \parallel \beta_8 (R_7 + r_{e_8})}{r_{e_7} + R_5} = \frac{6.8 k \parallel 100 (1 k + 4 \Omega)}{25 \Omega + 620 \Omega} = 10$$

$$A_{v_4} \approx \frac{R_7}{r_{e_8} + R_7} = \frac{1 k\Omega}{4 \Omega + 1 k\Omega} \approx 0.96 \approx 1$$

$$A_{v_d} \approx 17.6 \times 24 \times 10 \times 1 \approx 4200 \quad (4288)$$

$$A_{v_c} = A_{v_{c1}} \cdot A_{v_{c2}} \cdot A_{v_3} \cdot A_{v_4}$$

$$A_{v_{c1}} = \frac{R_2 \parallel \dots}{2 r_{o_{10}}} \approx \frac{6.8 k\Omega}{2 \times 250 k \Omega} \approx 13.6 \times 10^{-3}$$

$$A_{v_{c2}} \approx \frac{R_4 \parallel (\beta_7 (r_{e_7} + R_5))}{2 r_{o_{12}}} \approx \frac{6.2 k\Omega}{2 \times 250 k \Omega} \approx 12.4 \times 10^{-3}$$

$$A_{v_c} \approx 13.6 \times 10^{-3} \times 12.4 \times 10^{-3} \times 10 \times 1 \approx 1.7 \times 10^{-3} \quad (1.488 \times 10^{-3})$$

OVR :

$$V_{O_{\min}} = -V_{CC} = -6V$$

$$V_{O_{\max}} = V_{CC} - I_{E7} R5 - V_{EC7_{sat}} - V_{BE8}$$

$$I_{E7} \approx \frac{V_{CC} - (-V_{CC}) - V_{EC7_{sat}}}{R5 + R6} \approx 1.6mA \quad \Rightarrow \quad V_{O_{\max}} \approx 4V$$

$$OVR \approx -6V \dots 4V$$

(-6...4.1)

CMR :

$$V_{c_{\min}} = V_{BE1} + V_{BE2} + V_{EC2_{sat}} - I_{C2} R2 + (-V_{CC})$$

$$V_{c_{\min}} \approx -0.6V - 0.6V + 0.2V + 0.2mA \times 6.8k\Omega - 6V \approx -5.6V$$

$$V_{c_{\max}} = V_{CC} - V_{EC10_{sat}} - V_{BE2} - V_{BE1}$$

$$V_{c_{\max}} \approx 6V - 0.2V - 0.6V - 0.6V \approx 4.6V$$

$$CMR \approx -5.6V \dots +4.6V$$

(-5.42...4.87)

OVS :

$$V_{O_P}^- = V_Q - V_{O_{\min}} = 6V$$

$$V_{O_P}^+ = V_{O_{\max}} - V_Q = 4V$$

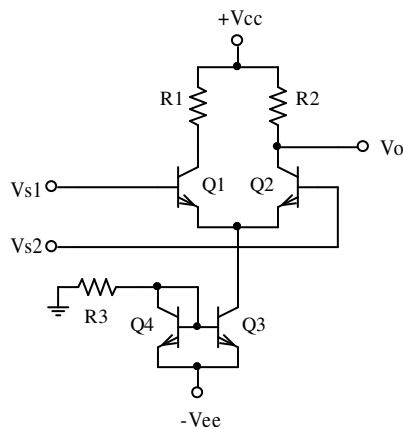
$$OVS = \min[V_{O_P}^-, V_{O_P}^+] = 4V$$

(-5.42...4.87)

پیوست ها

پیوست ۱-۲ نحوه محاسبه مشخصات تقویت کننده تفاضلی

شکل پ-۲-۱ الف مدار یک تقویت کننده نمونه با بار اهمی را نمایش می دهد. مشخصات این مدار



شکل پ-۲-۱ الف تقویت کننده با بار مقاومتی

را می خواهیم با در نظر گرفتن اثر ارلی بدست بیاوریم.

طبق معمول مدار را در سه مرحله بررسی می کنیم:

محاسبه نقاط کار، بدست آوردن مقادیر پارامترهای

دینامیکی ترانزیستورها و مشخصات علایم کوچک مدار.

الف - محاسبه نقاط کار

در این مرحله $V_{S1} = V_{S2} = 0$ در نظر گرفته شده جریانها و ولتاژها را بدست می آوریم.

$$\beta = \beta_F \cdot \left(1 + \frac{V_{CB}}{V_A} \right) \quad (1)$$

$$I_{C3} = I_{R3} \cdot \left(\frac{\beta_F}{\beta_F + 2} \right) \cdot \left(1 + \frac{V_{EE} - V_{BE1} - V_{BE3}}{V_A} \right) \quad (2)$$

$$I_{C1} = I_{C2} = \frac{1}{2} \cdot \frac{\beta_1}{\beta_1 + 1} \cdot I_{C3} \quad (3)$$

در اکثر مدارهای واقعی: $\beta_F \gg 1$ و $V_A \gg V_{CB}$ ، در نتیجه روابط فوق را می توان به صورت:

$$\beta \approx \beta_F \quad (۴)$$

$$I_{C3} \approx I_{C4} \approx I_{R3} \quad (۵)$$

$$I_{C1} \approx I_{C2} \approx \frac{I_{R3}}{2} \quad (۶)$$

در نظر گرفت.

ب- محاسبه پارامترهای ترانزیستورها

$$r_{o3} = \frac{V_A + V_{CB3}}{I_{C3}} \quad (۷)$$

$$r_{o1} = r_{o2} = \frac{V_A + V_{CB1}}{I_{C1}} \quad (۸)$$

$$r_{\pi_1} = r_{\pi_2} = \beta_1 \frac{nV_T}{I_{C1}} \quad (۹)$$

$$g_{m1} = g_{m2} = \frac{I_{C1}}{nV_T} \quad (۱۰)$$

با فرض $V_A \gg V_{CB}$ و $\beta_F \gg 1$ ، $nV_T = 25mV$

$$r_{o1} = r_{o2} \approx 2r_{o3} \approx \frac{V_A}{I_{R3}} \quad (۱۱)$$

$$r_{\pi_1} = r_{\pi_2} \approx \beta_F \frac{25mV}{I_{C1}} \quad (۱۲)$$

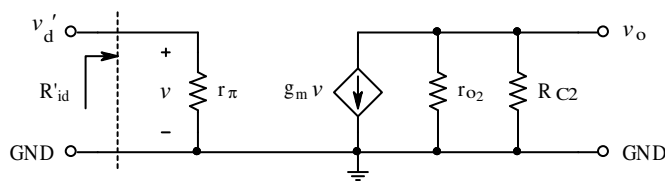
$$g_{m1} = g_{m2} = 40I_{C1} \quad (۱۳)$$

پ- محاسبه مشخصات مدار

حالت تفاضلی: در این حالت $v_d = v_{s1} - v_{s2}$ در نتیجه $i_{c3} = 0$ ، به عبارت دیگر $v_{e1} = v_{e2} = 0$

(زمین مجازی) بوده، برای محاسبه مقاومت ورودی و بهره ولتاژ، مدار برای یک نیم شاخه به صورت

شکل پ-۲-۱ ب در می آید (از این پس در مدارهای معادل $R_{C1} = R1$ و $R_{C2} = R2$):



شکل پ-۲-۱ ب - مدار نیم شاخه در حالت تفاضلی

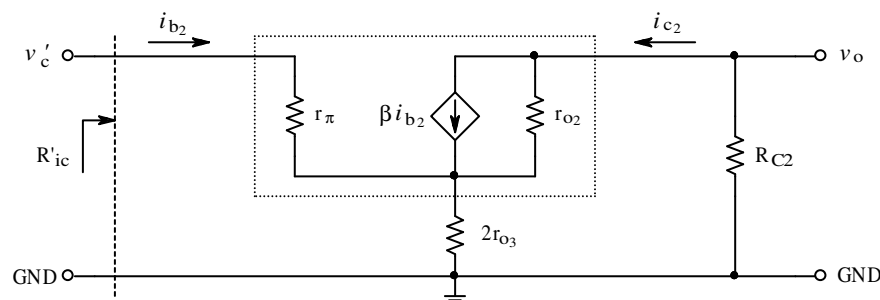
$$v_d = v_{s1} - v_{s2}, \quad v'_d = \frac{v_d}{2} \tag{14}$$

$$R'_{id} = r_{\pi}, \quad A'_{vd} = \frac{v_o}{v'_d} = -g_m (r_{o2} \parallel R_{C2}) \tag{15}$$

$$R_{id} = 2R'_{id} = 2r_{\pi} \tag{16}$$

$$A_{vd} = \frac{v_o}{v_d} = \frac{v_o}{-2v'_d} = \frac{1}{2} g_m (r_{o2} \parallel R_{C2}) \tag{17}$$

حالت مشترک: در این حالت $v_{s1} = v_{s2} = v_c$ ، یعنی مدار مانند دو امیتر مشترک موازی عمل میکند.



شکل پ-۲-۱ ب - مدار نیم شاخه در حالت مشترک

برای محاسبه مقاومت ورودی و بهره ولتاژ، مدار برای یک نیم شاخه به صورت شکل پ-۲-۱ در می آید:

$$v_c = \frac{v_{s1} + v_{s2}}{2}, \quad 2r_{o3} = R_e \quad (18)$$

$$(i_{c2} - \beta_2 i_{b2}) r_{o2} + (i_{c2} + i_{b2}) R_e + i_{c2} R_{C2} = 0 \quad \text{KVL در حلقه خروجی:}$$

$$i_{c2} = i_{b2} \frac{\beta_2 r_{o2} - R_e}{r_{o2} + R_e + R_{C2}}$$

$$b = \frac{i_{c2}}{i_{b2}} = \frac{\beta_2 r_{o2} - R_e}{r_{o2} + R_e + R_{C2}} \quad (19)$$

$$v'_c = i_{b2} r_{\pi 2} + (i_{b2} + i_{c2}) R_e \quad \text{KVL در حلقه ورودی:}$$

$$R'_{ic} = \frac{v'_c}{i_{b2}} = r_{\pi 2} + (1+b) R_e \quad \text{با جانشینی (19)}$$

$$R_{ic} = \frac{R'_{ic}}{2} = \frac{r_{\pi 2}}{2} + (1+b) r_{o3} \quad (20)$$

$$A_{vc} = \frac{v_o}{v_c} = \frac{-i_{c2} R_{C2}}{i_{b2} R'_{ic}} = -b \frac{R_{C2}}{R'_{ic}} \quad (21)$$

در اکثر مدارهای واقعی: $\beta_F \gg 1$ ، $V_A \gg V_{CB}$ و $r_{o2} \gg R_{C2}$ از (18): $r_{o2} \approx 2r_{o3} = R_e$

بنابراین روابط (19) تا (21) به صورت:

$$b = \frac{\beta_2 r_{o2} - R_e}{r_{o2} + R_e + R_{C2}} \approx \frac{\beta_2 r_{o2} - r_{o2}}{r_{o2} + r_{o2} + R_{C2}} \approx \frac{\beta_2}{2} \quad (22)$$

$$R_{ic} = \frac{r_{\pi 2}}{2} + (1+b) r_{o3} \approx \frac{r_{\pi 2}}{2} + \left(1 + \frac{\beta_2}{2}\right) r_{o3} \approx \frac{\beta_2}{2} r_{o3} \quad (23 \text{ الف})$$

$$R_{ic} = \frac{r_{\pi 2}}{2} + (1+b) r_{o3} \approx \left(1 + \frac{\beta_2 r_{o2}}{r_{o2} + 2r_{o3}}\right) r_{o3} \approx \frac{\beta_2}{2} (2r_{o3} \parallel r_{o2}) \quad (23 \text{ ب})$$

$$A_{v_c} = -b \frac{R_{C2}}{R'_{ic}} \approx -\frac{\beta_2}{2} \frac{R_{C2}}{\beta_2 r_{o3}} = -\frac{R_{C2}}{2r_{o3}} \quad (24)$$

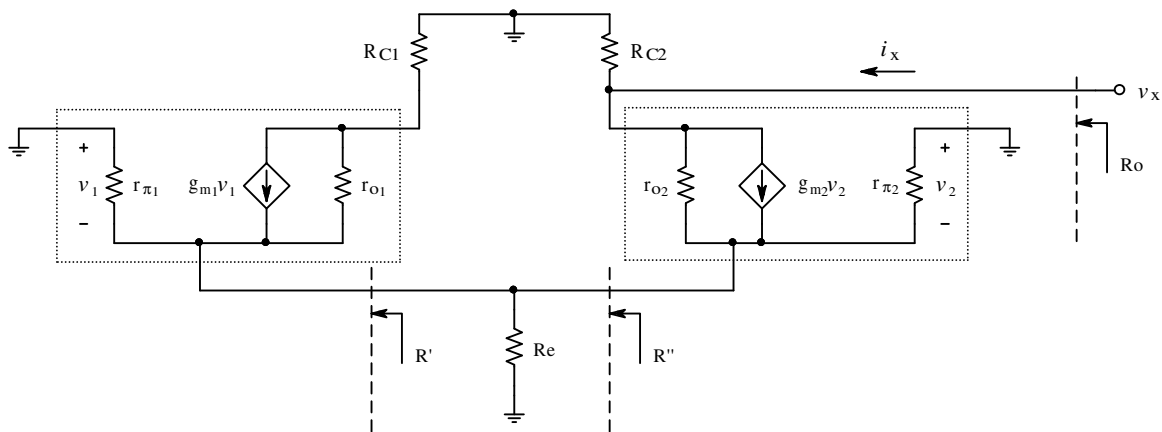
حاصل می شوند.

مقاومت خروجی: چون برای محاسبه مقاومت خروجی باید ولتاژهای ورودی صفر شوند، بنابراین

مقاومت خروجی برای هر دو حالت تفاضلی و مشترک یکسان است ($v_d = v_c = 0$, $v_{s1} = v_{s2} = 0$).

برای محاسبه مقاومت خروجی از مدار معادل شکل پ-۲-۱ استفاده میکنیم. از مدار آمیتر مشترک

داریم:

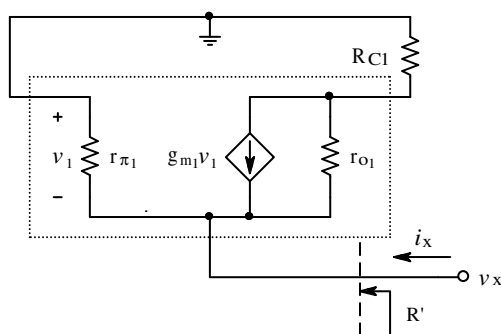


شکل پ-۲-۱ ت - مدار معادن برای محاسبه مقاومت خروجی

$$R_o = \frac{v_x}{i_x} = R_{C2} \parallel \left(\left(1 + g_{m2} (R'' \parallel r_{\pi 2}) \right) r_{o2} + (R'' \parallel r_{\pi 2}) \right) \quad (25)$$

که در این رابطه: $R'' = R_e \parallel R'$. برای محاسبه R' از

مدار شکل پ-۲-۱ ت کمک می گیریم.



شکل پ-۲-۱ ت - مدار برا محاسبه از دید آمیتر

$$R' = \frac{v_x}{i_x} = R \parallel r_{\pi_1} \quad (26)$$

$$R = \frac{v_x}{i_x'}, \quad i_x' = -g_{m_1} v_1 + i_{r_{o_1}} \quad (27)$$

از (27) و شکل پ-2-1 ث:

$$\left. \begin{aligned} v_x &= (i_x' + g_{m_1} v_1) r_{o_1} + i_x' R_{C1} \\ v_1 &= -v_x \end{aligned} \right\} \Rightarrow R = \frac{r_{o_1} + R_{C1}}{1 + g_{m_1} r_{o_1}} \quad (28)$$

جانشینی (28) در (26):

$$R' = \frac{r_{o_1} + R_{C1}}{1 + g_{m_1} r_{o_1}} \parallel r_{\pi_1} \quad (29)$$

$$R'' = R_e \parallel R' = 2 r_{o_3} \parallel R' \quad (30)$$

با قرار دادن روابط (29) و (30) در رابطه (25) مقاومت خروجی مدار بدست می آید.

$$\text{با توجه به: } r_o = \frac{V_A + V_{CB}}{I_C} \text{ و } g_m = \frac{I_C}{nV_T}, \text{ برای مدارهای واقعی:}$$

$$\mu = g_m r_o = \frac{V_A + V_{CB}}{nV_T} \gg \gg 1 \quad (31)$$

جانشینی (29) در (31):

$$R' \approx \left(\frac{1}{g_{m_1}} + \frac{R_{C1}}{\mu_1} \right) \parallel r_{\pi_1} \approx \left(r_{e_1} + \frac{R_{C1}}{\mu_1} \right) \parallel \beta_1 r_{e_1} \quad (32)$$

برای مدارهای واقعی اکثراً: $V_A \gg V_{CC}$ و $V_{CB} \approx V_{RC1} \approx \frac{V_{CC}}{2}$. بنابراین با توجه به این که

است، نتیجه می شود که $\frac{R_{C1}}{\mu_1} \ll r_{e_1}$ خواهد بود. بنابراین از (32):

$$R' \approx \left(r_{e1} + \frac{R_{C1}}{\mu_1} \right) \parallel \beta_1 r_{e1} \approx r_{e1} \parallel \beta_1 r_{e1} \approx r_{e1} = r_{e2} \quad (32)$$

و چون $r_{e1} \ll 2r_{o3}$ است (چرا؟)، از (30) نتیجه می شود:

$$R'' = R_e \parallel R' \approx 2r_{o3} \parallel r_{e2} \approx r_{e2} \quad (33)$$

با جانشینی (33) در (25):

$$R_o = R_{C2} \parallel \left((1 + g_{m2} (R'' \parallel r_{\pi_2})) r_{o2} + (R'' \parallel r_{\pi_2}) \right)$$

$$R_o \approx R_{C2} \parallel \left((1 + g_{m2} (r_{e2} \parallel r_{\pi_2})) r_{o2} + (r_{e2} \parallel r_{\pi_2}) \right)$$

$$R_o \approx R_{C2} \parallel \left((1 + g_{m2} r_{e2}) r_{o2} + r_{e2} \right) \approx R_{C2} \parallel 2r_{o2} \quad (34)$$

مثال عددی: مدار شکل پ-۲-۱ الف را با فرض مشابه بودن ترانزیستورها، $V_{BE} \approx 0.7V$ و

$nV_T = 25mV$ برای دو مورد:

الف- متداول: $V_{CC} = V_{EE} = 12V$ ، $R_1 = R_2 = R_3 = 10k\Omega$ ، $V_A = 100V$ ، $\beta_F = 200$ و

ب- غیر واقعی: $V_{CC} = 100V$ ، $V_{EE} = 12V$ ، $R_1 = 10k\Omega$ ، $R_2 = R_3 = 100k\Omega$ ، $V_A = 10V$ ،

$\beta_F = 20$ حل می کنیم. نتایج حاصله در جدول پ ۲-۱ منعکس شده اند.

تذکر: حالت ب در طراحی های واقعی نباید پیش آید، زیرا ولتاژ شکست ترانزیستورها کمتر از ولتاژ

ارلی است (برای اکثر ترانزیستورها حدود نصف آن). بنابراین در عمل همواره باید $V_{CC} \ll V_A$ باشد تا

تحت هیچ شرایطی ترانزیستور معیوب نشود.

جدول پ ۱-۲ نتایج مثال‌های عددی

مورد	الف			ب		
	پارامتر	تقریبی	دقیق	PSpice	تقریبی	دقیق
$I_{R1} [mA]$	1.2	1.13	1.13	1.2	1.13	1.13
$I_{C1} [mA]$	1.2	1.237	1.24	1.2	1.94	1.94
$I_{C1,C2} [mA]$	0.6	0.615	0.616	0.6	0.919	0.92
$V_{CB3} [V]$	10.6	10.6	10.6	10.6	10.6	10.6
$V_{CB1,2} [V]$	6	5.85	5.84	40	8.1	8.03
$r_{o3} [k\Omega]$	83.3	89.4	89.4	8.33	10.6	10.6
$r_{o1,2} [k\Omega]$	166.6	172.1	172	16.66	19.58	19.6
$\beta_{1,2}$	200	211.7	212	10	18.0	18.0
$r_{\pi 1,2} [k\Omega]$	8.33	8.61	8.59	0.417	0.489	0.49
$g_{m1,2} [mA/V]$	24	24.6	24.6	24	36.76	36.7
$R_{id} [k\Omega]$	16.66	17.22	17.18	0.833	0.978	0.974
A_{vd}	113.2	116.2	116.3	171.4	300.9	299.4
b	-	100.7	-	-	2.35	-
$R_{ic} [k\Omega]$	8330	9099	9063	41.65	35.83	35.88
A_{vc}	0.06	0.0553	0.0554	6	3.282	3.283
$R' [\Omega]$	-	43	-	-	123.9	-
$R'' [\Omega]$	-	43	-	-	123.1	-
$R_o [k\Omega]$	9.7	9.725	9.724	25	47.49	47.45

پیوست ۲-۲ نحوه محاسبه مشخصات منبع جریان کسکود

شکل پ-۲-۲ الف مدار یک منبع جریان کسکود را نمایش می دهد. بکمک این شکل می توان

جریان خروجی را بدست آورد. با فرض مشابه بودن ترانزیستورها و $V_A \gg V_{CB}$:

$$I_{Ref} = I_{E4} + I_{B3} \quad (1)$$

$$I_{E4} = I_{C1} + I_{B1} + I_{B2} = (2 + \beta) \cdot I_{B2} \quad (2)$$

$$I_O = I_{C3} = \frac{\beta}{\beta+1} \cdot I_{E3} = \frac{\beta}{\beta+1} \cdot I_{C2} = \frac{\beta^2}{\beta+1} \cdot I_{B2} \quad (3)$$

جانشینی (۲) در (۱):

$$I_{Ref} = (2 + \beta) \cdot I_{B2} + \frac{I_O}{\beta} \quad (4)$$

و با جایگزینی (۳) در (۴):

$$I_{Ref} = (2 + \beta) \cdot \frac{\beta+1}{\beta^2} \cdot I_O + \frac{I_O}{\beta} = \frac{\beta^2 + 4\beta + 2}{\beta^2} \cdot I_O \quad (5)$$

و از آن جا:

$$I_O = \frac{\beta^2}{\beta^2 + 4\beta + 2} \cdot I_{Ref} \quad (6)$$

در صورتی که $\beta \gg 1$ باشد:

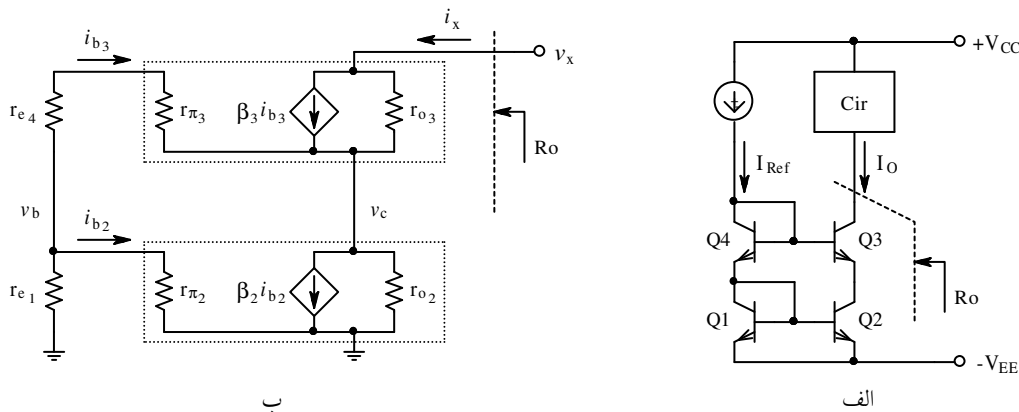
$$I_O = \frac{\beta^2}{\beta^2 + 4\beta + 2} \cdot I_{Ref} \approx \left(1 - \frac{4}{\beta}\right) \cdot I_{Ref} \approx I_{Ref} \quad (6 \text{ الف})$$

مثلاً به ازای $\beta = 10$ باید از رابطه (۶) استفاده کرد: $I_O = \frac{100}{100 + 40 + 2} \cdot I_{Ref} \approx 0.7I_{Ref}$ در صورتی

که به ازای $\beta = 100$ نتایج استفاده از روابطه (۶): $I_O = \frac{10000}{10000 + 400 + 2} \cdot I_{Ref} \approx 0.961I_{Ref}$ و

(۶ الف): $I_O \approx \left(1 - \frac{4}{100}\right) \cdot I_{Ref} = 0.960I_{Ref}$ خیلی به هم نزدیکند.

برای محاسبه مقاومت خروجی از مدار شکل پ-۲-۲ ب استفاده می کنیم. در این شکل، از مدار معادل علایم کوچک ترانزیستورها استفاده شده است. چون از $Q1$ و $Q4$ به عنوان دیود استفاده شده است، مدل آنها یک مقاومت ساده خواهد بود (r_{e1} و r_{e4}).



شکل پ-۲-۲ الف- منبع جریان کاسکود و ب- مدار معادل علایم کوچک

برای بدست آوردن مقاومت خروجی - طبق معمول - یک منبع ولتاژ مستقل (v_x) را به خروجی

اعمال کرده، جریان آنرا (i_x) بدست می آوریم. بنا به تعریف: $R_o = \frac{v_x}{i_x}$.

$$v_x = (i_x - \beta_3 \cdot i_{b3}) \cdot r_{o3} + v_c \quad (7)$$

$$v_c = (i_x + i_{b3} - \beta_2 \cdot i_{b2}) \cdot r_{o2} \quad (8)$$

با مجهول معاون گرفتن:

$$K = \frac{r_{e1} \parallel r_{\pi 2}}{(r_{e1} \parallel r_{\pi 2}) + r_{e4} + r_{\pi 3}} \quad (9)$$

و استفاده از رابطه تقسیم ولتاژ:

$$v_b = \frac{r_{e1} \parallel r_{\pi 2}}{(r_{e1} \parallel r_{\pi 2}) + r_{e4} + r_{\pi 3}} \cdot v_c = K \cdot v_c \quad (10)$$

$$i_{b2} = \frac{v_b}{r_{\pi2}} \quad (11)$$

$$i_{b3} = \frac{v_b - v_c}{r_{e4} + r_{\pi3}} = \frac{K-1}{r_{e4} + r_{\pi3}} \cdot v_c \quad (12)$$

$$v_c = i_x \cdot r_{o2} + i_{b3} \cdot r_{o2} - \beta_2 \cdot i_{b2} \cdot r_{o2} \quad \text{جایگزینی (10)، (11) و (12) در (8):}$$

$$v_c = i_x \cdot r_{o2} + \frac{K-1}{r_{e4} + r_{\pi3}} \cdot v_c \cdot r_{o2} - \beta_2 \cdot \frac{K \cdot v_c}{r_{\pi2}} \cdot r_{o2}$$

$$v_c \cdot \left(1 - \frac{K-1}{r_{e4} + r_{\pi3}} \cdot r_{o2} + \beta_2 \cdot \frac{v_b}{r_{\pi2}} \cdot r_{o2} \right) = i_x \cdot r_{o2}$$

با مجهول معاون گرفتن:

$$L = 1 - \frac{K-1}{r_{e4} + r_{\pi3}} \cdot r_{o2} + \beta_2 \cdot \frac{K}{r_{\pi2}} \cdot r_{o2} \quad (13)$$

$$v_c = \frac{r_{o2}}{L} \cdot i_x \quad (14)$$

$$v_x = i_x \cdot r_{o3} - \beta_3 \cdot i_{b3} \cdot r_{o3} + v_c \quad \text{جایگزینی (12) و (14) در (7):}$$

$$v_x = r_{o3} \cdot i_x - \beta_3 \cdot \frac{(K-1) \cdot r_{o3}}{r_{e4} + r_{\pi3}} \cdot \frac{r_{o2}}{L} \cdot i_x + \frac{r_{o2}}{L} \cdot i_x$$

$$R_o = \frac{v_x}{i_x} = r_{o3} + \beta_3 \cdot \frac{1-K}{L} \cdot \frac{r_{o2} \cdot r_{o3}}{r_{e4} + r_{\pi3}} + \frac{r_{o2}}{L} \quad (15)$$

با فرض مشابه بودن ترانزیستورها، $\beta_F \gg 1$ و $V_A \gg V_{CB}$ خواهیم داشت:

$$\beta = \beta_F \approx \beta_1 \approx \beta_2 \approx \beta_3 \approx \beta_4$$

$$I_C = I_{Ref} \approx I_{C1} \approx I_{C2} \approx I_{C3} \approx I_{C4}$$

$$r_e \approx r_{e1} \approx r_{e2} \approx r_{e3} \approx r_{e4} \quad \text{و از آنجا:}$$

$$r_{\pi} \approx r_{\pi1} \approx r_{\pi2} \approx r_{\pi3} \approx r_{\pi4}$$

$$r_o \approx r_{o1} \approx r_{o2} \approx r_{o3} \approx r_{o4}$$

$$\left. \begin{aligned} K &= \frac{r_{e1} \parallel r_{\pi 2}}{(r_{e1} \parallel r_{\pi 2}) + r_{e4} + r_{\pi 3}} = \frac{r_e \parallel r_{\pi}}{(r_e \parallel r_{\pi}) + r_e + r_{\pi}} \\ r_{\pi} &= (\beta + 1)r_e \Rightarrow r_e \parallel r_{\pi} = \frac{\beta + 1}{\beta + 2} \cdot r_e \end{aligned} \right\} \Rightarrow \text{بنابراین از رابطه (۹)}$$

$$K = \frac{\beta + 1}{\beta^2 + 5\beta + 5} \approx \frac{1}{\beta + 4} \approx \frac{1}{\beta} \quad (۱۶)$$

$$L = 1 - \frac{K - 1}{r_{e4} + r_{\pi 3}} \cdot r_{o2} + \beta_2 \cdot \frac{K}{r_{\pi 2}} \cdot r_{o2} \quad \text{و از رابطه (۱۳)}$$

$$L \approx 1 - \frac{1/\beta - 1}{r_e + r_{\pi}} \cdot r_o + \beta \cdot \frac{1/\beta}{r_{\pi}} \cdot r_o \approx 1 + \frac{r_o}{r_{\pi}} + \frac{r_o}{r_{\pi}} \approx 2 \frac{r_o}{r_{\pi}} \quad (۱۷)$$

$$R_o = r_{o3} + \beta_3 \cdot \frac{1 - K}{L} \cdot \frac{r_{o2} \cdot r_{o3}}{r_{e4} + r_{\pi 3}} + \frac{r_{o2}}{L} \quad \text{جایگزینی (۱۶) و (۱۷) در (۱۵)}$$

$$R_o \approx r_o + \beta \cdot \frac{1 - 1/\beta}{2r_o/r_{\pi}} \cdot \frac{r_o \cdot r_o}{r_e + r_{\pi}} + \frac{r_o}{2r_o/r_{\pi}}$$

$$R_o \approx r_o + \frac{\beta - 1}{2} \cdot \frac{r_{\pi} \cdot r_o}{r_e + r_{\pi}} + \frac{r_o}{2r_o/r_{\pi}} = \frac{\beta^2 + 2\beta + 3}{\beta + 2} \cdot \frac{r_o}{2} + \frac{r_{\pi}}{2} \approx \frac{\beta}{2} \cdot r_o \quad (۱۸)$$

پیوست ۲-۳ نحوه محاسبه مشخصات منبع جریان ویلسون با ترانزیستورهای ماس

شکل پ-۲-۳ الف مدار یک منبع جریان ویلسون با ترانزیستورهای MOS را نمایش می دهد. بکمک این شکل می توان جریان خروجی را بدست آورد. با فرض مشابه بودن ترانزیستورها و

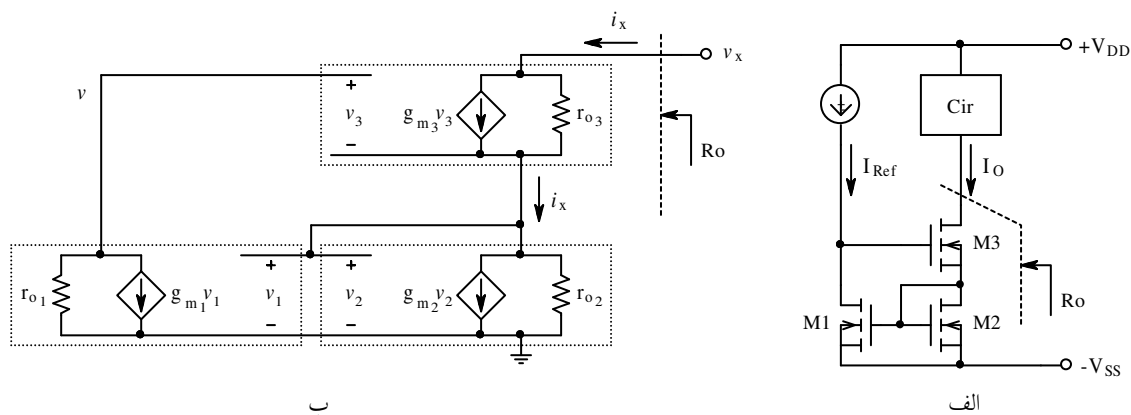
$$:V_A \gg V_{DG}$$

$$I_{Ref} = I_{D1} \tag{1}$$

$$V_{GS1} = V_{GS2} \Rightarrow I_{D2} \approx I_{D1} \tag{2}$$

$$I_O = I_{D3} = I_{S3} = I_{D2} \approx I_{D1} = I_{Ref} \tag{3}$$

برای محاسبه مقاومت خروجی از مدار شکل پ-۲-۳ ب استفاده می کنیم. در این شکل، از مدار



شکل پ-۲-۳ الف- منبع جریان ویلسون و ب- مدار معادل علایم کوچک

معادل علایم کوچک ترانزیستورها استفاده شده است.

برای بدست آوردن مقاومت خروجی - طبق معمول - یک منبع ولتاژ مستقل (v_x) را به خروجی

اعمال کرده، جریان آنرا (i_x) بدست می آوریم. بنا به تعریف: $R_o = \frac{v_x}{i_x}$.

$$v_x = (i_x - g_{m3} \cdot v_3) \cdot r_{o3} + v_2 \quad (4)$$

$$\mu = g_m \cdot r_o \quad \text{با تعریف:}$$

$$v_2 = (i_x - g_{m2} \cdot v_2) \cdot r_{o2} \Rightarrow v_2 = \frac{r_{o2}}{1 + \mu_2} \cdot i_x \quad (5)$$

$$v = -g_{m1} \cdot v_1 \cdot r_{o1} = -\mu_1 \cdot v_1 \quad (6)$$

$$v_1 = v_2 = \frac{r_{o2}}{1 + \mu_2} \cdot i_x \quad (7)$$

$$v_3 = v - v_2 = -\mu_1 \cdot v_1 - \frac{r_{o2}}{1 + \mu_2} \cdot i_x \quad (8)$$

$$v_3 = -\frac{\mu_1 r_{o2}}{1 + \mu_2} \cdot i_x - \frac{r_{o2}}{1 + \mu_2} \cdot i_x \quad \text{جایگزینی (6) و (7) در (8):}$$

$$v_3 = -\left(\frac{\mu_1 + 1}{\mu_2 + 1}\right) \cdot r_{o2} \cdot i_x \quad (9)$$

$$v_x = \left(i_x - g_{m3} \cdot \left(-\frac{\mu_1 + 1}{\mu_2 + 1}\right) \cdot r_{o2} \cdot i_x\right) \cdot r_{o3} + \frac{r_{o2}}{1 + \mu_2} \cdot i_x \quad \text{جایگزینی (5) و (9) در (4):}$$

$$R_o = \frac{v_x}{i_x} = \left(1 + \frac{\mu_1 + 1}{\mu_2 + 1} \cdot g_{m3} \cdot r_{o2}\right) \cdot r_{o3} + \frac{r_{o2}}{1 + \mu_2} \quad (10)$$

در صورت یکسان بودن ترانزیستورها:

$$R_o = (1 + \mu) \cdot r_o + \frac{r_o}{1 + \mu} \approx \mu \cdot r_o \quad (11)$$

پیوست ۲-۴ نحوه محاسبه مشخصات منبع جریان کسکود با ترانزیستورهای ماس

شکل پ-۲-۴ الف مدار یک منبع جریان کسکود با MOSFET را نمایش می دهد. بکمک این

شکل می توان جریان خروجی را بدست آورد. با فرض مشابه بودن ترانزیستورها و $V_A \gg V_{DG}$:

$$I_{Ref} = I_{D4} = I_{D1} \Rightarrow V_{GS1} \approx V_{GS4} \quad (1)$$

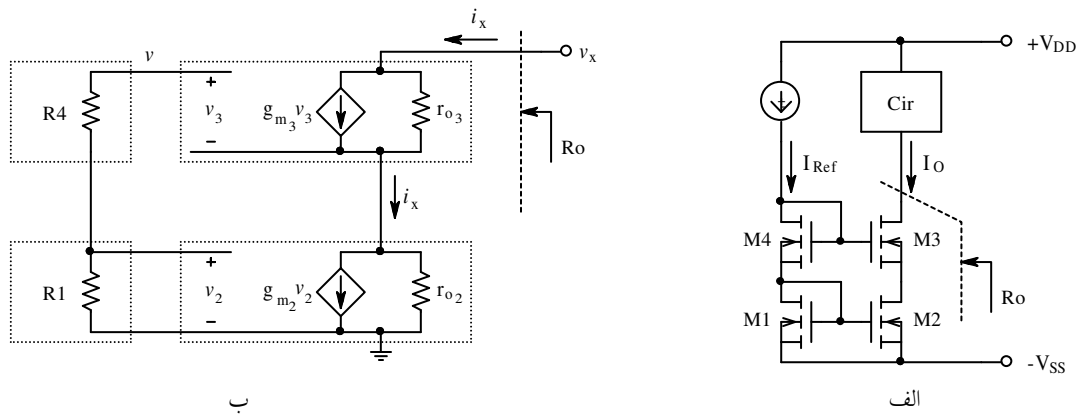
$$V_{GS1} = V_{GS2} \Rightarrow I_{D2} \approx I_{D1} \quad (2)$$

$$I_O = I_{D3} = I_{S3} = I_{D2} \approx I_{D1} = I_{Ref} \quad (3)$$

برای محاسبه مقاومت خروجی از مدار شکل پ-۲-۴ ب استفاده می کنیم. در این شکل، از مدار

معادل علایم کوچک ترانزیستورها استفاده شده است. به جای $M4$ و $M1$ می توان مقاومت معادل آنها

$(R = r_o \parallel (1/g_m))$ را قرار داد (چرا؟).



شکل پ-۲-۴ الف- منبع جریان کاسکود و ب- مدار معادل علایم کوچک

برای بدست آوردن مقاومت خروجی - طبق معمول - یک منبع ولتاژ مستقل (v_x) را به خروجی

اعمال کرده، جریان آنرا (i_x) بدست می آوریم. بنا به تعریف: $R_o = \frac{v_x}{i_x}$.

$$\mu = g_m \cdot r_o$$

با تعریف:

$$v=0, \quad v_2=0 \Rightarrow g_{m_2} \cdot v_2=0$$

با توجه به این که:

$$v_x = (i_x - g_{m_3} \cdot v_3) \cdot r_{o_3} + i_x \cdot r_{o_2} \quad (4)$$

$$v_3 = v - v_{d2} = -r_{o_2} \cdot i_x \quad (5)$$

$$v_x = (i_x + g_{m_3} \cdot i_x \cdot r_{o_2}) \cdot r_{o_3} + i_x \cdot r_{o_2} \quad \text{جایگزینی (5) در (4):}$$

$$R_o = \frac{v_x}{i_x} = (1 + g_{m_3} \cdot r_{o_2}) \cdot r_{o_3} + r_{o_2} \quad (6)$$

در صورت یکسان بودن ترانزیستورها:

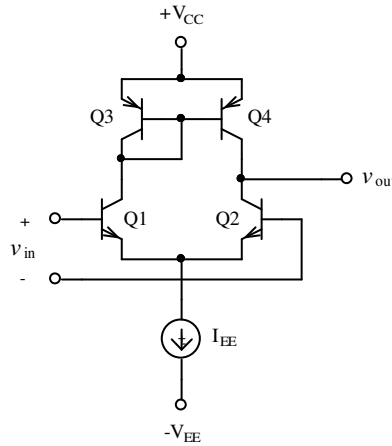
$$R_o = (1 + \mu) \cdot r_o + r_o = (\mu + 2) \cdot r_o \approx \mu \cdot r_o \quad (7)$$

پیوست ۲-۵ محاسبه نقطه کار طبقه تفاضلی با بار فعال

شکل پ ۲-۵ الف یک تقویت کننده با بار فعال بکمک آینه جریان را نمایش می دهد. با فرض

مشابه بودن ترانزیستورها خواهیم داشت:

$$V_{B1} = V_{B2} = 0 \text{ و در نقطه کار: } V_{A1} = V_{A2} = V_{A3} = V_{A4} = V_A, \beta_{F1} = \beta_{F2} = \beta_{F3} = \beta_{F4} = \beta_F$$



شکل پ ۲-۵ تقویت کننده با آینه جریان

$$I_C = \beta_F \left(1 + \frac{V_{CB}}{V_A}\right) I_B \quad \text{از:}$$

$$\begin{aligned} V_{BE1} = V_{BE2} &\Rightarrow I_{B1} = I_{B2} \\ V_{BE3} = V_{BE4} &\Rightarrow I_{B3} = I_{B4} \end{aligned} \quad \text{و:}$$

$$\frac{I_{C1}}{I_{C2}} = \frac{V_A + V_{CB1}}{V_A + V_{CB2}}, \quad \frac{I_{C3}}{I_{C4}} = \frac{V_A + V_{CB3}}{V_A + V_{CB4}} \quad \text{نتیجه می شود:}$$

$$-I_{C4} = I_{C2}, \quad -I_{C3} = I_{C1} \frac{\beta_F}{\beta_F + 2} \quad \text{از روی شکل:}$$

$$\frac{(V_A + V_{CB1})(V_A + V_{CB4})}{(V_A + V_{CB2})(V_A + V_{CB3})} = \frac{\beta + 2}{\beta} \quad \text{بنابراین:}$$

با توجه به شکل:

$$\begin{cases} V_{CB_1} = V_{CC} - V_{EB_3} \\ V_{CB_2} = V_o \\ V_{BC_3} = 0 \\ V_{BC_4} = V_{CC} - V_{EB_4} - V_o \end{cases}$$

با انتخاب $\frac{\beta+2}{\beta} = K$ و $V_{EB_3} = V_{EB_4} = V_{BE}$ نتیجه می شود:

$$V_o = \frac{(V_A + V_{CC} - V_{BE})^2 - K V_A^2}{(V_A + V_{CC} - V_{BE}) + K V_A}$$

بنابراین نتیجه می گیریم که - بعلت وابستگی منابع جریان به یکدیگر - ولتاژ خروجی مقداری مشخص خواهد داشت.

اگر: $\beta \rightarrow \infty$ و $V_A < \infty$ باشد، $K = 1$ و $V_o = V_{CC} - V_{BE}$ خواهد شد، که امری طبیعی است.

زیرا به ازای $\beta \rightarrow \infty$ ، $I_1 = I_2 = I_3 = I_4$ بوده، $V_{CE_3} = V_{CE_4}$.

و اگر: $V_A \rightarrow \infty$ و $\beta < \infty$ باشد، $V_o = \frac{1-K}{1+K} \cdot V_A$ خواهد شد. از آن جایی که همواره $K > 1$

است (چرا؟)، نتیجه می گیریم $V_o \rightarrow -\infty$ یعنی Q_3 اشباع خواهد بود! این امر نیز طبیعی است،

$V_A \rightarrow \infty$ یعنی منبع جریان ایده آل و چون $I_2 > I_4$ (چرا؟) و دو منبع جریان با جریانهای نامساوی را

نمی توان سری کرد، بنابراین بناچار Q_2 را از حالت منبع جریانی خارج (اشباع) خواهد شد.

فصل سوم – فیدبک

منظور از فیدبک کردن در یک سیستم این است که مقداری از سیگنال خروجی را با سیگنال منبع ترکیب کرده، به ورودی سیستم اعمال کنیم. در این حالت چون سیگنال ورودی تابعی از سیگنال خروجی خواهد بود، کنترل مشخصات سیستم، راحت تر و دقیق تر انجام خواهد شد.

برای مثال اگر در سر یک کلاس، مدرس (منبع سیگنال) مطالب درسی را بدون توجه به قوه جذب و معلومات اولیه افراد کلاس (سیستم) ارائه دهد، معمولاً بازده کلاس، آموزش محصلین (خروجی) کامل نخواهد بود. چه ممکن است مطالب ارائه شده، در سطح خیلی پایینتری از قوه درک مستمعین باشد و افراد چیز تازه ای یاد نگیرند و کلاس خسته کننده باشد یا بالعکس مطالب خیلی مشکل و غیر قابل جذب باشند.

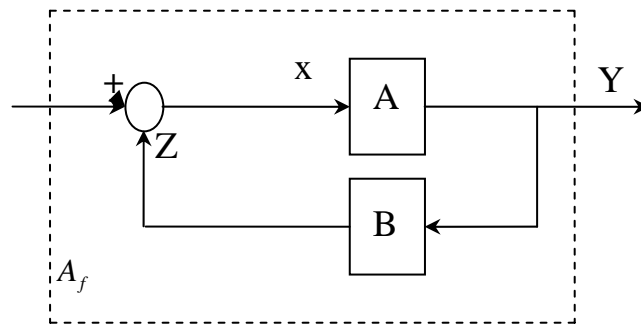
در صورتیکه اگر در سر کلاس، مدرس از شاگردان سؤال کند (نمونه برداری معلومات، خروجی سیستم) و پس از ارزیابی و تلفیق اشکالات کلاس و مطالب برنامه (منبع) موضوعات درس بصورت دیگری ارائه می شوند (سیگنال ورودی) و در این حالت اغلب راندمان خیلی بالاتر است. البته در سیستمهای ناپایدار (نامتجانس) عمل فیدبک می تواند باعث ناپایدارتر شدن سیستم نیز گردد. برای مثال اگر افراد کلاس دارای معلومات در سطوح متفاوت باشند و مدرس بدون توجه به کلاس، برنامه خود را ارائه دهد، هر کس به فراخور حال خود کمابیش بهره ای از کلاس خواهد برد. در صورتیکه اگر معلم از یک شاگرد ضعیف سؤال کند و فرض را بر این مبنا قرار دهد که همه افراد کلاس در این سطح هستند، مطالب را بشدت ساده کرده، از موضوعات ابتدایی تری شروع خواهد کرد.

این امر باعث خستگی اکثریت شده و بخصوص افراد با معلومات بیشتر، باعث ناآرامی کلاس خواهند شد. حال اگر مدرس، نظر اینگونه شاگردان را بپرسد و بخواهد در برنامه خود دخالت دهد، بناگاه باید سطح و حجم مطالب را بالا برد و این تغییر حالت از یک موضوع به موضوع دیگر، باعث ناپایداری و نوسان شده، راندمان سیستم از حالت قبل نیز کمتر خواهد شد.

از این مثال نتیجه میگیریم با وجود اینکه خاصیت فیدبک دارای مزایای زیاد است ولی عیب آن در این است که اگر محل نمونه برداری و یا اثر دادن آن در سیگنال منبع درست انجام نشود، سیستم ناپایدار عبارت دیگر غیر قابل استفاده خواهد شد. حال می پردازیم به بررسی کلی یک سیستم فیدبک دار.

۱-۳ بررسی سیستمهای با فیدبک

شکل (۱-۳) بلوک دیاگرام کلی یک سیستم را نشان می دهد. در این شکل S سیگنال منبع X سیگنال ورودی به سیستم بدون فیدبک، A تابع تبدیل (ضریب تبدیل) سیستم بدون فیدبک، Y سیگنال خروجی شبکه فیدبک کننده و Z مقدار فیدبک شده و A_f تابع تبدیل سیستم با فیدبک می باشد. طبیعتاً " اگر حلقه فیدبک قطع شود: $Z=0$, $X=S$, $A_f=A$ خواهد شد. بنا به تعریف:



شکل (۱-۳)

$A = \frac{Y}{X}$	ضریب تبدیل بدون فیدبک	(۱-۳)
$A_f = \frac{Y}{S}$	ضریب تبدیل با فیدبک	(۲-۳)
$B = \frac{Z}{Y}$	نسبت فیدبک	(۳-۳)

حال بکمک تعاریف فوق و شکل (۱-۳) رابطه بین A و A_f را بدست می آوریم:

$Y = A.X$ از (۱-۳) :

$X = S + Z$ از (۳-۳) شکل

$Z = B.Y$ از (۴-۳) از (۳-۳)

$Z = B.Y$ از (۳-۳) از (۵-۳)

$Y = A(S + B.Y)$

$Y = AS + ABY$

$Y = \frac{A.S}{1 - AB}$ (۷-۳)

$$A_f = \frac{A}{1-AB} \quad (۸-۳)$$

رابطه (۷-۳) ارتباط سیگنال خروجی با ورودی را بیان می کند. از آنجایی که در سیستمها معمولاً تابع تبدیل سیستم مهمتر است، معمولاً در عمل رابطه (۸-۳) بیشتر مورد استفاده قرار می گیرد.

۲-۳ - فیدبک منفی و مثبت

در صورتیکه در سیستمی $A \cdot B > 0$ باشد، فیدبک مثبت است و در صورتیکه $A \cdot B < 0$ باشد، فیدبک منفی خواهد بود. در حالتی که $A \cdot B = 0$ باشد، در مدار فیدبک نخواهیم داشت!

مطالب مربوط به فیدبک کلی است (در مورد سیستمهای مکانیکی، طبیعی، نیز صادق است) ولی برای اینکه مطالب گفته شده ملموس تر باشد، از این به بعد مثالها را درباره مدارهای الکتریکی می زنیم.

از رابطه (۸-۳) نتیجه می شود که در فیدبک مثبت $|A_f| > |A|$ و در فیدبک منفی $|A_f| < |A|$ می باشد. در فیدبک مثبت در صورتیکه $A \cdot B < 1$ باشد، مدار تقویت کننده به عنوان یک تقویت کننده خطی عمل می کند. در صورتیکه $A \cdot B \geq 1$ سیستم غیرخطی شده یا نوسان می کند. (نوسان سازها: آستابل، فلیپ فلاپ، اشیت تریگر،).

در این فصل خواص فیدبک را بررسی می کنیم:

۳-۳ - خواص فیدبک منفی

چنانکه از رابطه (۸-۳) برمیآید، فیدبک منفی همیشه باعث کاهش ضریب تقویت می شود. مثلاً اگر ضریب تقویت $A = -100$ و نسبت فیدبک $B = 0.09$ باشد، پس از فیدبک

$$A_f = \frac{-100}{1+100+0.09} = -10$$

خواهد شد. این عیب فیدبک حسن های زیادی با خود به همراه می آورد که در ذیل، آنها را بررسی می کنیم. البته خود این عیب را نیز می توان با زیاد کردن A جبران کرد. مثلاً اگر $A = 1000$ شود، $A_f = 100$ خواهد شد و عیب برطرف شده است. البته واضح است که مدار مفصلتر خواهد شد. ($B \approx 0.009$)

حسن های فیدبک منفی

الف - پایداری ضریب تقویت مدار (با فیدبک) نسبت به تغییرات ضریب تقویت تقویت کننده (بدون فیدبک) زیاد خواهد شد. از رابطه (۸-۳):

$$\frac{dA_f}{dA} = \frac{1}{(1-AB)^2} \quad (9-3)$$

یعنی مقدار A_f خیلی کم وابسته به مقدار A می باشد. (در صورتیکه $|AB| \gg 1$ باشد) به عبارت دیگر (۳-۸) در (۳-۹):

$$\frac{dA_f}{A_f} = \frac{1}{1-AB} \cdot \frac{dA}{A} \quad (10-3)$$

یعنی تغییرات A_f خیلی کمتر از تغییرات A می باشد.

مثال ۳-۱: در صورتیکه $A = -100$, $B = 0.2$ باشد، A_f چقدر خواهد بود؟ در صورتیکه $A = -200$ شود A_f چقدر خواهد شد؟ تغییرات A_f بر اثر تغییرات A چگونه است؟

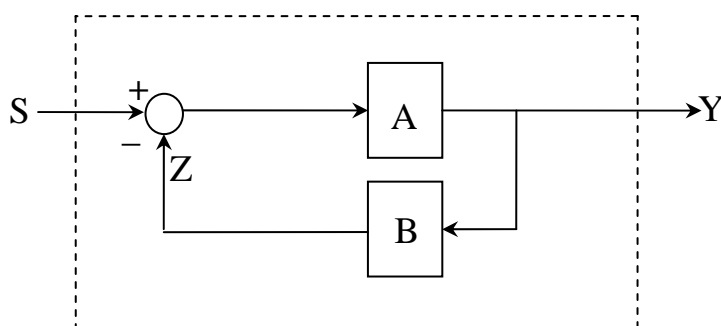
$$A_{f1} = \frac{A_1}{1-A_1B} = \frac{-100}{1-(-100) \times 0.2} = -4.762$$

$$A_{f2} = \frac{A_2}{1-A_2B} = \frac{-200}{1-(-200) \times 0.2} = -4.878$$

$$\frac{dA_f}{A_f} = \frac{1}{1-(-200) \times 0.2} \times \frac{-200 - (-100)}{-100} \times 100 = 2.44\%$$

$$\frac{\Delta A_f}{A_f} = \frac{-4.878 - (-4.762)}{-4.762} \times 100 = 2.44\%$$

تذکر: در صورتیکه از قبل بدانیم فیدبک منفی است. برای اینکه دائما " علامت منفی را بدنبال خود نکشیم، قدر مطلق A , B را در نظر گرفته و در شکل (۳-۱) Z را از S کم می کنیم (شکل ۳-۲) برای تشخیص اینکه فیدبک مدار، منفی است یا مثبت، باید حلقه فیدبک را قطع کنیم و ببینیم سیگنال برگشتی با سیگنال اصلی همفاز است یا 180° اختلاف فاز دارد. برای این منظور می توان مثلا" از رسم فلش هایی استفاده کرد همجهت بودن یا نبودن سیگنال در حلقه فیدبک را بررسی کرد.



شکل (۳-۲)

مثلاً" در شکل (۳-۳) مدارهای (الف) و (ب) دارای فیدبک منفی و مدارهای (ج) و (د) دارای فیدبک مثبت می باشد. در صورتیکه فیدبک منفی باشد و به ازاء A و B قدمطلقهای آنها را قرار دهیم رابطه (۳-۸) بصورت رابطه (۳-۱۱) در می آید:

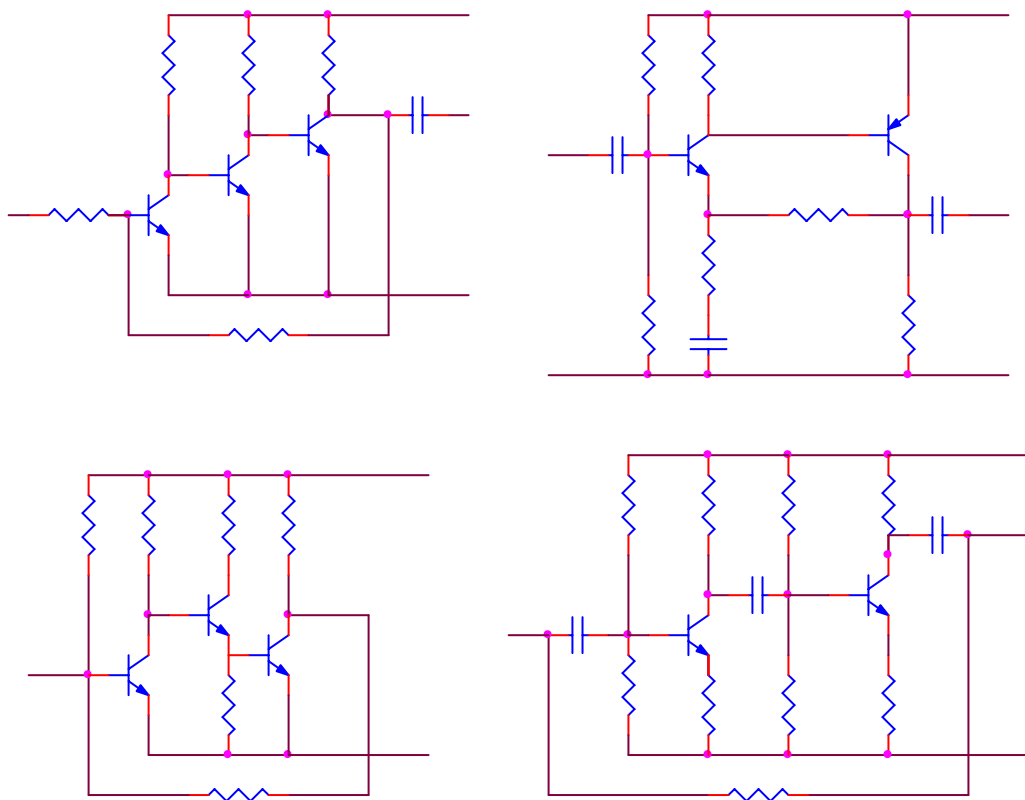
$$A_f = \frac{A}{1+AB} \quad (۳-۱۱)$$

در ضمن از رابطه (۳-۱۰) نتیجه می شودکه ضریب تقویت به اندازه (1+AB) کم می شود. این ضریب را که در تغییر سایر مشخصات تقویت کننده فیدبک شده، تأثیری می نماید، ضریب فیدبک می نامیم.

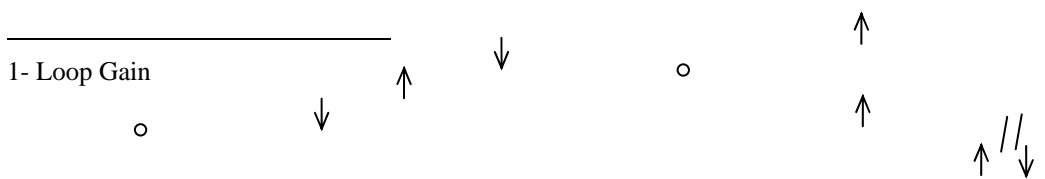
$$K = 1+AB \quad (۳-۱۲)$$

از طرف دیگر چون ضریب بهره در حلقه در حلقه فیدبک AB می باشد، به این مقدار، "بهره حلقه" گویند.

$$K' = A.B \quad (۳-۱۳)$$



(شکل ۳-۳) در صورتیکه $K' \gg 1$ باشد، $K = K'$ شده :



$$A_f = \frac{A}{K} = \frac{A}{K'} = \frac{A}{AB} = \frac{1}{B} \quad (۱۴-۳)$$

خواهد بود. یعنی در صورتیکه بهره حلقه یک مدار فیدبک دار خیلی بزرگ باشد، به عبارت دیگر ضریب تقویت تقویت کننده و نسبت فیدبک شبکه فیدبک بزرگ باشند، مشخصات مدار فقط تابعی از شبکه فیدبک خواهند بود.

ب- نویز و اعوجاج به نسبت ضریب فیدبک کم خواهد شد: هعوجاج در یک سیستم به علت غیر خطی بودن آن سیستم بوجود می آید. بنابراین مثلاً "اگر یک تقویت کننده کاملاً" خطی نباشد (ضریب تقویت نسبت به دامنه خروجی تغییر کند) هر گاه در ورودی یک موج سینوسی اعمال شود، در خروجی علاوه بر تقویت شده آن موج هارمونیهای آن هم ظاهر می شود، که بسته به مقدار غیرخطی بودن، مؤلفه های هارمونیها نیز بیشتر خواهد شد. بنابر تعریف مقدار مؤثر مؤلفه های ناخواسته به موج اصلی را اعوجاج گویند.

$$d = \frac{\sqrt{A_2^2 + A_3^2 + \dots + A_n^2}}{A_1} \quad (۱۵-۳)$$

که در این رابطه A_1 دامنه موج اصلی خروجی و A_2, \dots, A_n دامنه هارمونیهای آن خواهد بود. برای مثال اگر اعوجاج تقویت کننده ای % و ضریب تقویت ۱۰ باشد، در خروجی ممکن است بجای 10V ، 11V مؤثر داشته باشیم. در شکل (۳-۴) تقویت کننده ای با در نظرگرفتن اعوجاج بررسی می شود. در این شکل اعوجاج (v_d) بصورت یک ولتاژ اضافی نمایش داده شده است.

برای بررسی تأثیر فیدبک بر روی نویز کافی است بجای v_n, v_d به عنوان ولتاژ نویز در نظر گرفته شود. در صورتیکه مدار فیدبک نداشته باشد (حلقه فیدبک قطع باشد) :

$$v_o = Av_s + v_d \quad (۱۶-۳)$$

$$v_i = v_s - v_f$$

$$v_s = Bv_o$$

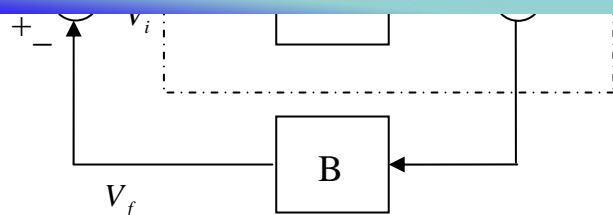
$$v_o = Av_i + v_d$$

$$v_o = \frac{Av_s + v_d}{1 + AB} = \frac{Av_s}{K} + \frac{v_d}{K} \quad \text{نتیجه:}$$

در
(۱۷-۳)

$$v_o = A_f v_s + \frac{v_d}{K}$$

به عبارت دیگر:
(۱۸-۳)



شکل (۳-)

برای مثال اگر یک تقویت کننده با ضریب تقویت 100 به ازاء دامنه خروجی 10 ولت 10% اعوجاج داشته باشد، $v_d = 1V$ خواهد شد. حال اگر این تقویت کننده را با مداری فیدبک کنیم که $B = 0.09$ شود: $K = 10$ بوده و $v_{d_f} = 0.1V$ به عبارت دیگر $d' = 1\%$ خواهد شد. واضح است که ضریب تقویت مدار 10 بوده، دامنه ورودی بجای $0.1V$ در مدار بدون فیدبک، باید $1V$ باشد که این عیب با یک طبقه دیگر برطرف می شود. توجه شود که اعوجاج در دامنه های زیاد، بیشتر است تا دامنه های کم. این مطلب در شکل (۳-۵) توضیح داده شده است. خط پر رابطه واقعی v_o از v_i و خط چین حالت ایده ال را نمایش می دهد.

ج - پهنای باند تقویت زیاد می

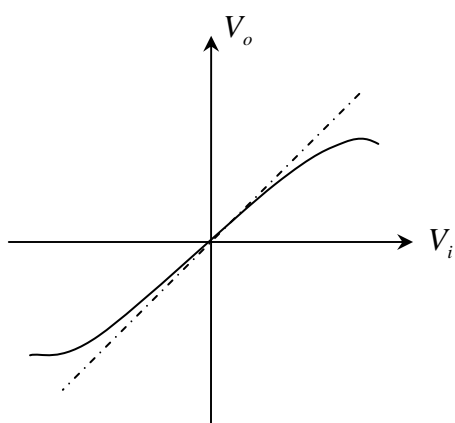
شود: (۳-۱۹)

$$f_{ef} = \frac{f_e}{K}$$

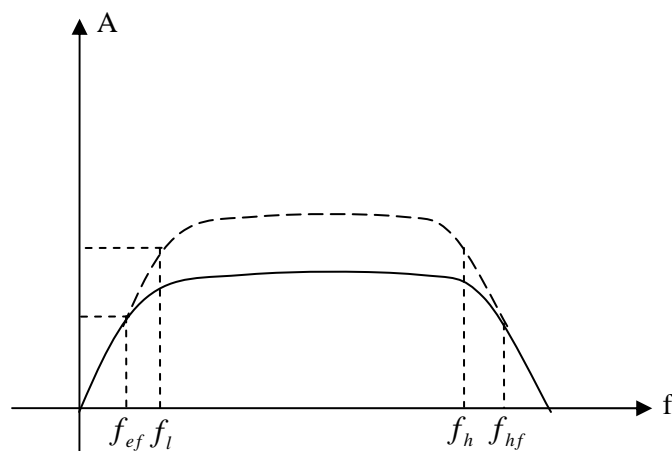
$$f_{hf} = f_h \cdot K$$

(۳-۲۰)

مطالب فوق در شکل (۳-۵) نمایش داده شده است.



شکل (۳-)



شکل (۳-۶)

ج - پهنای باند تقویت زیاد می شود:

(۳-۱۹)

(۳-۲۰)

$$f_{ef} = \frac{f_l}{K}$$

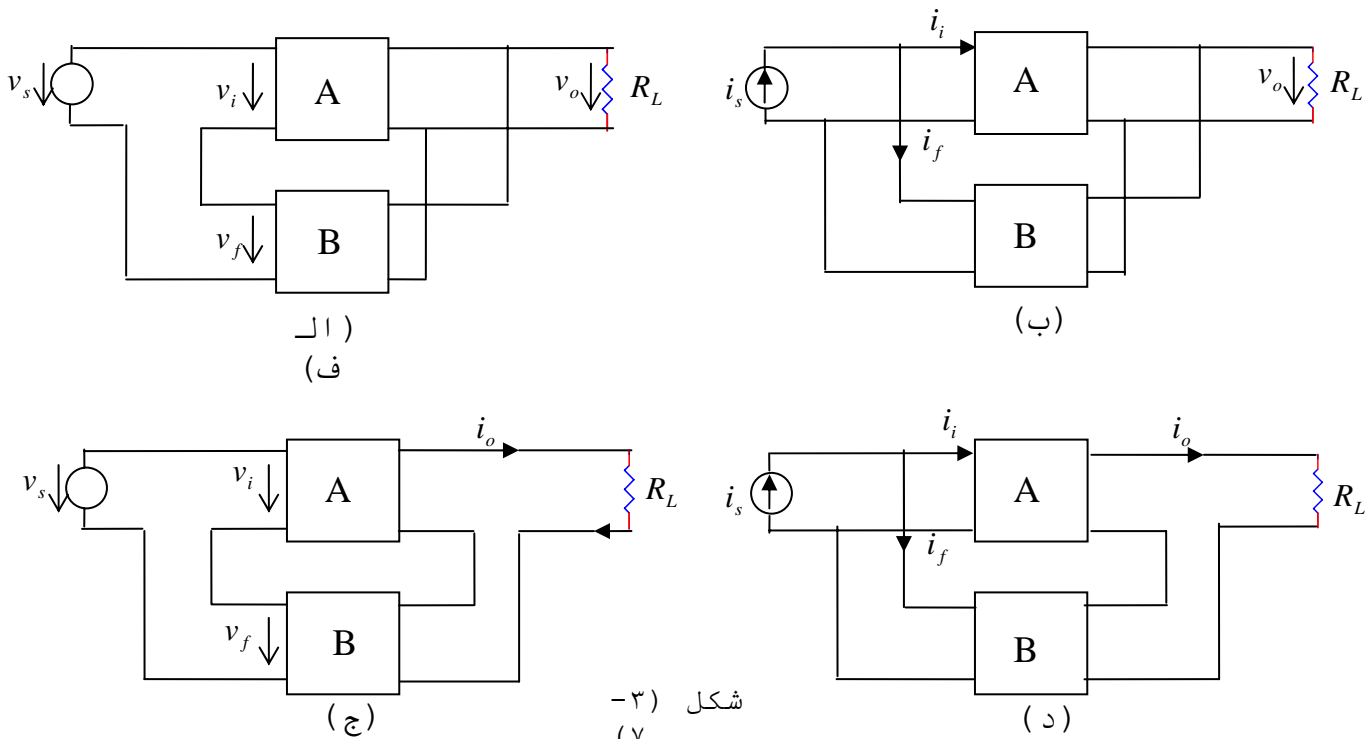
$$f_{hf} = f_h \cdot K$$

اثبات این مطلب نیز مانند حالت قبل است. با این تفاوت که برای بررسی باید برای مقادیر A, B مقادیر مختلف در نظر گرفته شود.

د - تغییر مقاومت ورودی و خروجی :
 بسته به چگونگی فیدبک (که بعداً" بطور مفصل درباره آن بحث خواهد شد) مقاومت ورودی و خروجی به نسبت K کم یا زیاد خواهد شد.

۳-۴- انواع فیدبک منفی

بسته به اینکه سیگنال نمونه برداری خروجی، در یک مدار فیدبک دار، ولتاژ باشد یا جریان دو نوع فیدبک بوجود می آید. و بسته به اینکه سیگنال فیدبک شده بصورت سری یا موازی با سیگنال منبع به ورودی تقویت کننده اعمال شود، هر کدام نیز به دو نوع تقسیم می شوند. بنابراین مجموعاً" چهار نوع فیدبک منفی خواهیم داشت:



شکل ۳-۴ (الف تا د)

- الف - فیدبک ولتاژ - سری یا فیدبک گره - حلقه^۱
- ب - فیدبک ولتاژ - موازی یا فیدبک گره - گره^۲
- ج - فیدبک جریان - سری یا فیدبک حلقه - حلقه^۳
- د - فیدبک جریان - موازی یا فیدبک حلقه - گره^۴

1- Voltage – Series	Feedback (Node – Loop)
2- Voltage – Parallel	Feedback (Node – Node)
3- Current – Series	Feedback (Loop – Loop)
4- Current – Parallel	Feedback (Loop – Node)

البته در کتابهای مختلف، اسامی دیگری نیز متداول می باشد که مفهوم همه یکی است. شکل (۷-۳) این چهار نوع امکان را نمایش می دهد. چنانکه از شکلها مشاهده می شود، در فیدبک:

ولتاژ سری: سیگنالهای خروجی، فیدبک، ورودی و منبع باید ماهیت ولتاژ داشته باشند. به عبارت دیگر:

$$Z = v_f, \quad Y = v_o, \quad X = v_i, \quad S = v_s$$

در نتیجه مدار معادل منبع سیگنال باید مدار معادل تونن (منبع ولتاژ) باشد. در این حالت چون $A = \frac{v_o}{v_i}$ نسبت دو ولتاژ را

دارد، به آن ضریب تقویت ولتاژ، به عبارت دیگر A_v نیز گویند.

$B = \frac{v_f}{v_o}$ نیز نسبت دو ولتاژ بوده و بدون واحد می باشد (تقسیم

کننده ولتاژ). این نوع فیدبک باعث زیاد شدن مقاومت ورودی و کم شدن مقاومت خروجی می گردد.

ولتاژ موازی: سیگنال خروجی، ولتاژ و سیگنالهای فیدبک شده، ورودی و منبع جریان می باشند. یعنی:

$$Z = i_f, \quad Y = v_o, \quad S = i_s, \quad X = i_i$$

در نتیجه منبع سیگنال باید یک منبع جریان (مدار معادل نورتن) در نظر گرفته شود. در این حالت چون $A = \frac{Y}{X} = \frac{v_o}{i_i}$ نسبت یک

ولتاژ به جریان به عبارت دیگر ماهیت یک مقاومت را دارد، به آن مقاومت انتقالی^۱ نیز گویند. $A = R_m$

$B = \frac{i_f}{v_o}$ ماهیت هدایت را داشته، واحد آن mA/V خواهد بود. این

نوع فیدبک باعث کم شدن مقاومت خروجی و ورودی می گردد.

جریان سری: در این نوع فیدبک $Y=i_o$, $Z=v_f$, $X=v_i$, $S=v_s$ بوده، مدار معادل منبع

ولتاژ، مدار تونن $A=\frac{i_o}{v_i}=G_m$ دارای کمیت هدایت بوده، به آن

تقویت کننده هدایت انتقالی^۱ گویند. $B=\frac{i_o}{i_i}$ دارای کمیت مقاومت می باشد. این فیدبک باعث ازدیاد مقاومت ورودی و خروجی می شود.

جریان موازی: در این فیدبک تمام سیگنالها جریان بوده، مدار معادل منبع، مدار نورتن می باشد. $A=\frac{i_o}{i_i}=A_I$

$B=\frac{i_f}{i_o}$ بدون واحد می باشد. این فیدبک باعث زیاد شدن مقاومت ورودی می گردد. جدول (۱) مطالب ذکر شده را بطور خلاصه نمایش می دهد.

محاسبه مدارهای فیدبک شده

برای محاسبه مشخصات مدارهای فیدبک شده، به ترتیب مراحل زیر را اعمال می کنیم:

- ۱- تقویت کننده اصلی و مدار فیدبک کننده را تشخیص می دهیم.
- ۲- نوع فیدبک را مشخص می کنیم.
- ۳- نوع تقویت کننده را مشخص و ضریب تقویت (ضریب تبدیل) آنرا

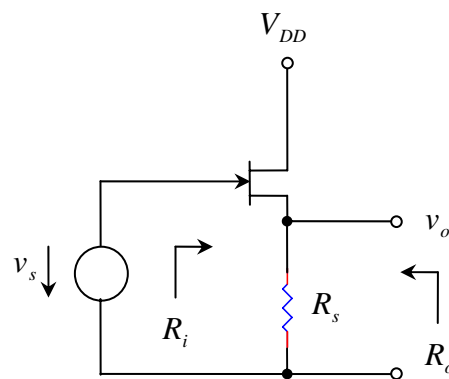
نوع فیدبک مشخصات	ولتاژ سری	ولتاژ موازی	جریان سری	جریان موازی
A تقویت کننده	A_v ولتاژ	R_m مقاومت انتقالی	G_m هدایت انتقالی	A_I جریان
B نسبت فیدبک	$\frac{v_f}{v_o}$	$\frac{i_f}{v_o}$	$\frac{v_f}{v_o}$	$\frac{i_f}{i_o}$
Y سیگنال خروجی	ولتاژ	ولتاژ	جریان	جریان
Z.X.Y	ولتاژ	جریان	ولتاژ	جریان
R_i مقاومت ورودی	زیاد	کم	زیاد	کم
R_o مقاومت خروجی	کم	کم	زیاد	زیاد

محاسبه می کنیم
۴- نسبت فیدبک را محاسبه می کنیم.

- ۵- ضریب فیدبک را بدست می آوریم.
- ۶- مشخصات تقویت کننده بدون فیدبک را، بسته به نوع فیدبک (طبق جدول (۱)) در ضریب فیدبک ضرب یا به آن تقسیم می کنیم.
- ۷- تأثیر مقاومتهای خارجی را اضافه می کنیم. مطالب گفته شده را با چند مثال روشن می کنیم. توجه شود که برای محاسبه مشخصات تقویت کننده اثر بارگذاری مقاومتهای شبکه فیدبک باید در نظر گرفته شود ولی خاصیت فیدبک در نظر گرفته نمی شود.

مثال ۲-۳ : مطلوب است محاسبه مدار درین مشترک شکل زیر

حل: ۱- تقویت کننده اصلی FET و مدار فیدبک کننده R_s است. (شکل



شکل (۸-۳ الف)

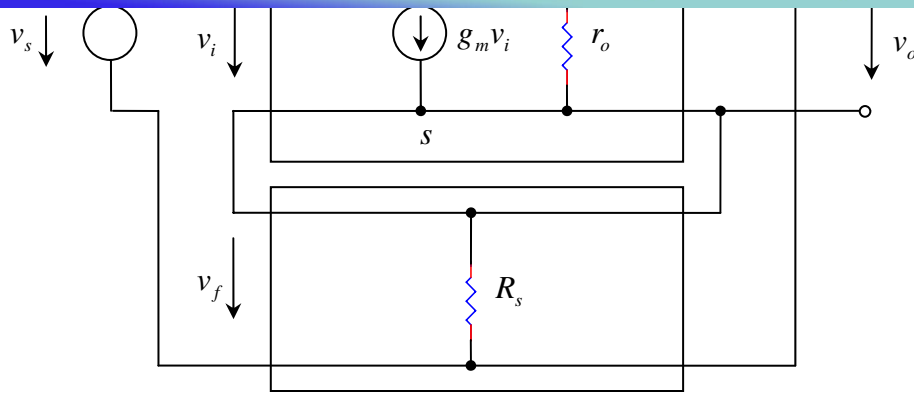
- ۲- از شکل (۸-۳ ب) نوع فیدبک ولتاژ سری است.
- ۳- نوع تقویت کننده، تقویت کننده ولتاژ است. بنابراین A_v باید محاسبه شود. برای محاسبه A_v باید ضریب تقویت با در نظر گرفتن اثر بارگذاری شبکه فیدبک R_s در ورودی و خروجی در نظر گرفته شود. بدون آنکه خاصیت فیدبک کنندگی آن تأثیر داده شود. این ضریب تقویت را A_{v_o} ضریب تقویت حلقه باز گویند. (شکل ۸-۳ ج)

در حالت بدون فیدبک $v_s = v_{gs}$ در نتیجه:

$$A = A_{v_o} = \frac{v_o}{v_s} = \frac{g_m v_{gs} (r_o \parallel R_s)}{v_s} = g_m (r_o \parallel R_s)$$

$$B = \frac{v_f}{v_s} = 1$$

۴- از شکل (۷-۳ ب)



شکل (۳-۸ ب)

$$K = 1 + A \cdot B = 1 + g_m (r_o \parallel R_s) \quad - ۵$$

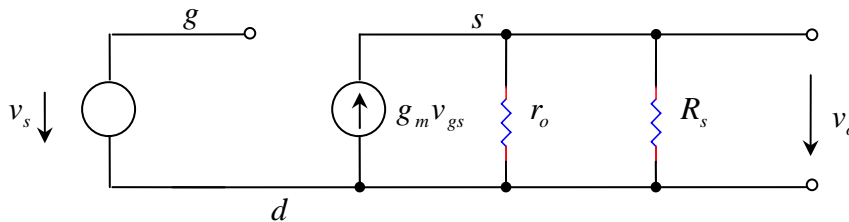
$$A_{v_f} = \frac{A_{v_o}}{K} = \frac{g_m (r_o \parallel R_s)}{1 + g_m (r_o \parallel R_s)} \quad - ۶$$

$$R_i' = r_{gs} \rightarrow \infty$$

$$R_{i_f} = K \cdot r_{gs} \rightarrow \infty$$

$$R_o' = r_o \parallel R_s$$

$$R_o = R_{o_f} = \frac{r_o \parallel R_s}{1 + g_m (r_o \parallel R_s)}$$



شکل (۳-۸ ب)

۱-

$$R_i = R_{i_f} \rightarrow \infty$$

$$R_o = R_{o_f} = \frac{r_o \parallel R_s}{1 + g_m (r_o \parallel R_s)}$$

$$A_{v_f} = \frac{g_m R_s}{1 + g_m R_s}$$

$$A_{v_f} = A_v = \frac{R_s}{1/g_m + R_s} = \frac{R_s}{r_s + R_s}$$

$$R_o = \frac{R_s}{1 + g_m R_s} = \frac{R_s \times 1/g_m}{1/g_m + R_s} = R_s \parallel \frac{1}{g_m} = R_s \parallel r_s$$

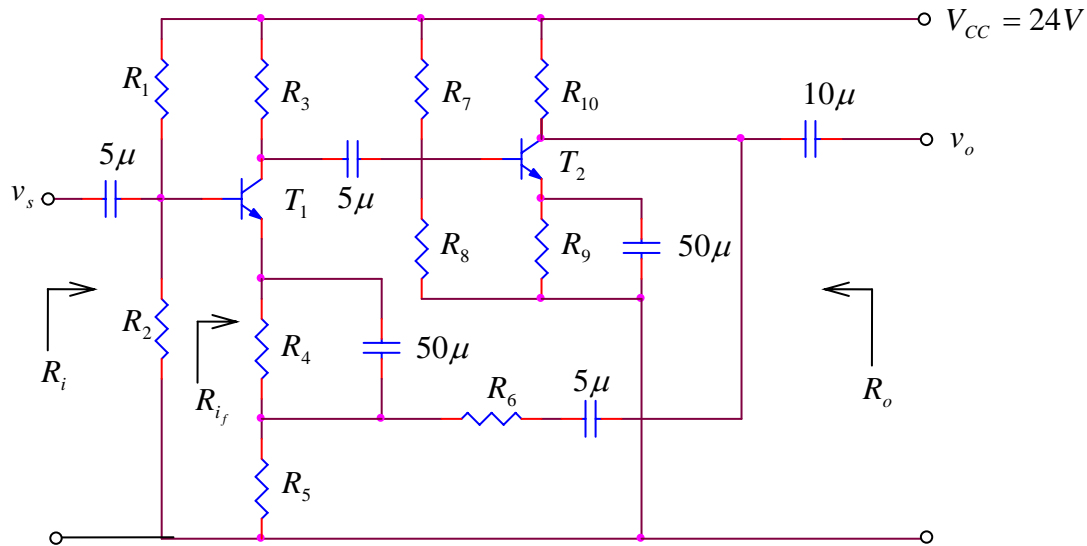
-۷ مدار فاقد مقاومتهای خارجی است. در نتیجه:

توجه: اگر $r_o \gg R_s$ باشد:

مثال ۳-۳: در مدار شکل (۳-۹) مطلوبست محاسبه $R_o, R_i, A_v = \frac{v_o}{v_s}$

مقاومتها: $R_1 = 150k, R_2 = R_7 = 47k, R_3 = 10k, R_5 = 100\Omega, R_8 = 33k$
 $R_6 = R_{10} = 4.7k, R_4 = 3.3k, R_9 = 6.8k$

مشخصات ترانزیستورها:
 $r_\pi = 1.1k, \beta = 50$



(شکل ۳-۹)

حل: ۱- تقویت کننده از دو ترانزیستور امیتر مشترک و المانهای مربوطه و مدار فیدبک کننده R_6, R_5 تشکیل شده است.

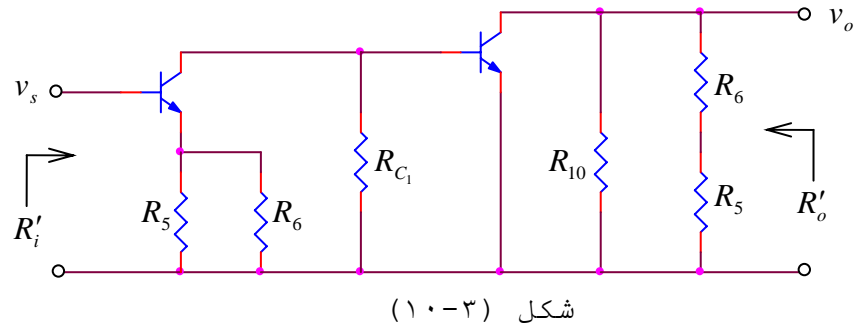
۲- چون R_6 مستقیماً به خروجی وصل شده است، ولتاژ بار را نمونه برداری می کند و تقسیم این ولتاژ توسط R_6, R_5 به امیتر T_1 وصل می شود. (سری با منبع ولتاژ) پس فیدبک ولتاژ سری است.

۳- تقویت کننده، تقویت کننده ولتاژ است. برای محاسبه مقدار آن حلقه فیدبک را باز می کنیم بدین معنی که در ورودی R_5 موازی R_6 در امیتر T_1 قرار دارند و در خروجی R_5 سری R_6 در کلکتور T_2 قرار گرفته اند

با معلوم بودن r_π نیازی به محاسبه نقطه کار نداریم. در شکل (۳-۹) مدار معادل AC تقویت کننده با در نظر گرفتن اثر بارگذاری مقاوتهای فیدبک و بدون در نظر گرفتن اثر فیدبک طبق توضیح داده شده در بالا، نمایش داده

شده است. خازنها در فرکانس میانی اتصال کوتاه در نظر گرفته می شوند. R_1 و R_2 چون موازی منبع (ولتاژ)

سیگنال قرار گرفته اند، در خواص تقویت کننده تأثیری نمی کنند. بنابراین در محاسبه، مشخصات آن در نظر گرفته نمی شوند.



برای سادگی محاسبات:

$$r_{e_1} = r_{e_2} = r_{\pi} / \beta = 1.1k / 50 = 22\Omega$$

$$R_{E_1} = R_5 \parallel R_6 = 100\Omega \parallel 4.7k = 98\Omega$$

$$R_{C_1} = R_3 \parallel R_7 \parallel R_8 = 10k \parallel 47k \parallel 33k = 6.6k$$

$$R_{C_2} = R_{10} \parallel (R_5 + R_6) = 4.7k \parallel (100\Omega + 4.7k) = 2.37k$$

$$A_{v_o} = \frac{v_o}{v_s} = \frac{R_{C_1}}{R_{E_1} + r_{e_1}} \cdot \frac{r_{\pi_2}}{r_{\pi_2} + R_{C_1}} \cdot \frac{R_{C_2}}{r_{e_2}}$$

$$A_{v_o} = \frac{6.6k}{98\Omega + 22\Omega} \times \frac{1.1k}{1.1k + 6.6k} \times \frac{2.37k}{22\Omega} = 846$$

$$R'_i = (\beta_1 + 1)(r_{e_1} + R_{E_1}) \approx r_{\pi} + \beta R_{E_1} = 1.1k + 50 \times 98\Omega = 6k$$

$$R'_o = R_{C_2} = 2.37k$$

$$R_{o_f} = \frac{R'_o}{K} = \frac{2.37k}{18.6} = 127.5\Omega$$

$$B = \frac{v_f}{v_o} = \frac{R_s}{R_s + R_6} = \frac{100\Omega}{100\Omega + 4.7k} = \frac{1}{48} \quad -4$$

$$K = 1 + AB = 1 + A_{v_o} \cdot B = 1 + 846 \times 1/48 = 18.6 \quad -5$$

$$A_{v_f} = \frac{A_{v_o}}{K} = \frac{846}{18.6} = 45.5 \quad -6$$

$$R_{i_f} = R'_i \cdot K = 6k \times 18.6 = 111.6k$$

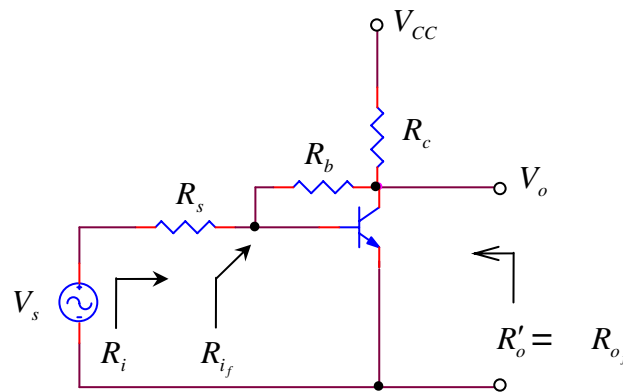
$$R_{o_f} = \frac{R'_o}{K} = \frac{2.37k}{18.6} = 127.5\Omega$$

$$R_i = R_{i_f} \parallel R_1 \parallel R_2 = 112k \parallel 150k \parallel 47k = 27.12k$$

$$R_o = R_{o_f} = 127.5\Omega$$

$$A_{V_s} = \frac{v_o}{v_s} = A_{v_f} = 45.5$$

مثال ۳-۴: مطلوبست محاسبه مشخصات مدار شکل (۱۱-۳).



شکل (۱۱-۳)

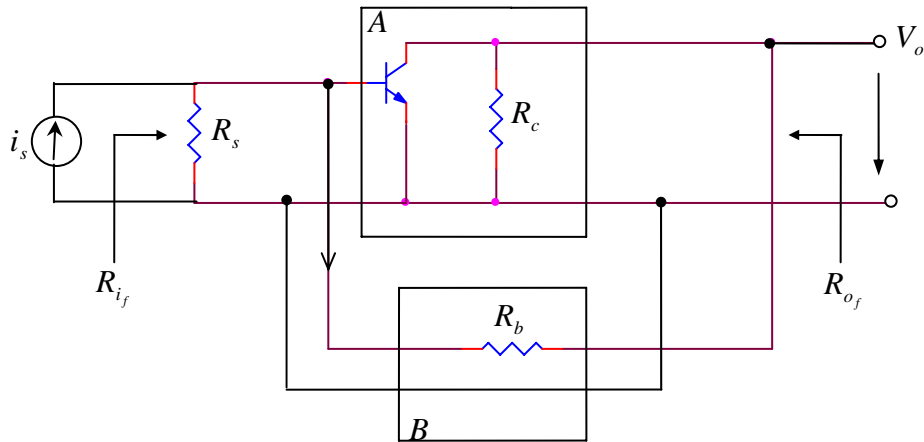
در این شکل مدار AC نمایش داده شده است. فرض کنید مدار طوری بایاس شده باشد که: $r_{\pi} = 1.1k$ باشد، $\beta = 90$ ، $R_s = 10k$ ، $R_b = 39k$ ، $R_c = 3.9k$ انتخاب شوند.

حل:

۱- تقویت کننده از ترانزیستور و مقاومتها تشکیل شده، مدار فیدبک R_b است.

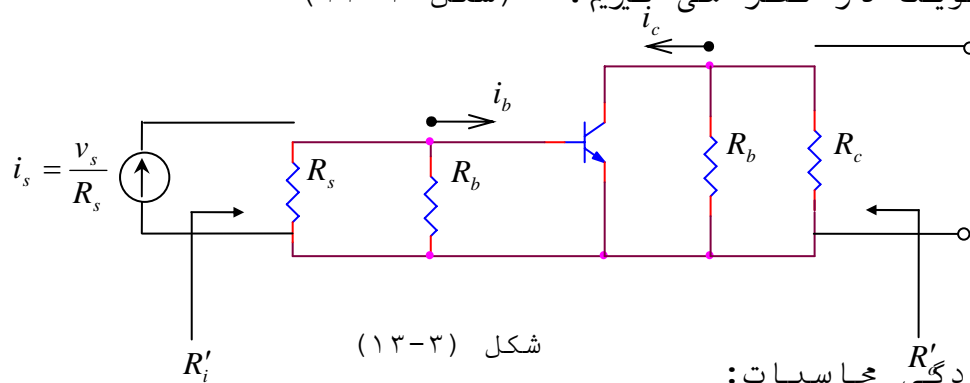
۲- مقاومت فیدبک بصورت موازی در خروجی و در ورودی قرار گرفته، پس نوع فیدبک ولتاژ موازی می باشد. این مطلب در شکل (۱۲-۳) بوضوح نمایش داده شده است.

۳- تقویت کننده از نوع مقاومت متقابل است. $A = \frac{v'_o}{i_s} = R_m$



شکل (۱۲-۳)

به همین دلیل مدار معادل نورتن منبع سیگنال را در نظر گرفته ایم. برای محاسبه R_m حلقه فبک را باز کرده، اثر آنرا بر روی ضریب تقویت در نظر می‌گیریم. (شکل ۱۳-۳)



شکل (۱۳-۳)

برای سادگی محاسبات:

$$R = R_s \parallel R_b = 10k \parallel 39k = 7.96k$$

$$R_L = R_b \parallel R_c = 39k \parallel 3.9k$$

$$R_m = \frac{v'_o}{i_s}$$

$$v'_o = -i_c R_L$$

$$i_b = i_s \frac{R}{R + r_\pi}$$

$$v_o = -\beta i_b R_L = -\beta R_L \cdot \frac{R}{R + r_\pi} \cdot i_s$$

$$R_m = \frac{v'_o}{i_s} = -\frac{\beta R_L \cdot R}{R + r_\pi} = -\frac{50 \times 3.55 \times 7.96}{7.96 + 1.1} k\Omega = -156k\Omega$$

$$R'_i = R \parallel r_\pi = 7.96k \parallel 1.1k = 966\Omega$$

$$R'_o = R_L = 3.55k$$

$$B = \frac{i_f}{v_o} = -\frac{1}{R_b} = -\frac{1}{39k}$$

$$K = 1 + AB = 1 + R_m B = 1 + \frac{156k}{39k} = 5 \quad -4$$

$$R_{m_f} = \frac{R_m}{K} = \frac{-156k}{5} = -31.2k \quad -5$$

$$A_{v_f} = \frac{v_o}{v_s} = \frac{v_o}{R_s I_s} = \frac{R_{m_f}}{R_s} = \frac{-31.2k}{10k} = -3.12 \quad -6$$

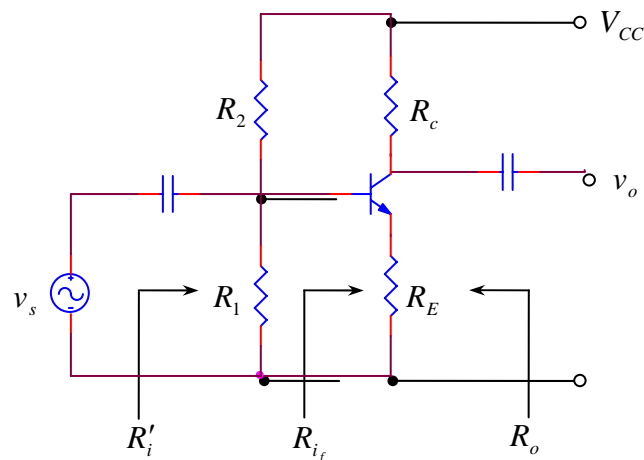
$$R_{i_f} = \frac{R'_i}{K} = \frac{966\Omega}{5} = 193.2\Omega$$

$$R_{o_f} = \frac{R'_o}{K} = \frac{3.55k}{5} = 710\Omega$$

$$R_i = R_{i_f} + R_s = 193.2\Omega + 10k = 10.2k$$

$$R_o = R_{o_f} = 710\Omega$$

مثال ۳-۵ : مشخصات تقویت کننده امیتر مشترک را با مقاومت امیتر

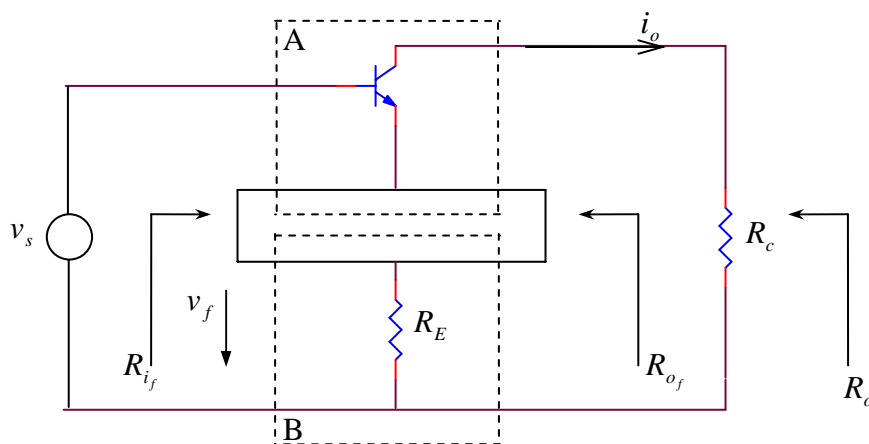


بررسی کنید. (شکل ۳-۱۴)

شکل (۳-۱۴)

حل: فقط برای بایاسینگ مدار و موازی منبع سیگنال بوده، در نتیجه برای AC توسط منبع سیگنال اتصال کوتاه شده اند. برای بررسی دقیق تر مقاومت داخلی ترانزیستور r_o را در نظر می گیریم.

شکل (۳-۱۵) تجزیه مدار را به شبکه تقویت کننده و شبکه فیدبک کننده نمایش می دهد.



شکل (۱۵-۳)

چنانکه از شکل بر می آید نوع فیدبک، جریان سری بوده R_E مقاومت فیدبک می باشد.

برای محاسبه $A = \frac{i_o}{v_s} = G_m$ مدار معادل ترانزیستور را با در نظر گرفتن مقاومتهای بالا و فیدبک، بدون در نظر گرفتن اثر فیدبک رسم می کنیم. شکل (۱۵-۳).
از روی شکل و رابطه تقسیم جریان:

$$i_o = i_c \frac{r_o}{r_o + R_c + R_E}$$

$$v_s = i_b (r_\pi + R_E)$$

$$G_m = \frac{-\beta i_b r_o / (r_o + R_c + R_E)}{i_b (r_\pi + R_E)} = - \frac{\beta r_o}{(r_o + R_c + R_E)(r_\pi + R_E)} \quad : (۲۱-۳)$$

$$B = \frac{v_f}{i_o} = -R_E$$

برای محاسبه از شکل (۳-۳)
: (۱۴)

$$: (۲۲-۳)$$

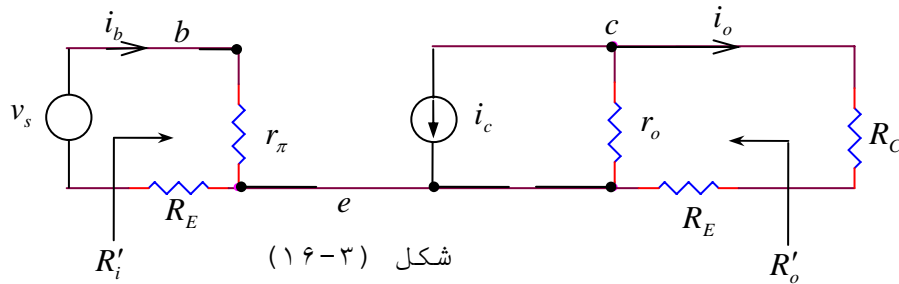
$$K = 1 + G_m B = 1 + \frac{\beta \cdot r_o \cdot R_E}{(r_o + R_c + R_E)(r_\pi + R_E)} \quad : (۲۳-۳)$$

$$G_{m_f} = \frac{G_m}{K} \quad , \quad R_{i_f} = K R'_i \quad , \quad R_{o_f} = K R'_o$$

از شکل (۱۵-۳) :

$$R'_i = R_E + r_\pi$$

$$R'_o = R_E + r_o$$



توجه: همانطور که می دانیم مهمترین کمیت در حل مسائل فیدبک، ضریب فیدبک می باشد. رابطه (۲۳-۳) این ضریب را برای حالت کلی ارائه می دهد. برای حالت خاص که اکثراً" نیز در عمل پیش می آید:

$$r_o \gg R_c + R_E \quad K = 1 + \frac{\beta R_E}{\left(1 + \frac{R_c + R_E}{r_o}\right)(r_\pi + R_E)}$$

$$K \approx 1 + \frac{\beta R_E}{r_\pi + R_E} \quad \text{بعبارت دیگر (۲۳-۳ الف)}$$

$$K \approx 1 + \frac{R_E}{r_e} \quad \text{و در صورتیکه } \frac{R_E}{\beta} \ll r_e \text{ باشد: (۲۳-۳ ب)}$$

$$K \approx \beta \quad \text{اگر } \frac{R_E}{\beta} \gg r_e \text{ باشد: (۲۳-۳ ج)}$$

$$A_{v_f} = \frac{v_o}{v_s} = \frac{i_o R_c}{v_s} = G_{m_f} R_c = \frac{G_m R_c}{K}$$

برای محاسبه A_{v_f} از (۲۱-۳) و (۲۲-۳):

$$A_{v_f} = \frac{-\beta r_o R_c / (r_o + R_c + R_E)(r_\pi + R_E)}{1 + (\beta r_o R_E) / (r_o + R_c + R_E)(r_\pi + R_E)}$$

$$A_{v_f} = \frac{-\beta r_o R_c}{(r_o + R_c + R_E)(r_\pi + R_E) + \beta r_o R_E} \quad \text{بعبارت دیگر (۲۴-۳)}$$

و با توجه به اینکه در مدارهای واقعی $r_o \gg R_c \gg R_E$

$$A_{v_f} = \frac{-\beta R_c}{\left(1 + \frac{R_c + R_E}{r_o}\right)(r_\pi + R_E) + \beta R_E}$$

$$A_{v_f} \approx \frac{-\beta R_c}{r_\pi + (1 + \beta) R_E} \quad \text{(۲۴-۳ الف)}$$

و از آنجائیکه برای ترانزیستورهای معمولی: $\beta \gg 1$ بعبارت دیگر $\beta \approx \beta + 1$

$$A_{v_f} = \frac{-R_c}{\frac{r_\pi}{\beta} + \frac{1 + \beta}{\beta} R_E} \approx -\frac{R_c}{r_e + R_E} \quad \text{(۲۴-۳ ب)}$$

برای مثال طبق کاتالوگ برای ترانزیستورهای مشابه BC107 به ازاء
 $r_o = 50k$ و $r_\pi = 2.7k$, $\beta = 220$, $I_c = 2mA$ از آنجائیکه برای این
 ترانزیستور $V_{CE_{max}} = 45V$ است، پس همیشه باید:

$$R_c + R_E < \frac{45V}{2mA} = 22k$$

که در اکثر موارد عادی به ازاء این جریان نقطه کار: $R_c \leq 10k$ و $R_E \leq 1k$ خواهد بود.

حال با این مفروضات مقادیر دقیق و تقریبی را محاسبه می کنیم:

$$K = 1 + \frac{220 \times 50k \times 1k}{(50k + 10k + 1k)(2.7k + 1k)} = 49.74 \approx 50 \quad \text{از (۲۲-۳):}$$

$$A_{v_f} = \frac{-220 \times 50k \times 10k}{(50k + 10k + 1k)(2.7k + 1k) + 220 \times 50k \times 1k} = -9.8 \quad \text{از (۲۴-۳):}$$

$$R'_i = 1k + 2.7k = 3.7k$$

$$R'_o = 1k + 50k = 51k$$

$$R_{i_f} = 50 \times 3.7k = 185k$$

$$R_{o_f} = 50 \times 51 = 2550k$$

$$R_i = R_{i_f} \parallel R_1 \parallel R_2 = 9.49k$$

$$R_o = R_{o_f} \parallel R_c = 9.954k$$

مقادیر تقریبی:

$$R_i \approx R_1 \parallel R_2 = 10k, \quad R_o \approx R_c = 10k$$

$$A_v \approx \frac{R_c}{R_E} = 10$$

$$A_v = \frac{R_c}{R_E + r_e} = \frac{10k}{1k + \frac{2.7k}{220}} \approx 9.88$$

یا حتی:

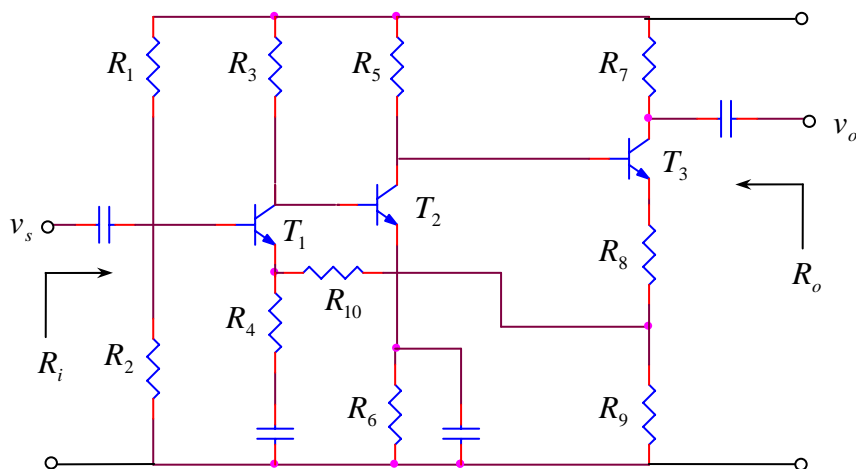
$$R_o = 10k$$

$$R_i \approx R_1 \parallel R_2 \parallel \beta R_E = 10k \parallel 220k = 9.56k$$

بنابراین مشاهده می شود دقت مقادیر تقریبی خیلی بیشتر از دقت
 المانهای بکاربرده می باشند. (خطا کمتر از 0.5% برای R_o و کمتر
 از 2% برای A_v !)

مثال ۳-۶: مطلوبست محاسبه R_o , R_i , A_v با فرض

$$\beta_2 = \beta_3 = 200, \beta_1 = 100$$



شکل (۱۷-۳)

$$V_{BE_1} = V_{BE_2} = V_{BE_3} = 0.6V, \quad R_1 = 560k, \quad R_2 = 100k, \quad R_3 = 180k, \quad R_4 = R_9 = 1k, \quad R_5 = 27k, \\ R_6 = R_{10} = 10k, \quad R_7 = 4.7k, \quad R_8 = 3.9k$$

حل: در این مثال می خواهیم بایاسینگ مدارهای فیدبک دار را نیز بررسی کنیم. در حالت کلی چون تمام جریانها و ولتاژها بهم وابسته هستند، برای پیدا کردن مقادیر جریانها از روش کلاسیک احتیاج به تشکیل یک سیستم چند معادله، چند مجهول است که کاری بسیار طولانی و پر اشتباه خواهد بود.

راه حلی را در چنین مواقع با دقت خوب و نسبتاً سریع به جواب میرسد. روش سعی و خطا است. بدین معنی که با توجه به فیزیکی بودن مسئله با استفاده از اصولی که به احتمال زیاد طراح مسئله در نظر گرفته است، یک مقدار اولیه ای تخمین می زنیم و جوابی بر این اساس بدست می آوریم که این جواب، در صورتی که طرح مسئله و مفروضات ما صحیح پایه گذاری شده باشند، به مقدار واقعی نسبت به تخمین اولیه نزدیکتر است. اگر بار دیگر مقدار بدست آمده را بکار بریم، جواب دوم به مقدار واقعی نزدیکتر خواهد بود، الی آخر.

معمولاً با یک یا دو بار بکاربردن این روش مقداری خیلی نزدیک به مقدار واقعی بدست خواهد آمد. در مورد این مسئله، اولین فرض اصولی این است که $I_{B_1} \ll I_{R_1}$ باشد. در این صورت:

$$V_{B_1} = V_{CC} \frac{R_2}{R_1 + R_2} \approx 3.6V$$

$$V_{E_1} = V_{B_1} - V_{BE} = 3V$$

حلقه فیدبک DC توسط R_{10} بسته می شود و دومین فرض اصولی این است که افت ولتاژ دو سر این مقاومت کم باشد. حتی برای مثال فرض می کنیم:

$$V_{R_{10}} = 0V \rightarrow V_{R_9} = V_{E_1} = 3V$$

$$I_{C_3} \approx I_{R_3} = \frac{V_{R_9}}{R_9} = \frac{3V}{1k} = 3mA$$

با این فرض، پس:

$$V_{B_3} = V_{BE_3} + I_{C_3}(R_8 + R_9) = 0.6V + 3mA(3.9k + 1k) = 15.3V$$

$$I_{C_2} \approx I_{R_5} = \frac{V_{CC} - V_{B_3}}{R_5} = \frac{24V - 15.3V}{27k} = 322\mu A$$

$$V_{E_2} \approx I_{C_2} \cdot R_6 = 322\mu A \times 10k = 3.22V$$

$$V_{B_2} = V_{E_2} + V_{BE} = 3.22V + 0.6V = 3.82V$$

$$I_{C_1} \approx I_{R_3} = \frac{V_{R_3}}{R_3} = \frac{V_{CC} - V_{B_2}}{R_3} = \frac{(24 - 3.82)V}{180k} = 112\mu A$$

$$I_{B_1} = \frac{I_{C_1}}{\beta} = \frac{112\mu A}{100} = 1.1\mu A$$

$$I_{R_1} = \frac{V_{CC}}{R_1 + R_2} = \frac{24V}{560k + 100k} = 36.4\mu A \gg I_{B_1}$$

پس فرض اولی درست بود!

$$V_{R_{10}} = I_{C_1} \cdot R_{10} = 112\mu A \times 10k = 1.12V$$

پس فرض دوم زیاد صحیح نبود و باید آنرا اصلاح کرد. یعنی:

$$V_{R_9} = V_{E_1} - V_{R_{10}} = 3V - 1.12V = 1.88V$$

$$I_{R_9} = \frac{V_{R_9}}{R_9} = \frac{1.88k}{1k} = 1.88mA$$

$$I_{C_3} \approx I_{R_9} = 1.88mA$$

و اگر با این فرض جدید، مسئله را یکبار دیگر حل کنیم به $I_{C_3} = 1.88mA$ که جواب واقعی است خواهیم رسید (با فرض $I_{C_3} = 1.88mA$ نیز خطا فقط حدود 5% و قابل اغماض خواهد بود!) با در نظر گرفتن $I_{C_3} = 2mA$:

$$V_{E_3} = 2mA(1 + 3.9)k = 9.8V$$

$$V_{B_3} = 10.4V, \quad I_{C_2} = 0.5mA, \quad V_{E_2} = 5V$$

$$V_{B_2} = 5.6V, \quad I_{C_1} = 100\mu A, \quad I_{B_1} = 1\mu A$$

و از آنجا:

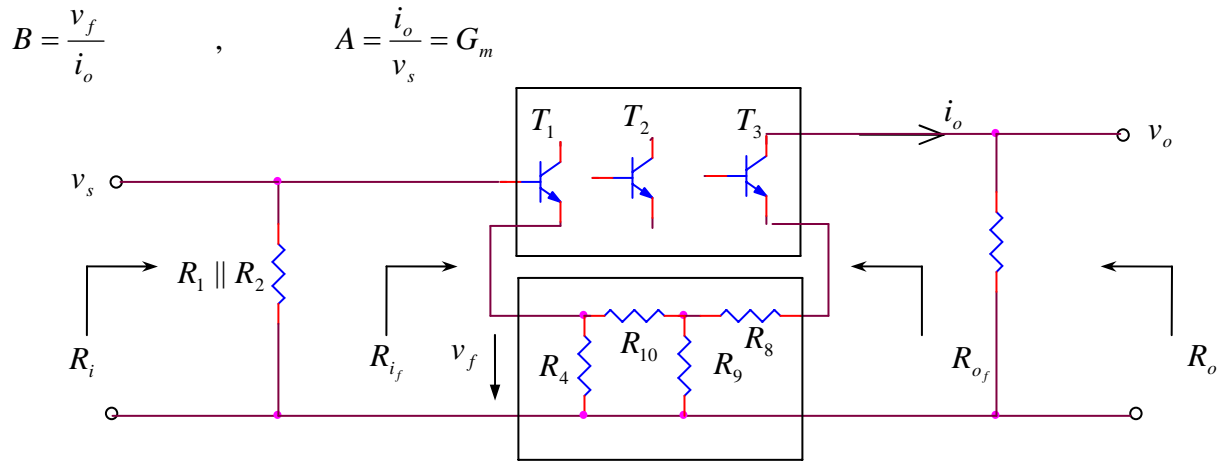
$$r_{e_3} = 13\Omega, \quad r_{\pi_3} = 2.5k$$

$$r_{e_2} = 50\Omega, \quad r_{\pi_2} = 10k$$

$$r_{e_1} = 250\Omega, \quad r_{\pi_1} = 25k$$

بدست می آید. برای بررسی مشخصات AC مدار مطابق شکل (۳-۱۸) مدل فیدبک را بررسی می کنیم:

همانطور که مشاهده می شود، شبکه فیدبک شامل مقاومت‌های R_{10}, R_9, R_8, R_4 می باشد. نوع فیدبک نیز جریان - سری است. پس:



شکل (۱۸-۳)

با علم بر اینکه فیدبک منفی است، برای سادگی محاسبات قدر مطلق مقادیر را در نظر می گیریم:

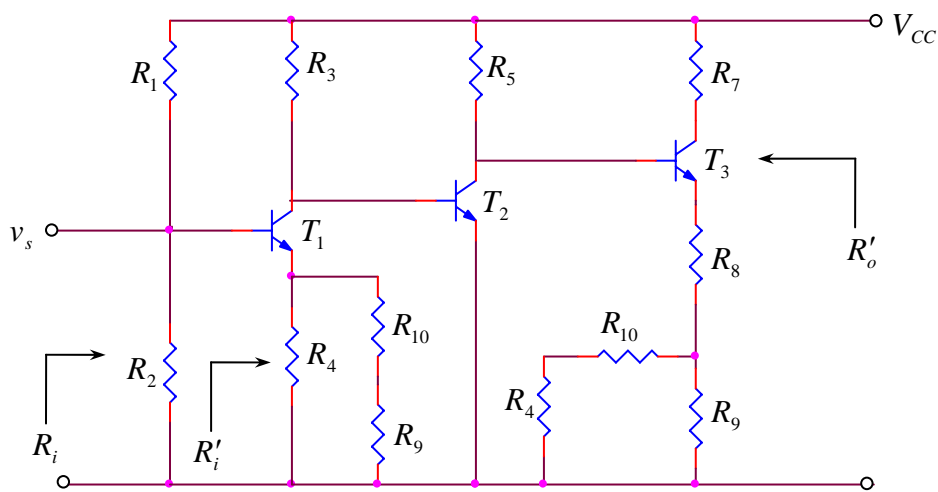
$$v_f = i_{R_4} \cdot R_4 \quad \text{داریم:}$$

$$i_{R_4} = i_o \frac{R_9}{(R_{10} + R_4)} + R_9 \quad \text{و از رابطه تقسیم جریان:}$$

پس:

$$B = \frac{v_f}{i_o} = \frac{R_4 \cdot R_9}{R_4 + R_9 + R_{10}} = \frac{1k \times 1k}{1k + 1k + 10k} = \frac{1}{12} k\Omega$$

برای محاسبه G_m مدار تقویت کننده را بدون در نظر گرفتن اثر فیدبک ولی اثر بارگذاری مقاومتهای آن از شکل (۱۶-۳) بدست می آوریم. (شکل ۱۹-۳)



شکل (۱۹-۳)

$$R = R_4 \parallel (R_9 + R_{10}) = 1k \parallel (1k + 10k) \approx 9.7\Omega$$

$$R' = R_8 + (R_9 \parallel (R_4 + R_{10})) = 3.9k + (1k \parallel (1k + 10k)) \approx 4.8k$$

$$G_m = \frac{i_o}{v_s} \quad i_o = i_{c_3} = \beta_3 i_{b_3} = 200 i_{b_3}$$

$$i_{b_3} = i_{c_2} \frac{R_5}{R_5 + \beta_3(R' + r_{e_3})} = \frac{27k}{27k + 200 \times 4.8k} i_{c_2} = \frac{9}{329} i_{c_2}$$

$$i_{c_2} = \beta_2 \cdot i_{b_2} = 200 i_{b_2}$$

$$i_{b_2} = i_{c_1} \frac{R_3}{R_3 + r_{\pi_2}} = \frac{180k}{180k + 10k} i_{c_1} = \frac{18}{19} i_{c_1}$$

$$i_{c_1} = \beta_1 i_{b_1} = 100 i_{b_1} \quad i_{b_1} = \frac{v_s}{R'_i}$$

$$R'_i = r_{\pi_1} + \beta_1 R = 25k + 100 \times 917\Omega = 116.7k$$

از روابط فوق:

$$G_m = 200 \times \frac{9}{329} \times 200 \times \frac{18}{19} \times 100 \times \frac{1}{116.7k} \approx 890 \text{ mA/V}$$

$$K = 1 + G_m B = 1 + 890 \text{ mA/V} \times \frac{1}{12} k\Omega \approx 75$$

$$G_{m_f} = \frac{G_m}{K} = \frac{890 \text{ mA/V}}{75} \approx 11.87 \text{ mA/V}$$

$$A_{v_f} = \frac{v_o}{v_s} = \frac{i_o R_7}{v_s} = G_{m_f} R_7 = 11.87 \text{ mA/V} \times 4.7k \approx 55.8$$

$$R'_i = 116.7k \rightarrow R_{i_f} = 116.7k \times 75 \approx 8.75 M\Omega$$

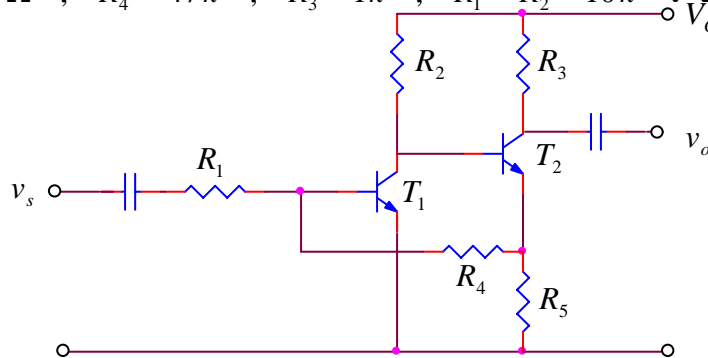
$$R_i = R_{i_f} \parallel R_1 \parallel R_2 = 100k \parallel 560k \parallel 8.75M \approx 84k$$

$$R'_o = r_o + R' \rightarrow \infty, \quad R_{o_f} = K R_o \rightarrow \infty$$

$$R_o = R_7 \parallel R_{o_f} = R_7 = 4.7k$$

مثال ۷-۳: مطلوبست محاسبه مشخصات مدار شکل (۳-۱۹). با فرض: $\beta = 200, V_{CC} = 12V, V_{BE} = 0.6V$

ترانزیستورها مشابه، $R_5 = 220\Omega, R_4 = 47k, R_3 = 1k, R_1 = R_2 = 10k$



شکل (۳-۲۰)

حل: برای پیدا کردن جریان کلکتورها چون شبکه نسبتاً ساده است، می‌خواهیم از راه حل دقیق استفاده کنیم. در ضمن برای مقایسه راه‌های تقریبی سعی و خطا را نیز ارائه می‌دهیم.

الف - برای پیدا کردن I_{C_1} و I_{C_2} دو رابطه اصلی زیر را در نظر می گیریم:

$$\begin{cases} V_{R_2} + V_{BE_2} + V_{E_2} = V_{CC} \\ V_{E_2} = V_{BE_1} + V_{R_4} \end{cases}$$

با جانشین کردن:

$$V_{R_2} = R_2 (I_{C_1} + I_{B_2})$$

$$V_{E_2} = R_5 (I_{E_2} - I_{B_1})$$

$$V_{R_4} = I_{B_1} \cdot R_4$$

$$I_{E_2} = (\beta_2 + 1) I_{B_2}$$

$$I_{C_1} = \beta_1 I_{B_1}$$

دو معادله زیر بدست می آید:

$$\begin{cases} (\beta R_2 - R_5) I_{B_1} + [R_2 + (\beta_2 + 1) R_5] I_{B_2} = V_{CC} - V_{BE_2} \\ -(R_4 + R_5) I_{B_1} + (\beta_2 + 1) R_5 I_{B_2} = V_{BE_1} \end{cases}$$

$$\begin{cases} (200 \times 10k - 0.22k) I_{B_1} + (10k + 201 \times 0.22k) I_{B_2} = (12 - 0.6)V \\ -(47k + 0.22k) I_{B_1} + 201 \times 0.22k \times I_{B_2} = 0.6V \end{cases}$$

$$\begin{cases} I_{B_1} = 5.182 \mu A \rightarrow I_{C_1} = 1.0364 mA \\ I_{B_2} = 19.1 \mu A \rightarrow I_{C_2} = 3.82 mA \end{cases}$$

ب: با در نظر گرفتن اینکه در عمل $I_{B_1} \ll I_{C_1}$ و $I_{B_2} \ll I_{C_2}$ و $I_E \approx I_C$:

$$\begin{cases} I_{C_1} R_2 + V_{BE_2} + I_{C_2} R_5 = V_{CC} \\ I_{C_2} R_5 = I_{B_1} \cdot R_4 + V_{BE_1} \end{cases}$$

$$\begin{cases} 10 I_{C_1} + 0.22 I_{C_2} = 11.4 \\ 0.22 I_{C_2} + 47/200 I_{C_1} + 0.6 \end{cases} \Rightarrow \begin{cases} I_{C_1} = 1.0764 mA \\ I_{C_2} = 3.875 mA \end{cases}$$

ج: در روش سعی و خطا با فرض اولیه $V_{R_4} \approx 0$:

$$\begin{cases} I_{C_1} = \frac{V_{CC} - V_{BE_1} - V_{BE_2} - V_{R_4}}{R_2} = \frac{12 - 0.6 - 0.6 - 0}{10} = 0.08 mA \\ I_{C_2} = \frac{V_{BE_1} - V_{R_4}}{R_5} = \frac{0.6 - 0}{0.22} mA = 2.73 mA \end{cases}$$

با اصلاح V_{R_4} :

$$V_{R_4} = \frac{I_{C_1}}{\beta_1} \cdot R_4 = \frac{1.08 mA}{200} \times 47k = 0.2538 V$$

$$\begin{cases} I_{C_1} = \frac{12 - 0.6 - 0.6 - 0.2538}{10} mA = 1.055 mA \\ I_{C_2} = \frac{0.6 - 0.2538}{0.22} mA = 3.88 mA \end{cases}$$

$$V_{R_4} = \frac{1.055 \text{ mA}}{200} \times 47 \text{ k} = 0.248 \text{ V}$$

$$\begin{cases} I_{C_1} = \frac{12 - 0.6 - 0.6 - 0.248}{10} \text{ mA} = 1.055 \text{ mA} \\ I_{C_2} = \frac{0.6 + 0.248}{0.22} \text{ mA} = 3.85 \text{ mA} \end{cases}$$

چنانکه ملاحظه می شود در مرحله اول I_{C_1} نسبتاً دقیق بدست می آید و I_{C_2} در مرحله دوم جواب نسبتاً دقیق می دهد و عملاً محاسبه مرحله سوم الزامی نبود! مقایسه مقادیر تقریبی با مقدار واقعی: حالات تقریبی:

$$\frac{\Delta I_{C_1}}{I_{C_1}} = \frac{1.0746 - 1.0364}{1.0364} \approx 3.8\%$$

$$\frac{\Delta I_{C_2}}{I_{C_2}} = \frac{3.875 - 3.82}{3.82} = 1.44\%$$

روش سعی و خطا :
مرحله اول:

$$\frac{\Delta I_{C_1}}{I_{C_1}} = \frac{1.08 - 1.0364}{1.0364} = 4.2\%$$

$$\frac{\Delta I_{C_2}}{I_{C_2}} = \frac{2.73 - 3.82}{3.82} = -28.5\%$$

$$\frac{\Delta I_{C_1}}{I_{C_1}} = \frac{1.055 - 1.0364}{1.0364} = 1.8\%$$

مرحله دوم:

$$\frac{\Delta I_{C_2}}{I_{C_2}} = \frac{3.88 - 3.82}{3.82} = 1.57\%$$

$$\frac{\Delta I_{C_1}}{I_{C_1}} = \frac{1.055 - 1.0364}{1.0364} = 1.8\%$$

مرحله سوم:

$$\frac{\Delta I_{C_2}}{I_{C_2}} = \frac{3.85 - 3.82}{3.82} = 0.78\%$$

توجه شود که در عمل احتیاجی به چنین محاسباتی نمی باشد. هدف از این مثال فقط یک اثبات عینی بود که در صورت لزوم بخصوص برای مدارهای مفصلتر، روش سعی و خطا، مخصوص برای تخمین زدن، یک روش ساده و مناسبی می باشد. توجه کنید که اهمیت I_{C_1} در این مدار از I_{C_2} بیشتر است. زیرا T_1 فیدبک جزئی ندارد و ضریب تقویت آن به r_{e1} به عبارت دیگر به I_{C_1} بستگی دارد. در صورتیکه T_2 دارای فیدبک جزئی (R_s) بوده ضریب تقویت به $R_s + r_{e2}$ بستگی دارد که چون $R_s \gg r_{e2}$ است عملاً به r_{e2} به عبارت دیگر I_{C_2} وابسته نیست. با تمام این تفصیلات:

$$I_{C_1} = 1mA \rightarrow r_{e_1} = 25\Omega \quad , \quad r_{\pi_1} = 5k\Omega$$

$$I_{C_2} = 4mA \rightarrow r_{e_2} = 7\Omega \quad , \quad r_{\pi_2} = 1.4k\Omega$$

در نظر گرفته می شوند. نوع فیدبک جریان موازی است.

$$B = \frac{i_f}{i_o} = \frac{R_5}{R_4 + R_5} \quad \text{برای محاسبه B : (رابطه تقسیم جریان)}$$

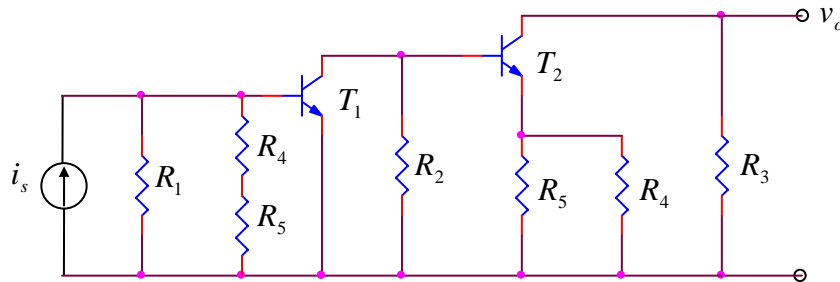
$$B = \frac{0.22}{47 + 0.22} = 4.66 \times 10^{-3}$$

برای محاسبه A از شکل (۳-۲۱) کمک می گیریم:

$$A = \frac{i_o}{i_s} = \frac{i_{c_2}}{i_s} = \frac{i_{c_2}}{i_{b_2}} \cdot \frac{i_{b_2}}{i_{c_1}} \cdot \frac{i_{c_1}}{i_{b_1}} \cdot \frac{i_{b_1}}{i_s}$$

$$\frac{i_{c_2}}{i_{b_2}} = \beta_2 = 200$$

$$R_a = R_1 \parallel (R_4 + R_5) = 10k \parallel (47k + 220\Omega) \approx 8.25k\Omega$$



شکل (۳-۲۱)

$$R_b = R_4 \parallel R_5 = 220\Omega \parallel 47k \approx 220\Omega$$

$$\frac{i_{b_2}}{i_{c_1}} = \frac{R_2}{R_2 + (r_{\pi_2} + \beta_2 R_b)} = \frac{10k}{10k + 1.4k + 200 \times 0.22k} \approx 0.18k$$

$$\frac{i_{b_1}}{i_s} = \frac{R_a}{R_a + r_{\pi_1}} = \frac{8.25k}{8.25k + 5k} \approx 0.62$$

$$A = A_I = 200 \times 0.18 \times 200 \times 0.62 \approx 4500$$

$$K = 1 + A_I B = 1 + 4500 \times 4.66 \times 10^{-3} \approx 22$$

$$R'_i = R_a \parallel r_{\pi_1} = 8.25k \parallel 5k \approx 3.1k$$

$$R'_o = r_o + R_b + R_3 \rightarrow \infty$$

$$A_{I_f} = \frac{A_I}{K} = \frac{4500}{22} = 204.5$$

$$R_{i_f} = \frac{R'_i}{K} = \frac{3.1k}{22} = 141\Omega$$

$$R_{o_f} = R'_o \cdot K \rightarrow \infty$$

$$A_{v_s} = A_{v_f} = \frac{v_o}{v_s} = \frac{i_o R_c}{i_s R_s} = A_{i_f} \frac{R_3}{R_5} = 204.5 \frac{1k}{10k} \approx 20.5$$

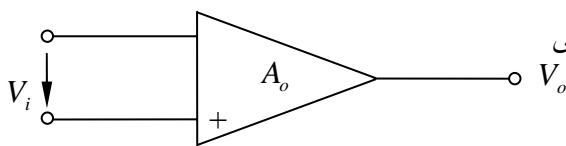
$$R_{i_f} = R_s \parallel R_i'' \quad , \quad R_i'' = \frac{R_s \cdot R_{i_f}}{R_s - R_{i_f}} = \frac{10k \times 0.141k}{10k - 0.141k} = 143\Omega$$

$$R_i = R_s + R_i'' = 10k + 143\Omega \approx 10k$$

$$R_o = R_{o_f} \parallel R_c = \infty \parallel 1k = 1k$$

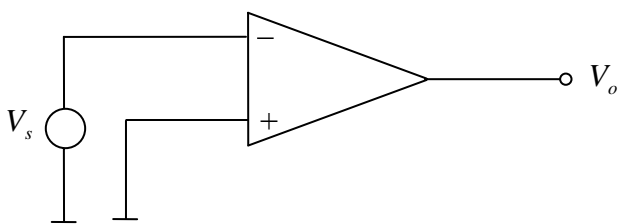
۳-۵ محاسبه تقریبی مدارهای فیدبک دار:

روش ذکر شده برای تقویت کننده های فیدبک شده روش اصولی و دقیق بود. ولی بواسطه تنوع (چهار نوع مختلف) و راه نسبتاً طولانی اغلب پس از صرف وقت بسیار جواب حاصله دارای اشتباه نیز هست. گذشته از آن به علت تغییرات از دقت محاسبه بیشتر است. برای مثال اگر β ترانزیستورها در مسئله قبل $\pm 50\%$ تغییر کند (مطلبی که به واقعیت خیلی نزدیک است) یعنی از 100 تا 300 باشد، از 6.75 تا 52.77 تغییر خواهد کرد! در صورتیکه $K \gg 1$ بعبارت دیگر $A \cdot B \gg 1$ باشد $A_f = \frac{1}{B}$, R_{of} , R_{io} به سمت صفر یا بینهایت میل کرده، مشخصات مدار فقط توسط مقادیر مقاومتهای خارجی معین می شود. پس قبل از حل مسائل بهتر است اول تخمین بزنیم که $K \gg 1$ هست یا نه و اینکه چقدر بزرگتر از یک باشد، بستگی به دقت محاسبه ما دارد. از آنجایی که برای محاسبات معمولی 10% خطا را مجاز می دانیم عملاً " $K > 10$ " برای ما بینهایت حساب می شود. از طرف دیگر چون اغلب موارد ضریب تقویت ولتاژ برای ما مهم است، می توانیم با مجهول معاون گرفتن، هر چهار نوع تقویت کننده را به تقویت کننده (های) ولتاژ تبدیل کنیم. اگر تقویت کننده ولتاژ را مانند شکل (۳-۲۱) نمایش دهیم، دو نوع تقویت کننده ولتاژ می توانیم داشته باشیم:

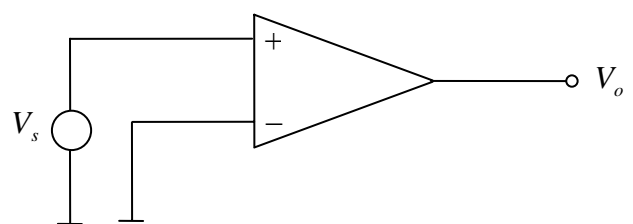


شکل (۳-۲۲)

الف) اگر ورودی مثبت زمین شود و منبع سیگنال به ورودی منفی اعمال شود ولتاژ خروجی 180° با ولتاژ منبع اختلاف فاز خواهد داشت. بعبارت دیگر ولتاژ خروجی معکوس ولتاژ خروجی معکوس ولتاژ ورودی خواهد بود. به این تقویت کننده تقویت کننده معکوس^۱ گویند. (شکل ۳-۲۲ الف)



(الف)



(ب)

شکل (۳-۲۳)

ب) اگر مانند شکل (۳-۲۲ ب) ورودی مثبت به منبع و ورودی منفی به زمین وصل شوند، ولتاژ خروجی ولتاژ ورودی همفاز خواهد بود. به این تقویت کننده، تقویت کننده غیر معکوس^۲ گویند. مثلاً "هرگاه تعداد زوجی تقویت کننده امیتر مشترک دنبال هم ببندیم چنین تقویت کننده ای خواهیم داشت.

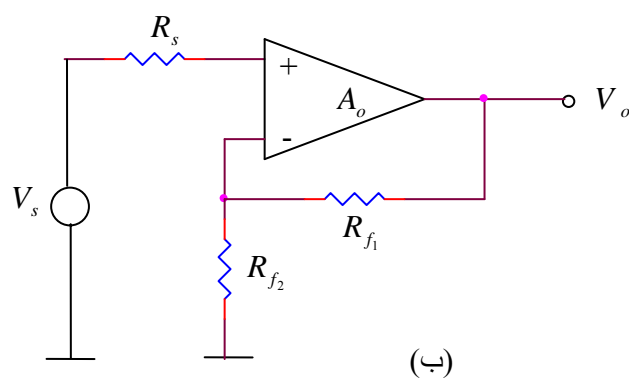
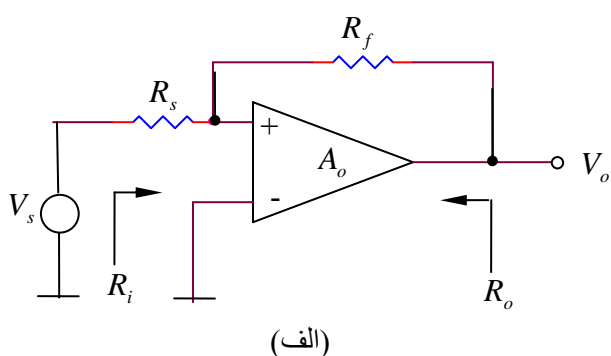
1- Inverting Amplifire
2- Non - Inverting Amplifire

از آنجایی که برای فیدبک منفی سیگنال فیدبک شده باید با ورودی اعمال شده 180° اختلاف فاز داشته باشد، دو نوع مدار فیدبک شده بوجود می آید که این مدارها نیز تقویت کننده معکوس (شکل ۳-۲۲ الف) و تقویت کننده غیر معکوس (شکل ۳-۲۲ ب) نامیده می شوند. در حالت ایده ال که $A_o \rightarrow \infty$ ، برای مدار (۳-۲۳ الف):

$$A_{v_f} = \frac{v_o}{v_s} = -\frac{R_f}{R_s}, \quad R_{i_f} \rightarrow 0, \quad R_{o_f} \rightarrow 0$$

و برای مدار (۳-۲۳ ب):

$$A_{v_f} = \frac{v_o}{v_s} = 1 + \frac{R_{f1}}{R_{f2}}, \quad R_{i_f} \rightarrow \infty, \quad R_{o_f} \rightarrow 0$$



شکل (۳-۲۴)

اثبات روابط فوق بسادگی از مسائل ارائه شده در مورد فیدبک امکان پذیر است.

برای مثال چند تا از مسائل قبل را از روش تقریبی حل می کنیم:

مثال ۳-۸: مسأله (۳-۳) را از روش تقریب حل کنید.

حل: مقایسه شکل (۳-۹) با شکل (۳-۲۴) مشخص می کند که نوع تقویت کننده غیرمعکوس است و نیز:

$$R_{f1} = R_6, \quad R_{f2} = R_5$$

$$A_{v_f} \approx 1 + \frac{R_6}{R_5} = 1 + \frac{4.7k}{100\Omega} = 48$$

بنابراین:

$$R_{i_f} \rightarrow \infty, \quad R_i \approx R_1 \parallel R_2 = 150k \parallel 47k = 35.5k, \quad R_{o_f} \rightarrow 0$$

با مقایسه مقادیر دقیق $A_{v_f} = 45.5$ ، $R_i = 27k$ ، $R_o = 128\Omega$ نتیجه می گیریم ضریب تقویت

ولتاژ که مهمترین مشخصه است با دقت نسبتاً خوب ($E_r \approx 5\%$) حاصل می شود و از آنجایی که وابستگی

R_i و R_o به K بیشتر از A است، با توجه به خطای K بر اثر تغییرات مشخصات ترانزیستورها مقادیر بدست

آمده خیلی غیر واقعی نیستند. برای پیدا کردن R_o باید K را محاسبه کرد!

مثال ۳-۹: مسأله (۳-۶) را از روش تقریب حل کنید.

حل: این مدار مستقیماً با هیچکدام از مدارهای شکل (۳-۲۴) قابل مقایسه نیست. زیرا نوع تقویت کننده، تقویت کننده ولتاژ نمی باشد. (فیدبک جریان سری و در نتیجه تقویت کننده باید از نوع هدایت تقابلی باشد!) ولی اگر خروجی را بعنوان مجهول معاون بین R_8, R_9 در نظر بگیریم شکل (۳-۲۵) مدار باز بصورت مدار غیر معکوس در می آید. پس:

$$A'_{v_f} = \frac{v_1}{v_s} = 1 + \frac{R_{10}}{R_4} \quad , \quad R_i = R_1 \parallel R_2$$

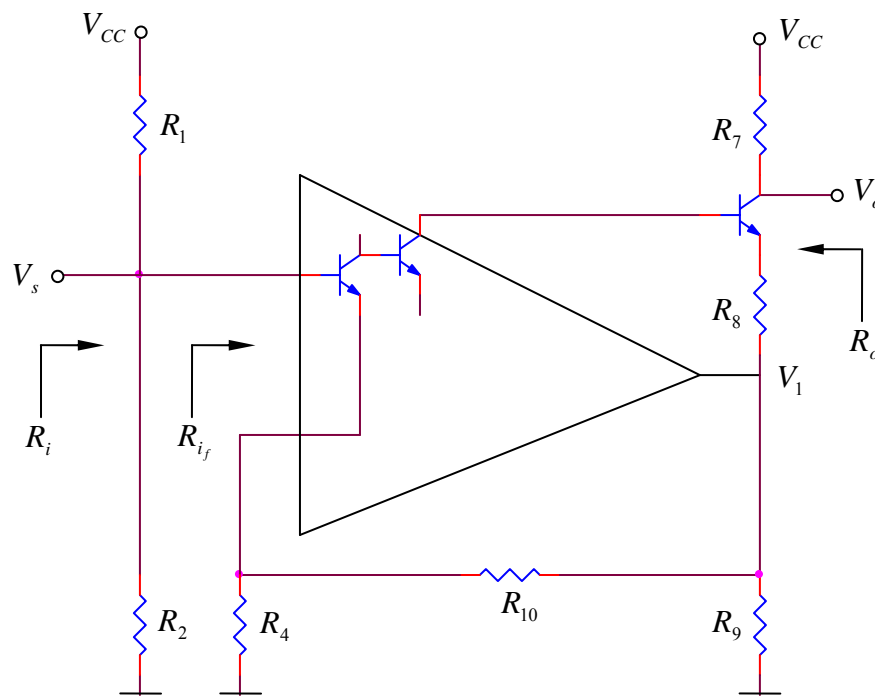
به عبارت دیگر:

$$A_{v_s} = \frac{v_o}{v_s} = \frac{v_o}{v_1} \cdot \frac{v_1}{v_s} = \frac{R_7}{R_9 \parallel (R_{10} + R_4)} \cdot \left(1 + \frac{R_{10}}{R_4}\right) = \frac{4.7k}{1k \parallel 11k} \times \left(1 + \frac{10k}{1k}\right) = 56.4$$

$$R_i = R_1 \parallel R_2 = 560k = 84.85k$$

$$R_o = R_7 = 4.7k$$

با مقایسه مقادیر دقیق: $A_v = 55.8$, $R_i = 84k$, $R_o = 4.7k$! (خطا حدود ۱٪)



شکل (۳-۲۵)

مثال ۳-۱۰: مسأله (۳-۷) را با تقریب حل کنید.

حل: این مدار نیز بطور مستقیم به هیچکدام از شکل‌های (۳-۲۴) نمی خورد ولی با مجهول معاون گرفتن E_2 به عنوان خروجی (شکل ۳-۲۶) مدار تبدیل به یک تقویت کننده ولتاژ (معکوس کننده) می شود.

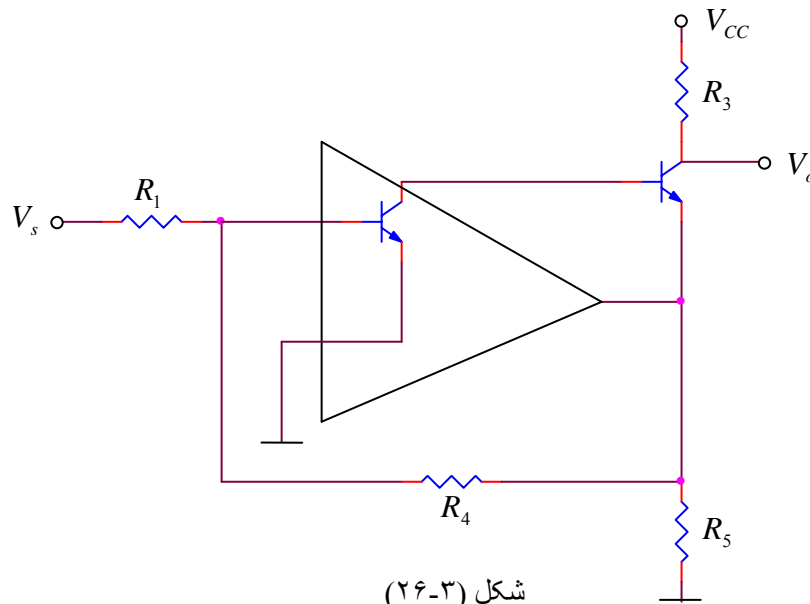
$$A'_{v_f} = \frac{v_1}{v_s} = \frac{R_4}{R_1}$$

$$R_{i_f} \rightarrow 0$$

$$A_{v_s} = \frac{v_o}{v_s} = \frac{v_o}{v_1} \cdot \frac{v_1}{v_s} = \frac{R_3}{R_4 \parallel R_5} \cdot \frac{R_4}{R_1} = \frac{1k}{47k \parallel 0.22k} \times \frac{47}{10} \approx 21.4$$

$$R_i = R_1 + R_{i_f} \approx R_1 = 10k$$

$$R_o \approx R_3 = 1k$$



مقایسه با مقادیر دقیق:

$$R_o = 1k \quad , \quad R_i = 10.4k \quad , \quad A_{v_f} = 20.6$$

مثال ۳-۱۱: مطلوبست محاسبه R_o ، R_i ، $A_v = \frac{v_o}{v_s}$

ترانزیستورها:

مشخصات

$$R_1 = R_2 = 1M \quad , \quad R_3 = 5.6k \quad , \quad R_4 = 2.2k \quad , \quad R_5 = R_6 = 10k \quad , \quad r_o \rightarrow \infty$$

$$V_{BE} = 0.6V \quad , \quad \beta_1 = 100 \quad , \quad \beta_2 = 200$$

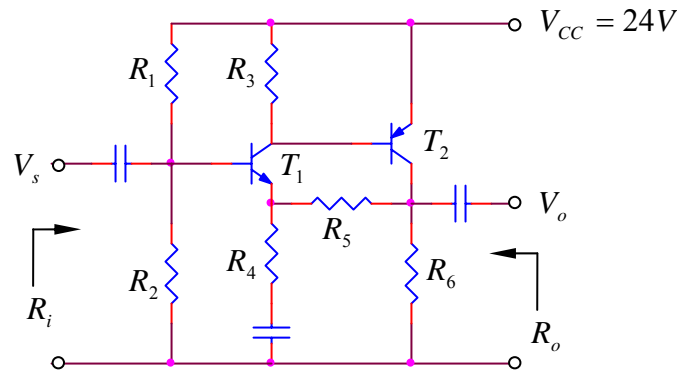
حل: این مدار یکی از متداولترین مدارهای تقویت کننده ولتاژ است که به صورت مختلف در تقویت کننده ها و بخصوص بعنوان راه انداز^۳ در تقویت کننده های قدرتی مورد استفاده قرار می گیرد. نوع فیدبک ولتاژ سری بوده، مقاومت ورودی تقویت کننده زیاد و مقاومت خروجی آن کم است. مشخصات تقریبی مدار:

$$R_o \ll R_6 \parallel R_5 \approx 5k \quad , \quad R_i \approx R_1 \parallel R_2 \approx 500k \quad , \quad A_{v_f} \approx 1 + \frac{R_5}{R_4} \approx 5.5$$

برای محاسبه مشخصات دقیقتر ابتدا باید نقطه کار را تخمین بزنیم:

$$V_{B_1} = V_{CC} \frac{R_2}{R_1 + R_2} = 12V$$

$$I_{C_1} = I_{R_3} = \frac{V_{BE_2}}{R_3} = \frac{0.6V}{5.6k} = 100\mu A$$



شکل (۳-۲۷)

$$V_{R_6} \approx V_{B_1} - V_{BE} - I_{C_1} \cdot R_5 = 12V - 0.6V - 0.1mA \times 10k = 10.4V$$

$$I_{C_2} \approx \frac{V_{R_6}}{R_6} - I_{C_1} = \frac{10.4V}{10k} - 0.1mA \approx 1mA$$

$$r_{e_1} = 250\Omega, \quad r_{\pi_1} = 25k, \quad r_{e_2} = 25\Omega, \quad r_{\pi_2} = 5k$$

محاسبه مشخصات دینامیکی:

$$A_{v_o} = \frac{5.6k \parallel 5k}{250\Omega + (2.2k \parallel 10k)} \times \frac{10k \parallel (10k + 2.2k)}{25\Omega} \approx 285$$

$$B = \frac{R_4}{R_4 + R_5} = \frac{2.2k}{2.2k + 10k} \approx 0.18$$

$$K = 1 + AB = 1 + 285 \times 0.18 = 52.3$$

$$A_{v_f} = \frac{A_{v_o}}{K} = \frac{285}{52.3} \approx 5.5$$

$$R'_i = \beta_1((R_4 \parallel R_5) + r_{e_1}) = 100((2.2k \parallel 10k) + 250\Omega) \approx 205k$$

$$R_{i_f} = K R'_i = 52.3 \times 205 = 10.72M\Omega$$

$$R_i = R_1 \parallel R_2 \parallel R_{i_f} = 500k \parallel 10.72 = 478k \approx 500k!$$

$$R'_o = R_6 \parallel (R_5 + R_4) = 10k \parallel (10k + 2.2k) \approx 5.5k$$

$$R_{o_f} = \frac{R'_o}{K} = \frac{5.5k}{52.3} \approx 105\Omega$$

$$R_o = R_{o_f} = 100\Omega$$

چنانکه از این مثال بر می آید مقادیر تخمینی R_i , A_v بخوبی با مقادیر دقیق مطابقت دارند و فقط R_o بخوبی قابل تخمین نیست که آنهم بخاطر وابستگی شدید R_o به K یا بعبارت دیگر β_2 , مقدار دقیق R_o قابل

محاسبه نمی باشد. برای مثال اگر β_2 از 200 به 100 تقلیل یابد $K = 32.6$, $R_o \approx 160\Omega$ خواهد شد. ($R_i = 465k$, $A_v = 5.39$)

یعنی با کاهش β_2 به میزان 50% ، تغییرات R_o 60% افزایش، A_v 2% کاهش و R_i 2.7% کاهش خواهند داشت. β_1 مستقیماً بر روی A_v و R_o اثر ندارد ولی تغییرات R_i به آن وابسته است. مثلاً با کاهش β_1 به میزان 50% از 100 به 50 ، R_i از 478k به 457k یعنی 4.4% کاهش خواهد داشت (که در این مثال، مقدار فوق قابل اغماض است)

بنابراین در عمل مسائل را با فرض بزرگتر بودن β از یک مقدار، حل کرده و مقاومت ورودی و خروجی را بدست می آورند. مثلاً در مثال بالا به ازاء : $\beta_1 > 100$ و $\beta_2 > 200$ $A_v \approx 5.5$, $R_i > 478k$, $R_o < 100\Omega$ خواهد بود.

مثال ۳-۱۲: مطلوبست محاسبه R_o , R_i , $A_{v_s} = \frac{v_o}{v_s}$, f_l در مدار شکل صفحه بعد. (شکل ۳-۲۸)
($V_{BE} = 0.6V$, $\beta = 200$, $r_{ds} = 50k\Omega$, $I_{D_{SS}} = 8mA$, $V_p = -4V$ فرض شوند.)

حل: اگر V_{E_6} را به عنوان خروجی کمکی (مجهول معاون) در نظر بگیریم، مدار معادل یک تقویت کننده غیر معکوس با سه طبقه تقویت ولتاژ خواهد بود (طبقه تفاضلی J_1J_2 ، طبقه تفاضلی Q_1Q_2 و امپتر مشترک Q_4) شبکه فیدبک از مقاومتهای R_{16} و R_{17} تشکیل شده است. بنابراین : $B = \frac{1}{11}$ و چون $A.B \gg 1$ (سه طبقه ولتاژ دارای بهره بسیار زیاد است، Q_4 به تنهایی بهره ای بالای ۴۰۰ را دارد (چرا ؟)) بنابراین :
 $A'_v \approx \frac{1}{B} = 11$ در نتیجه:

$$R_i \approx R_1 \parallel R_2 = 1.1M\Omega \quad , \quad R_o \approx R_{13} = 1k\Omega \quad , \quad A_{v_s} = \frac{v_o}{v_s} = \frac{v_o}{v_{E_6}} \cdot \frac{v_{E_6}}{v_s} = \frac{R_{13}}{R_{14}} \cdot A'_v = 110$$

برای محاسبه فرکانس حد:

با توجه به اینکه τ_2, τ_3, τ_4 با هم قابل قیاس هستند ولی τ_3, τ_4 به علت فیدبک برابر ظاهر می شوند، پس τ_2 مؤثر می شود و چون: $\tau_1 \approx \tau_5 \gg \tau_2$ بنابراین:

$$f_l \approx \frac{1}{2\pi\tau_2} = \frac{1}{2\pi R_7 C_2} \approx 16Hz$$

محاسبه V_{o_p} :

$$A'_{v_{dc}} = 1 \quad (\text{چرا ؟}) \quad , \quad V_{G_1} = \frac{R_2}{R_1 + R_2} \cdot V_{CC} = 12V \quad \text{در نتیجه:}$$

$$I_{C_6} \approx I_{E_6} \approx 4.7mA \quad , \quad V_{E_6} = 12V$$

یعنی:

$$V_{OP}^- + \frac{1}{10}V_{OP}^- = V_{CE_6} - V_{CE_{5sat}} - V_{BE_6} \rightarrow \frac{11}{10}V_{OP}^- = 6.3V - 0.3V - 0.6V \quad , \quad V_{OP}^+ = V_{R_{13}} = 5.7V$$

بنابراین:

$$V_{OP} = \min\{V_{OP}^-, V_{OP}^+\} = 5V$$

$$V_{OP}^- \approx 5V$$

فصل چهارم

تقویت کننده های توان

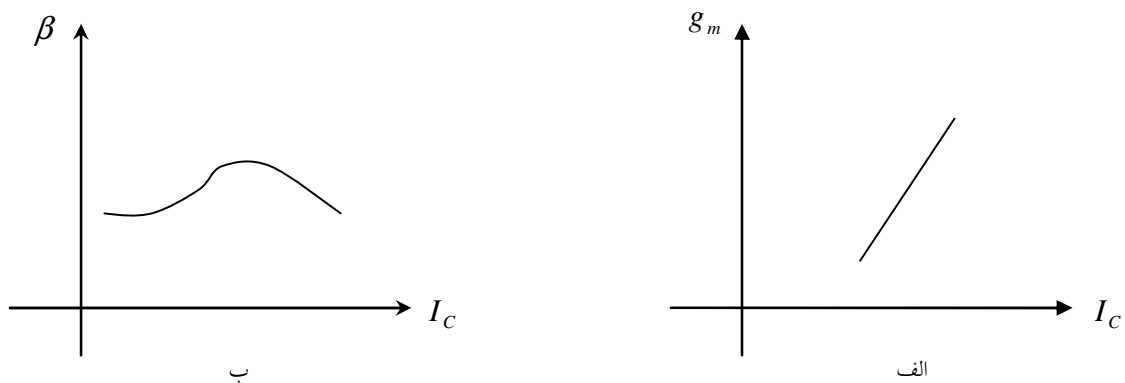
۴-۱ مقدمه

تمام تقویت کننده‌هایی که تا کنون بررسی شده‌اند، در اصل تقویت کننده توان هستند. زیرا ولتاژ و جریان به عبارت دیگر توان را تقویت می‌کنند. ولی منظور از تقویت کننده توان یا تقویت کننده قدرتی^۱ تقویت کننده ای است که بر روی مقاومت بار توان قابل ملاحظه ای منتقل کند. معمولاً اگر توان خروجی تقویت کننده ای بیش از چند ده میلی وات باشد، جزو تقویت کننده های قدرتی به حساب می‌آید.

تقویت کننده های توان - برای این که حداکثر توان ممکنه را منتقل کنند - باید دارای ولتاژ و عبارت دیگر جریان خروجی با دامنه ماکزیمم باشند. بنابراین، این تقویت کننده ها جزو تقویت کننده های علامیم بزرگ^۲ به شمار می‌آیند. از آنجایی که در این حالت تغییرات جریان کلکتور نسبت به جریان نقطه

¹ Power Amplifier
² Large Signal Amplifier

کار قابل اغماض نیست و به همین دلیل مشخصات ترانزیستور (β ، g_m ، ...) با جریان خروجی تغییر می کنند. (شکل ۱-۴). اعوجاج این طبقه اصولاً زیاد است. برای پایین نگهداشتن اعوجاج باید از خاصیت فیدبک منفی استفاده کرد. علاوه بر آن، از آنجایی که وابستگی β به I_C کمتر از وابستگی g_m به I_C است، در عمل باید سعی شود کنترل ترانزیستور به طریق کنترل جریان باشد نه ولتاژ.



شکل ۱-۴ وابستگی پارامترهای ترانزیستور به جریان کلکتور الف- g_m و ب- β

منطقاً تقویت کننده های توان در طبقه خروجی یک تقویت کننده چند طبقه قرار می گیرند. برای این طبقه - علاوه بر مشخصات متداولی که برای سایر تقویت کننده ها (نظیر بهره، مقاومت های ورودی و خروجی، فرکانس های حد، ...) نیز مورد بررسی قرار می گرفتند - مهمترین پارامترها: میزان توان منتقل شده به بار (توان خروجی)، توان تلف شده بر روی عناصر، راندمان و اعوجاج می باشند. به همین دلیل، در اینجا جهت یاد آوری یک بار دیگر روابط مربوطه ذکر می شوند.

$$\text{توان خروجی} : P_o = \frac{V_{op}^2}{2R_L} = \frac{1}{2} I_{op}^2 R_L \quad (1-4)$$

$$\text{توان جذب شده} : P_{CC} = V_{CC} \cdot I_{CC} \quad (2-4)$$

$$\text{توان تلف شده} : P_D = P_{CC} - P_o \quad (3-4)$$

$$\text{راندمان} : \eta = \frac{P_o}{P_{CC}} \quad (4-4)$$

$$\text{اعوجاج} : THD = \frac{\sqrt{\sum_{i=2}^{\infty} V_i^2}}{V_1} \quad (5-4)$$

۴-۲ تقویت کننده کلاس A

بنا به تعریف یک تقویت کننده کلاس A^۱، تقویت کننده ای است که در صورت اعمال یک ولتاژ سینوسی به ورودی آن، این سیگنال به طور کامل در خروجی تقویت کننده ظاهر شود. در این صورت اصطلاحاً گویند تقویت کننده ۳۶۰ درجه‌ی سیگنال را تقویت می کند. تقویت کننده‌هایی که تا کنون مورد بررسی قرار گرفته اند، از این نوع بوده اند.

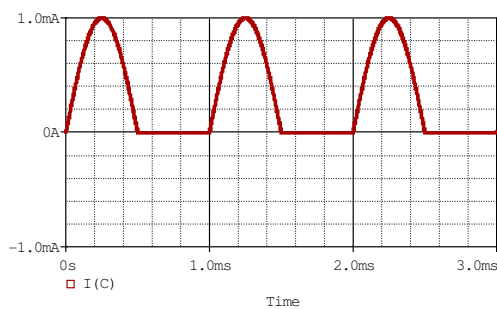
در این فصل، علاوه بر بررسی مشخصات تقویت کننده کلاس A، تقویت کننده های کلاس B^۲ و کلاس A-B^۳ نیز مورد بررسی قرار می گیرند. تقویت کننده های کلاس B تقویت کننده‌هایی هستند که نصف سیگنال به عبارت دیگر ۱۸۰ درجه‌ی آنرا تقویت می کنند. در تقویت کننده های کلاس A-B جریان کلکتور بیش از ۱۸۰ درجه ظاهر می شود.

تقویت کننده های دیگری نظیر کلاس C، D، E، ... وجود دارند که بررسی آنها از حوصله این درس خارج است. علاقمندان، به دروس دیگر نظیر مدارهای مخابراتی، الکترونیک پیشرفته، طراحی آی

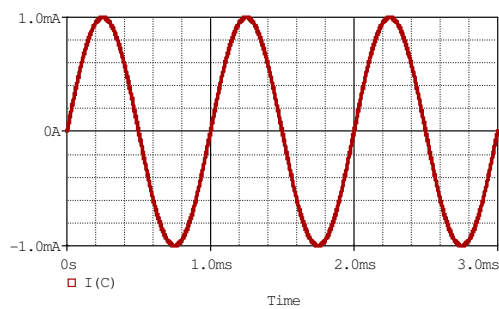
Class A Amplifier¹
Class B Amplifier²
Class A-B Amplifier³

سی های رادیویی، ... مراجعه نمایند. جریان خروجی (کلکتور، درین، ...) برخی از این تقویت کننده

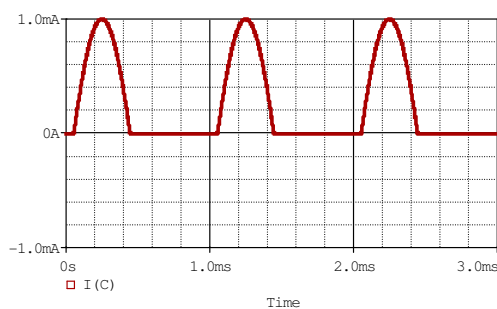
ها در شکل ۴-۲ نمایش داده شده است.



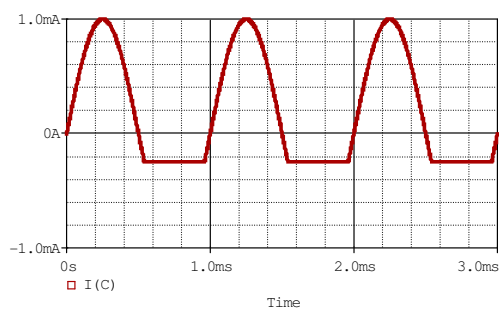
ب



الف



ت



پ

شکل ۴-۲ دسته بندی انواع تقویت کننده های توان: الف- A، ب- B، پ- AB، ت- C

۴-۲-۱ تقویت کننده امیتر مشترک

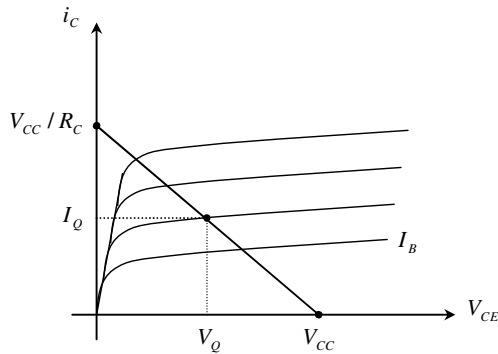
مدار امیتر مشترک (شکل ۴-۳) را در نظر بگیرید. در صورتی که فرکانس تغییرات خیلی کم باشد

(حالت استاتیکی، مشخصه DC)، خازن کوپلاژ باز بوده: $i_o = 0$ و در نتیجه $i_R = i_C$. از KVL:

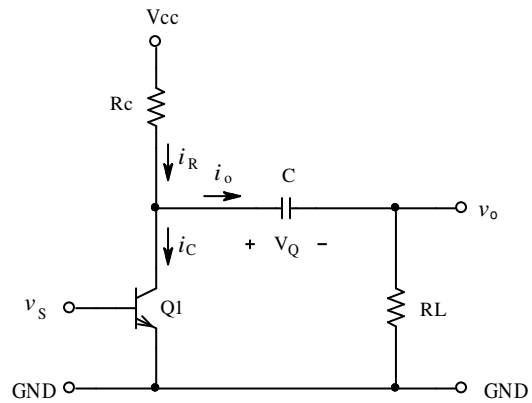
$$V_{CC} - i_C R_C - V_{CE} = 0$$

$$i_C = \frac{V_{CC} - V_{CE}}{R_C}$$

$$i_C = -\frac{1}{R_C} V_{CE} + \frac{V_{CC}}{R_C} \quad (6-4)$$



شکل ۴-۴ خط بار استاتیکی



شکل ۴-۳ بررسی علایم بزرگ مدار امیتر مشترک

رابطه (۶-۴) بصورت خطی با شیب $-\frac{1}{R_C}$ در محورهای مشخصه خروجی ترانزیستور نمایش داده می شود. به این خط، خط بار استاتیکی یا DC¹ گویند. در شکل ۴-۴ خط بار استاتیکی در صفحه‌ی مشخصه خروجی ترانزیستور رسم شده است.

نقطه کار، نقطه ای بر روی خط بار است. در صورتی که ترانزیستور ایده‌آل فرض شود

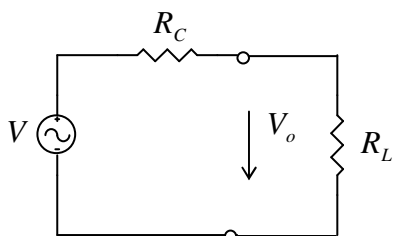
($V_{CE_{sat}} = 0V$) برای تقویت کننده علایم کوچک -

همانطور که قبلاً دیدیم - معمولاً ولتاژ نقطه کار نصف

$$V_Q = \frac{V_{CC}}{2} \text{ یعنی: } V_Q = \frac{V_{CC}}{2}$$

از لحاظ سیگنال - در محدوده‌ی فرکانس کار -

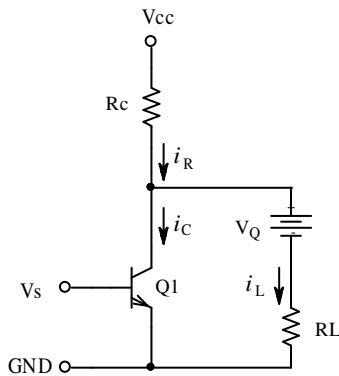
خازن کوپلاژ باید اتصال کوتاه باشد. در نتیجه مدار



شکل ۴-۵ مدار معادل تقویت کننده برای سیگنال

¹ DC or Static Load - Line

معادل تقویت کننده را می توانیم یک منبع ولتاژ با مقاومت داخلی R_C در نظر بگیریم (شکل ۴-۵). در این حالت هر قدر R_C کمتر باشد، توان بیشتری به R_L منتقل می شود (چرا؟).



شکل ۴-۶ مدار معادل علایم بزرگ

به ازای یک R_C مشخص (کم شدن R_C باعث زیاد شدن I_C ، اتلاف ترانزیستور و کم شدن بهره تقویت کننده می گردد (چرا؟)). ماکزیمم توان موقعی منتقل می شود که $R_L = R_C$ باشد (چرا؟). حال اگر در نظر بگیریم که برای سیگنال، خازن مانند یک باتری با ولتاژ V_Q عمل می کند (V_Q ولتاژ بین کلکتور و امیتر در نقطه کار است).

با توجه به شکل ۴-۶ و KCL ، رابطه $i_C = f(V_{CE})$ بصورت زیر خواهد بود:

$$i_C = i_R - i_L$$

داریم: $i_R = \frac{V_{CC} - V_{CE}}{R_C}$ و $i_L = \frac{V_{CE} - V_Q}{R_L}$ ، چون $R_C = R_L$ انتخاب شده است پس:

$$i_C = \frac{V_{CC} + V_Q - 2V_{CE}}{R_L} = -\frac{2}{R_L}V_{CE} + \frac{V_{CC} + V_Q}{R_L} \quad (۷-۴)$$

در شکل ۷-۴، رابطه (۷-۴) بصورت خطی با شیب $-\frac{1}{R_L/2}$ (در حالت کلی تر $-\frac{1}{R_C \parallel R_L}$) در

محورهای مشخصه خروجی ترانزیستور نمایش داده شده است. برای وضوح بیشتر، در این شکل مشخصه های ترانزیستور رسم نشده اند.

این خط که به آن خط بار دینامیکی یا AC گویند. خط بار استاتیکی را در نقطه کار (Q) قطع می

کند.

همچنین از روی شکل و به کمک رابطه (۷-۴) محل تقاطع خط بار دینامیکی با محور ولتاژ

$$V_A = \frac{V_Q + V_{CC}}{2}$$

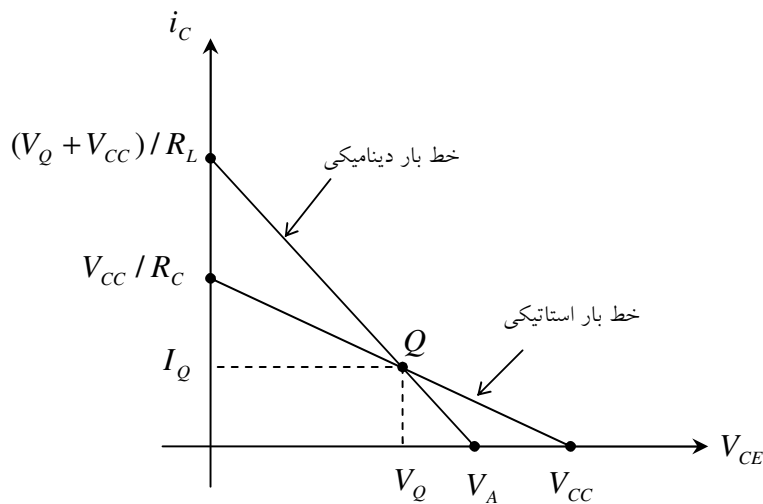
بدست می آید.

حداکثر ولتاژ خروجی محل تقاطع این خط و محور ولتاژها (V_A) و حداکثر جریان کلکتور محل

تلاقی این خط با محور جریانها ($\frac{V_Q + V_{CC}}{R_L}$) می باشد. بنابراین در حالت دینامیکی ولتاژ خروجی کمتر

و جریان کلکتور بیشتر از حالت استاتیکی است. این مطلب باید در طراحی و انتخاب ترانزیستور در نظر

گرفته شود.



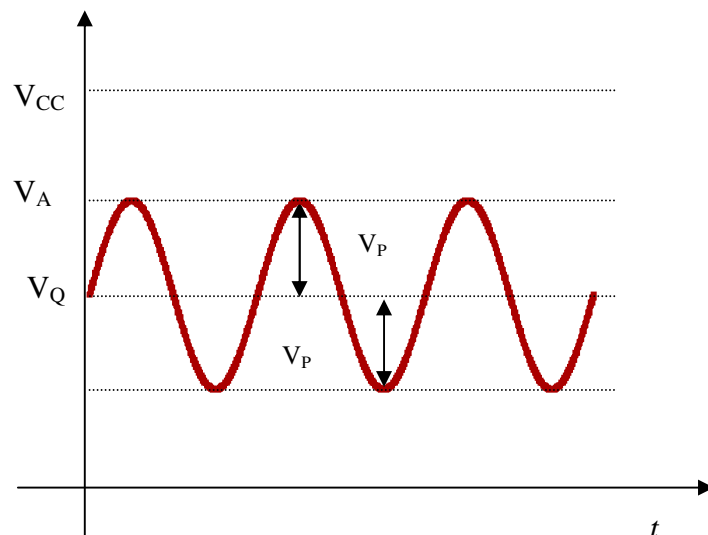
شکل ۷-۴ خط بار دینامیکی

برای مثال می بینیم اگر مانند تقویت کننده های علایم کوچک بخواهیم $V_Q = \frac{V_{CC}}{2}$ انتخاب شود،

ماکزیمم دامنه سیگنال خروجی:

$$V_P = V_A - V_Q = \frac{V_{CC}}{4} \quad (۸-۴)$$

خواهد شد. این مطلب در نمودار زمانی شکل ۸-۴ نمایش داده شده است.



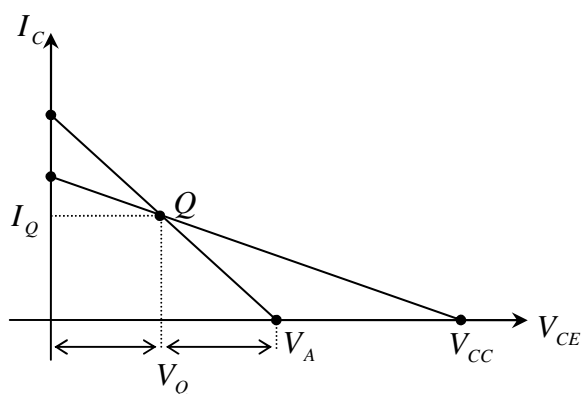
شکل ۸-۴ دیاگرام زمانی ولتاژ خروجی در صورت انتخاب نقطه کار در نصف ولتاژ منبع

پس از اندکی بررسی مشاهده می شود، برای این که ماکزیمم دامنه خروجی را بدست آوریم، در

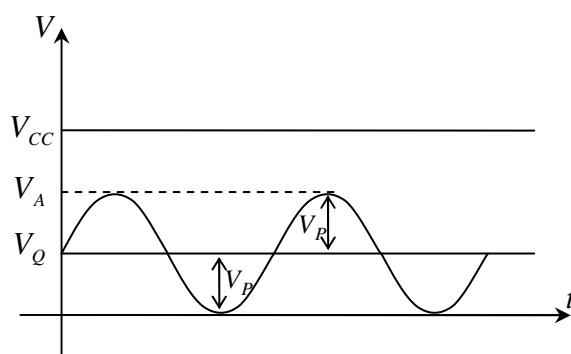
حالت علایم بزرگ به ازای $R_C = R_L$ باید $V_Q = \frac{V_{CC}}{3}$ انتخاب شود (چرا). در نتیجه:

$$V_Q = V_P = \frac{V_{CC}}{3} \quad (9-4)$$

این مطلب در شکل‌های ۹-۴ و ۱۰-۴ نمایش داده شده است.



شکل ۱۰-۴ خط بار دینامیکی به ازای $V_Q = V_{CC} / 3$



شکل ۹-۴ نمودار زمانی ولتاژ خروجی به ازای $V_Q = V_{CC} / 3$

در این صورت جریان نقطه کار:

$$I_Q = \frac{V_{CC} - V_Q}{R_C} = \frac{2V_P}{R_C} \quad (10-4)$$

و جریان ماکزیمم کلکتور:

$$I_{C_{max}} = \frac{V_{CC} + V_Q}{R_C} = \frac{4V_P}{R_C} = 2I_Q \quad (11-4)$$

خواهند بود. به این ترتیب اگر شرط خاصی نباشد، نقطه کار:

$$V_Q = V_P = \frac{V_{CC}}{3}, \quad I_Q = \frac{2V_P}{R_C} = \frac{2V_{CC}}{3R_C}$$

انتخاب می شود.

توجه: این شرایط برای حالت ایده آل می باشد. در حالت واقعی که معمولاً R_E در مدار وجود دارد، ممکن است $V_{CE_{SAT}}$ قابل اغماض نباشد و - برای این که تقویت کننده از کلاس A خارج نشود - باید همواره $I_C > 0$ ($V_{RC} > 0$) باشد، حد اکثر دامنه ولتاژ خروجی کمتر از مقدار ذکر شده خواهد بود. بنابراین نقطه کار باید با توجه به شرایط مسئله مقدار دیگری انتخاب شود. برای مثال اگر

$$V_{RE} = V_{CE_{sat}} = V_{RC_{min}} = 1V \text{ و } V_{CC} = 12V \text{ فرض شود:}$$

$$V_P = \frac{V_{CC} - V_{RE} - V_{CE_{sat}} - V_{RC_{min}}}{3} = \frac{12 - 1 - 1 - 1}{3} = 3V$$

و

$$V_Q = V_P + V_{RE} + V_{CE_{sat}} = 3 + 1 + 1 = 5V$$

انتخاب خواهند شد.

۴-۲-۲ بررسی مشخصات تقویت کننده

مهمترین مشخصه یک تقویت کننده قدرتی، توان خروجی و راندمان آن است. طبیعتاً توان خروجی به ازای یک بار مشخص، هنگامی حداکثر است که دامنه V_o ماکزیمم باشد. با توجه به این که سیگنال خروجی طبق رابطه (۴-۱۲) بیان می شود، و برای محاسبه توان در حالت کلی رابطه (۴-۱۳) به کار می رود، در بعضی حالات خاص ساده تر است که از روابط مربوط به آن حالت استفاده کنیم.

$$v_o(t) = V_p \sin \omega t = V_p \sin \alpha \quad (\omega t = \alpha) \quad (4-12)$$

$$P = \frac{1}{2\pi} \int_0^{2\pi} v(\alpha) i(\alpha) d\alpha \quad (\omega t = \alpha) \quad (4-13)$$

برای مثال توان خروجی تقویت کننده به عبارت دیگر توانی که تقویت کننده به بار منتقل می کند، در صورتی که بار یک مقاومت خالص اهمی باشد (امری که تا کنون فرض شده و در عمل معمولاً چنین

$$\text{است): } P_o = \frac{V_{o\text{eff}}^2}{R_L}, \text{ به عبارت دیگر:}$$

$$P_{o\text{max}} = \frac{V_{o\text{max}}^2}{2R_L} = \frac{1}{2} I_{o\text{max}}^2 R_L$$

تذکر: از این پس با توجه به این که می دانیم منظور از ولتاژ به عبارت دیگر جریان، ماکزیمم مقادیر

خروجی است، جهت سادگی در نوشتار رابطه فوق را به صورت:

$$P_{o\text{max}} = \frac{V_P^2}{2R_L} = \frac{1}{2} I_P^2 \cdot R_L \quad (4-14)$$

می نویسیم. در ضمن دقت شود که منظور از ماکزیمم توان، بیشینه مقدار متوسط توان است نه مقدار

لحظه ای آن.

بنابراین اگر ولتاژ نقطه کار را نصف ولتاژ منبع تغذیه انتخاب کنیم، از رابطه (۸-۴):

$$P_{o \max} = \frac{V_P^2}{2R_L} = \frac{(V_{CC}/4)^2}{2R_L} = \frac{V_{CC}^2}{32R_L} \quad (15-4)$$

و چنانچه ولتاژ نقطه کار را یک سوم ولتاژ منبع تغذیه انتخاب کنیم، از رابطه (۹-۴):

$$P_{o \max} = \frac{V_P^2}{2R_L} = \frac{V_{CC}^2}{18R_L} \quad (16-4)$$

برای انتخاب المانها و محاسبه راندمان - علاوه بر محاسبه توان خروجی - احتیاج به محاسبه توان تلف شده توسط R_C و ترانزیستور می باشد. برای محاسبه توان R_C می توان از راه حل کلی (رابطه (۱۳-۴)) استفاده کرد. راه حل ساده تر ولی، در نظر گرفتن این واقعیت است، که توان تلف شده روی مقاومت R_C دارای دو مؤلفه است که با هم جمع می شوند: یکی مؤلفه DC که از نقطه کار ناشی می شود، دیگری مؤلفه AC که از تغییرات ولتاژ خروجی بوجود می آید. پس:

$$P_{R_C} = P_{DC} + P_{AC} \quad (17-4)$$

$$P_{DC} = V_{R_C} \cdot I_{R_C} = (V_{CC} - V_Q) \cdot I_Q \quad (18-4)$$

$$P_{AC} = \frac{V_P^2}{2R_C} \quad (19-4)$$

در نتیجه، با جانشینی روابطه (۸-۴) و (۹-۴) در روابط (۱۸-۴) و (۱۹-۴) توان مصرفی مقاومت کلکتور برای هر دو حالت ولتاژ نقطه کار نصف یا یک سوم ولتاژ منبع تغذیه انتخاب شده باشد، از رابطه (۲۰-۴) بدست می آید:

$$P_{R_C \max} = \frac{4V_P^2}{R_C} + \frac{V_P^2}{2R_C} = \frac{9V_P^2}{2R_C} = \frac{9V_P^2}{2R_L} = 9P_{o \max} \quad (20-4)$$

برای محاسبه توان ترانزیستور، دیگر نمی توان گفت توان تلف شده مجموع دو توان DC و AC است. زیرا ولتاژ و جریان ترانزیستور با هم اختلاف فاز داشته، با افزایش دامنه سیگنال (توان) خروجی، توان تلف شده بر روی ترانزیستور کمتر از حالت DC خواهد بود. این امر به دین معنی است که توان تلف شده بر روی ترانزیستور تفاضل دو مولفه توان DC و AC خواهد بود. در این مرحله به جای استفاده از این استدلال - به عنوان تمرین - می خواهیم از راه حل کلی استفاده می کنیم. به کمک شکل ۶-۴ و رابطه (۱۲-۴):

$$v_{CE} = V_{CE} + V_P \sin \alpha \quad (21-4)$$

$$i_C = \frac{V_{CC} - V_{CE} - 2V_P \sin \alpha}{R_L} \quad (22-4)$$

در صورتی که ولتاژ نقطه کار را نصف ولتاژ منبع تغذیه انتخاب کنیم، با توجه به رابطه (۸-۴) داریم:

$$V_{CC} = 4V_P, \quad V_{CE} = 2V_P \quad (23-4)$$

با جانشینی در روابط (۲۱-۴)، (۲۲-۴):

$$v_{CE} = 2V_P + V_P \sin \alpha = V_P \cdot (2 + \sin \alpha) \quad (24-4)$$

$$i_C = \frac{4V_P - 2V_P - 2V_P \sin \alpha}{R_L} = \frac{2V_P}{R_L} \cdot (1 - \sin \alpha) \quad (25-4)$$

و (۱۳-۴):

$$P_Q = \frac{1}{2\pi} \int_0^{2\pi} v_{CE}(\alpha) \cdot i_C(\alpha) d\alpha$$

$$P_Q = \frac{1}{2\pi} \int_0^{2\pi} V_P (2 + \sin \alpha) \cdot \frac{2V_P}{R_L} (1 - \sin \alpha) d\alpha$$

$$P_Q = \frac{V_P^2}{\pi \cdot R_L} \int_0^{2\pi} (2 - \sin \alpha - \sin^2 \alpha) d\alpha \quad (26-4)$$

با توجه به روابط مثلثاتی $\sin^2 \alpha = \frac{1 - \cos 2\alpha}{2}$ و انتگرال $\int \cos 2\alpha d\alpha = \frac{1}{2} \sin 2\alpha$ رابطه (۲۶-۴) به

صورت:

$$P_Q = \frac{V_P^2}{\pi R_L} \left(\frac{3}{2} \alpha + \cos 2\alpha + \frac{1}{4} \sin 2\alpha \right) \Big|_0^{2\pi} = \frac{3 V_P^2}{R_L} \quad (27-4)$$

محاسبه می شود. با توجه به این که $P_{o_{max}} = \frac{V_P^2}{2R_L}$ است:

$$P_Q = 6P_{o_{max}} \quad (28-4)$$

حاصل می شود. توجه شود که ماکزیمم توان را ترانزیستور موقعی صرف می کند که توان منتقل شده به

بار صفر باشد (چرا؟). به عبارت دیگر:

$$P_{Q_{max}} = V_{CE} \cdot I_C = \frac{V_{CC}}{2} \cdot \frac{V_{CC}}{2R_C} = \frac{V_{CC}^2}{4R_L} = 8P_{o_{max}} \quad (29-4)$$

برای محاسبه راندمان ابتدا توان منبع تغذیه را بدست می آوریم:

$$P_{CC} = V_{CC} \cdot I_{CQ} = \frac{V_{CC}^2}{2R_L} = 16P_{o_{max}} \quad (30-4)$$

به عبارت دیگر:

$$P_{CC} = P_o + P_Q + P_{R_C} = P_{o_{max}} + 6P_{o_{max}} + 9P_{o_{max}} = 16P_{o_{max}} \quad (31-4)$$

توجه شود که تا زمانی که تقویت کننده از ناحیه خطی خود خارج نشده باشد، توان جذب شده از منبع

تغذیه مقداری ثابت، و مستقل از توان خروجی است. طبق تعریف $\eta = \frac{P_o}{P_{CC}}$ بنابراین:

$$\eta_{max} = \frac{P_{o_{max}}}{P_{CC}} = \frac{P_{o_{max}}}{16P_{o_{max}}} = \frac{1}{16} = 6.25\% \quad (32-4)$$

پس ماکزیمم راندمان، در حالت ایده‌آل حدود ۶٪ خواهد بود. عملاً با در نظر گرفتن افت ولتاژ بر روی R_E ، مقاومت های بایاس، و این واقعیت که $V_{CEsat} > 0$ و $V_{RCmin} > 0$ می باشند، در اکثر مدار های واقعی بازده این تقویت کننده به مراتب کمتر از این مقدار خواهد بود.

در صورتی که ولتاژ نقطه کار را یک سوم ولتاژ منبع تغذیه انتخاب کنیم، با توجه به رابطه (۹-۴)

داریم:

$$V_{CC} = 3V_P, \quad V_{CE} = V_P \quad (۳۳-۴)$$

با تکرار راه حل حالت قبل حاصل می شود:

$$P_Q = 2P_{o_{max}} \quad (۳۴-۴)$$

$$P_{Q_{max}} = 4P_{o_{max}} \quad (۳۵-۴)$$

$$P_{CC} = 12P_{o_{max}} \quad (۳۶-۴)$$

$$\eta_{max} = \frac{1}{12} = 8.33\% \quad (۳۷-۴)$$

پس ماکزیمم راندمان، در حالت ایده‌آل حدود ۸٪ خواهد بود. عملاً به دلایل ذکر شده، در اکثر مدار های واقعی بازده این تقویت کننده به مراتب کمتر از این مقدار خواهد بود (حدود ۰.۵٪).

تمرین: در این مرحله می خواهیم توان مصرفی ترانزیستور را به روش شهودی بدست آوریم. برای

این منظور چنین استدلال می کنیم:

میدانیم که یک تقویت کننده کلاس A - مستقل از مقدار توان خروجی - هموار از منبع تغذیه توان

ثابت:

$$P_{CC} = V_{CC} \cdot I_{CC} = V_{CC} \cdot I_{CQ}$$

را جذب می کند (چرا؟). از طرف دیگر این توان مجموع توان های خروجی و تلف شده بر روی عناصر است، یعنی:

$$P_{CC} = P_o + P_R + P_Q$$

لذا:

$$P_Q = P_{CC} - P_o - P_R$$

بنابراین مثلاً در صورتی که ولتاژ نقطه کار نصف ولتاژ منبع تغذیه انتخاب شده باشد:

$$P_{CC} = V_{CC} \cdot I_{CQ} = V_{CC} \cdot \frac{V_{CC}}{2R_L} = 16P_{o_{max}}$$

بنابراین به ازای توان خروجی ماکزیمم:

$$P_Q(P_{o_{max}}) = P_{CC} - P_{o_{max}} - P_{R_{max}} = 16P_{o_{max}} - P_{o_{max}} - 9P_{o_{max}} = 6P_{o_{max}}$$

و به ازای توان خروجی صفر:

$$P_Q(P_o = 0) = P_{Q_{max}} = P_{CC} - P_{R_{min}} = 16P_{o_{max}} - 8P_{o_{max}} = 8P_{o_{max}}$$

۴-۲-۳ انتخاب عناصر

در تقویت کننده های قدرت، معمولاً مقدار مقاومت بار و ماکزیمم توان خروجی مطلوب، مشخص می شوند و مشخصات سایر عناصر توسط این مقادیر بدست می آیند.

مثال ۴-۱ یک تقویت کننده با مشخصات $P_o = 1W / 8\Omega$ طرح کنید.

حل: از صورت مسئله استنباط می شود که: $R_L = 8\Omega$ و $P_{o_{max}} = 1W$ باید باشد. با توجه به این

که همواره سعی بر آن است که بازده یک سیستم بیشینه باشد (مگر این که به دلایلی پارامترهای دیگری

با این امر در تناقض بوده، نسبت به آن در اولویت قرار گرفته باشند)، ولتاژ نقطه کار را یک سوم ولتاژ منبع تغذیه انتخاب می کنیم.

$$P_o = \frac{V_{op}^2}{2R_L} \Rightarrow V_{op} = \sqrt{2P_o R_L} = \sqrt{2 \times 1W \times 8\Omega} = 4V \quad \text{از (۱-۴):}$$

$$V_{CC} = 3 \cdot V_{op} = 12V \quad \text{از (۳۳-۴):}$$

$$R_C = R_L = 8\Omega \quad \text{برای حداکثر بازده:}$$

$$P_{R_{C\max}} = 9P_{o\max} = 9W \quad \text{از (۲۰-۴):}$$

$$P_{T\max} = 4P_{O\max} = 4W \quad \text{از (۳۵-۴):}$$

$$V_{CE\max} = V_Q + V_P = \frac{2}{3}V_{CC} = 8V \quad \text{از (۹-۴):}$$

$$I_{C\max} = \frac{4V_P}{R_C} = \frac{4 \times 4V}{8\Omega} = 2A \quad \text{از (۱۱-۴):}$$

توجه شود که این مقادیر برای حالت ایده آل محاسبه شده اند. برای طراحی یک مدار واقعی - پس از محاسبه مقادیر - باید با توجه به یک سری واقعیات فیزیکی، آنها را اصلاح کرد. یعنی مقادیر نامی المانها خیلی بیشتر از مقادیر محاسبه شده باید در نظر گرفته شود. زیرا:

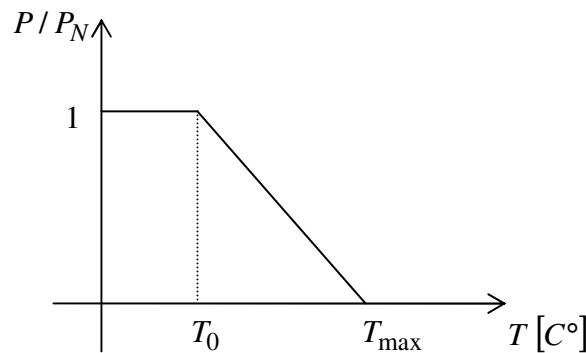
۱- در حالت واقعی باید (برای پایداری حرارتی) حتماً مقاومتی در امیتر قرار داد. برای ترانزیستورهای قدرتی (جریانهای زیاد) ولتاژ اشباع ترانزیستور به مراتب بیش از دو، سه دهم ولتی است که معمولاً فرض می شود. و بالاخره چون می خواهیم تقویت کننده در کلاس A باقی بماند، جریان کلکتور به عبارت دیگر افت ولتاژ دو سر مقاومت کلکتور نباید به صفر نزدیک شوند. بنابراین اگر برای هر کدام از این مقادیر حداقل یک ولت در نظر بگیریم:

$$V'_{CC} = V_{CC} + V_E + V_{CE_{sat}} + V_{R_{C\min}} = 12V + 1V + 1V + 1V = 15V$$

ولتاژ منبع تغذیه به جای ۱۲ ولت ۱۵ ولت انتخاب می شود. این امر باعث تلفات بیشتر بر روی R_C و Q خواهد شد.

۲- توانی که المانها می توانند تحمل کنند، با افزایش درجه حرارت محیط کم می شود. این مطلب در شکل ۴-۱۰ منعکس شده است.

برای اغلب عناصر ژرمانیومی (دیودها، ترانزیستورها، ...) $T_0 = 25^\circ C$ ، $T_{max} = 80^\circ C$ و برای عناصر سیلیسیومی $T_0 = 25^\circ C$ ، $T_{max} = 125 \dots 175^\circ C$ است. برای مقاومتها T_0 معمولاً $40^\circ C$ یا $70^\circ C$ و T_{max} بین $120^\circ C$ تا $200^\circ C$ می باشد. در صورتی که مشخصات دقیق المانها را نداشته باشیم احتیاطاً برای ترانزیستورهای سیلیسیم $T_{max} = 125^\circ C$ و برای مقاومت $T_0 = 40^\circ C$ و $T_{max} = 120^\circ C$ در نظر گرفته شود.



شکل ۴-۱۱ کاهش توان قابل تحمل عناصر بر اثر افزایش دما

مفهوم این نمودار چنین است که اگر فرضاً توان نامی ترانزیستوری $P_N = 100W$ باشد، تا زمانی که درجه حرارت محیط زیر $25^\circ C$ نگه داشته شود، بر روی این ترانزیستور می توان $100W$ تلف کرد و در صورتی که درجه حرارت به $T_{max} = 125^\circ C$ برسد، دیگر نباید توانی

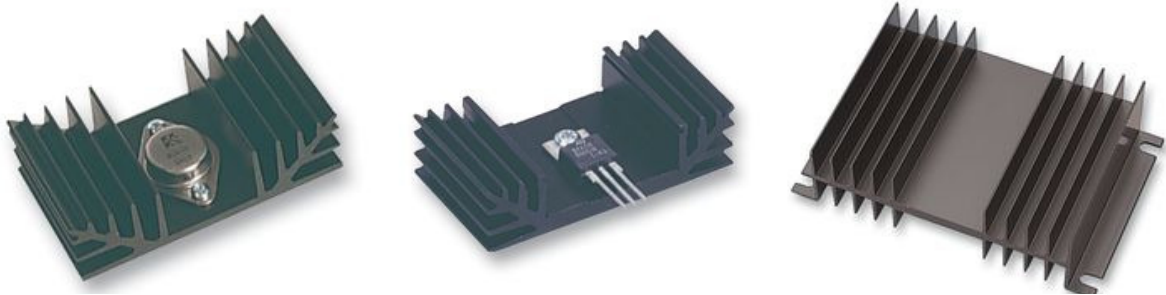
بر روی آن تلف کرد ($P_T = 0W$)، زیرا ترانزیستور معیوب می شود (می سوزد). پس شیب

$$\text{توان قابل تحمل: } \frac{100W}{25^{\circ}C - 125^{\circ}C} = -1W/^{\circ}C \text{ خواهد بود.}$$

از آنجایی که درجه حرارت ترانزیستور در هوای آزاد خیلی زود بالا می رود، حتماً باید

ترانزیستورهای قدرتی را با خنک کننده^۱ که معمولاً پروفیل‌های آلومینیومی می باشند، استفاده

کرد. شکل ۴-۱۲ چند نمونه از رادیاتورهای متداول را نمایش می دهد.



شکل ۴-۱۲ چند نمونه رادیاتور [۱]

اگر فرض کنیم با رادیاتور مناسب بتوان درجه حرارت ترانزیستور را زیر درجه $80^{\circ}C$

نگهداشت. ماکزیمم توان قابل مصرف:

$$\Delta T = 80^{\circ}C - 25^{\circ}C = 55^{\circ}C$$

$$\Delta P = 55^{\circ}C \times (-1W/^{\circ}C) = -55W$$

$$P = 100W - 55W = 45W$$

یعنی در این مثال $P/P_N = 0.45$ خواهد بود.

به عنوان یک عدد سر انگشتی، در صورتی که کاتالوگ و امکانات محاسبه وجود نداشته باشد،

توان قابل مصرف روی ترانزیستور را حدوداً یک سوم توان نامی در نظر می گیرند. برای مثال

ترانزیستورهای قدرتی نظیر 2N3055 با حدود $100W$ توان نامی، بدون رادیاتور بیش از

^۱ رادیاتور، Heat Sink

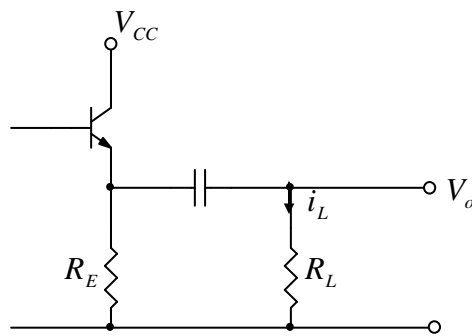
5W نمی توانند تحمل کنند. در صورتی که از یک پروفیل آلومینیومی به ابعاد تقریبی $3 \times 12 \times 8 \text{ cm}^3$ نظیر رادیاتور نمایش داده شده در شکل ۴-۱۲ سمت راست استفاده شود، در هوای آزاد (نصب به پشت جعبه) توانی حدود 30W را می تواند تحمل نماید.

۳- پس از محاسبه، برای اطمینان همیشه مقادیر را به اندازه یک ضریب اطمینانی بزرگتر انتخاب می کنند. این ضریب برای جریان معمولاً بین ۱,۵ تا ۳ و برای ولتاژ بین ۱,۱ تا ۱,۳ انتخاب می شود.

با این تفصیلات، برای مقاومت کلکتور $R_C = 8.2 \Omega / 25W$ و مشخصات ترانزیستور $I_{C_{max}} = 5A$ ، $V_{CE_{max}} = 20V$ و $P_N = 15W$ انتخاب می شوند. چون $V_{CC} = 15V$ ، $V_E = 1V$ ، $V_{CE_{sat}} = 1V$ و $V_{RC_{min}} = 1V$ در نظر گرفته شده اند، در نقطه کار $V_{CE} = 5V$ و $I_C = 1.1A$ انتخاب می شوند (چرا؟). در این صورت توان جذب شده از منبع $P_{CC} = 16.5W$ و حداکثر راندمان $\eta_{max} \approx 6\%$ خواهد بود.

۴-۲-۴ تقویت کننده کلکتور مشترک

از آنجایی که مقاومت بار در تقویت کننده های قدرتی کوچک است، برای تطابق امپدانس طبقه قدرت با طبقه مدار کلکتور مشترک مناسب تر از مدار امیتر مشترک است. علاوه بر آن به علت وجود



شکل ۴-۱۳ مدار کلکتور مشترک

مقاومت در امیتر، این مدار دارای پایداری حرارتی بهتر و اعوجاج کم تری نسبت به مدار امیتر مشترک است.

برای مثال به ازای $R_L = 8\Omega$ ، $I_C = 1A$ و

$\beta = 40$ مقاومت ورودی مدار امیتر مشترک:

در صورتی که برای کلکتور مشترک مقدار آن حدوداً $R_i \approx r_{\pi} \approx \beta \cdot \frac{nV_T}{I_C} \approx 1\Omega$ خواهد بود.

و خیلی بیشتر از مقاومت ورودی امیتر مشترک است (اگر طبقه قبل می توانست مقاومت یک اهم را تغذیه کند، در حالت کلی به طبقه بعد احتیاج نداشت!).

بنابراین در اغلب موارد در تقویت کننده قدرتی از مدار کلکتور مشترک استفاده می کنند. مشخصات

این مدار نیز مانند مدار امیتر مشترک بوده، طبق همان روابط بدست می آید. حتی در مورد R_E می توان

گفت: چون در نیم پریود مثبت جریان بار از طریق ترانزیستور تأمین می شود، می توان مقاومت خروجی

را همان $R_o \approx \frac{R_s}{\beta}$ (مقاومت منبع سیگنال به عبارت دیگر مقاومت دیده شده از سوی بیس به

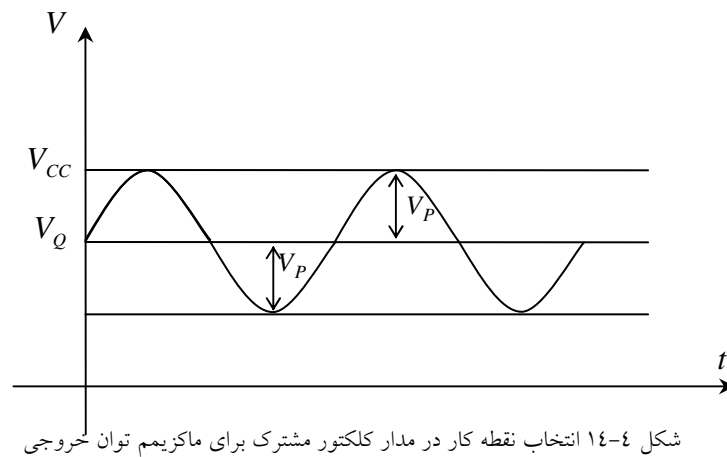
طرف خارج از مدار است) در نظر گرفت. ولی در نیم پریود منفی چون جریان بار از طریق R_E کشیده

می شود، باید آن را به عنوان مقاومت خروجی تقویت کننده فرض کرد. پس در عمل برای این که

تقویت کننده بتواند به عنوان تقویت کننده علایم بزرگ و کلاس A به کار رود، و ماکزیمم دامنه به عبارت دیگر توان خروجی و راندمان را داشته باشد، باید $R_E = R_L$ انتخاب شود.

بنابراین در این حالت نیز اگر $V_{CE} = \frac{V_{CC}}{3}$ انتخاب شود (شکل ۴-۱۴) به همان مشخصات مدار

امیتر مشترک می رسیم.



$$V_{CC} = 3V_P, \quad V_{CE} = V_P, \quad V_E = 2V_P \quad (38-4)$$

$$I_{CQ} = \frac{V_E}{R_E} = \frac{2V_P}{R_E} \quad (39-4)$$

$$I_{C_{max}} = 2I_{CQ} \quad (40-4)$$

$$P_{o_{max}} = \frac{V_P^2}{2R_L} = \frac{V_{CC}^2}{18R_L} \quad (41-4)$$

$$P_{RE_{max}} = 9P_{o_{max}} \quad (42-4)$$

$$P_Q = 2P_{o_{max}} \quad (43-4)$$

$$P_{Q_{max}} = 4P_{o_{max}} \quad (44-4)$$

$$P_{CC} = 12P_{o_{max}} \quad (45-4)$$

$$\eta_{\max} = \frac{1}{12} = 8.33\%$$

(۴۶-۴)

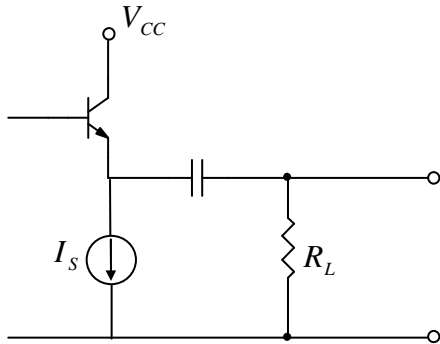
۴-۲-۵ تقویت کننده با منبع جریان

در بخش قبل دیدیم که از نظر توان خروجی، توان تلف شده و راندمان، هر دو مدار آمیتر مشترک و کلکتور مشترک، یکسان هستند و بیشترین بازده برای هر دوی آنها - در حالت ایده‌آل - حدود ۸٪ است. مسلماً این راندمان تا حالت ایده‌آل ۱۰۰٪ فاصله زیادی دارد. حال سوالی که مطرح می‌شود این است که: چگونه می‌توان به بازده بیشتری دست یافت؟

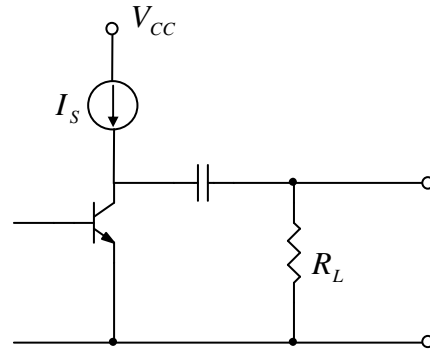
برای پاسخ به این پرسش باید بررسی کنیم که بیشترین تلفات سیستم ناشی از کدام قسمت است و چگونه می‌شود آنرا کاهش داد. همانطور که ذکر شد، چون مدار کلکتور مشترک برای استفاده در طبقه خروجی مناسب تر است، بررسی‌ها را برای این مدار انجام می‌دهیم.

همان طور که میدانیم، بیشترین تلفات مربوط به مقاومت آمیتر است. به ازای یک مقاومت بار و منبع ولتاژ مشخص، هر قدر این مقاومت بزرگتر باشد، تلفات آن کمتر، ولی توان خروجی نیز کمتر خواهد بود. زیرا جریانی که در نیم پریود منفی (ر. ک. شکل ۴-۱۳) از بار باید بگذرد، از طریق مقاومت آمیتر تامین می‌شود. برای توان خروجی بیشتر، به عبارت دیگر جریان خروجی بیشتر، باید مقاومت آمیتر کوچکتر انتخاب شود. در این صورت تلفات نیز بیشتر خواهد بود. که این دو خواسته با هم در تناقض هستند. برای حل این مشکل باید به جای مقاومت آمیتر، عنصری قرار دهیم که در عین حالی که جریان مورد نظر مقاومت بار را تامین می‌کند، مقاومت آن بسیار زیاد باشد. مسلماً چنین عنصری چیزی نیست بجز یک منبع جریان!

شکل ۴-۱۵ یک تقویت کننده امیتر مشترک و شکل ۴-۱۶ مدار یک تقویت کننده کلکتور مشترک را نمایش می دهد که بجای R_C به عبارت دیگر R_E از یک منبع جریان استفاده شده است. از آنجایی که جریان منبع جریان همواره ثابت است، خط بار استاتیکی این تقویت کننده ها خطی است موازی با محور V_{CE} (تا زمانی که منبع جریان از حالت خطی خود خارج نشده باشد).

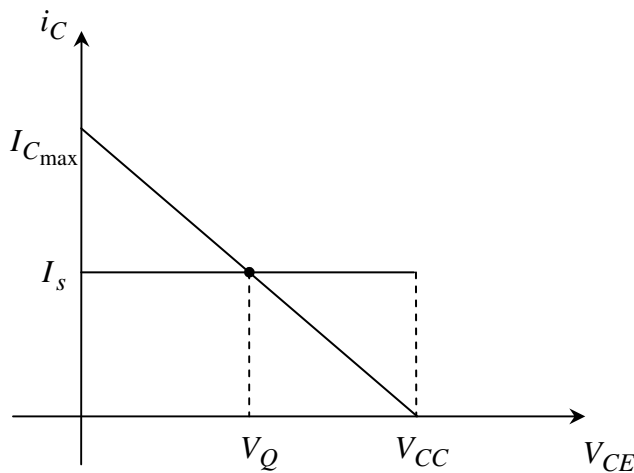


شکل ۴-۱۶ تقویت کننده کلکتور مشترک با منبع جریان



شکل ۴-۱۵ تقویت کننده امیتر مشترک با منبع جریان

از آنجایی که مقاومت خروجی منبع جریان (در حالت ایده آل) بینهایت است. شیب خط بار



شکل ۴-۱۷ خط های بار تقویت کننده مشترک با منبع جریان

دینامیکی $-\frac{1}{R_L}$ خواهد بود. این مطلب در

شکل ۴-۱۷ نمایش داده شده است.

در این مدار نیز می خواهیم دامنه ولتاژ

خروجی ماکزیمم شود. در این صورت باید

ولتاژ نقطه کار را نصف V_{CC} انتخاب کنیم.

از روی شکل های ۴-۱۵، ۴-۱۶ و ۴-۱۷،

و در نظر گرفتن راه حل ارابه شده در بخش قبل، برای هر دو مدار نتیجه می دهد:

$$V_Q = V_{CE} = \frac{V_{CC}}{2} \approx V_P \quad (۴-۱۷)$$

$$I_Q = I_S \geq \frac{V_{o_{\max}}}{R_L} = \frac{V_P}{R_L} = \frac{V_{CC}}{2R_L} \quad (39-4)$$

$$I_{C_{\max}} = 2I_S \quad (40-4)$$

$$P_{o_{\max}} = \frac{V_P^2}{2R_L} = \frac{V_{CC}^2}{8R_L} \quad (41-4)$$

$$P_{s_{\max}} = 2P_{o_{\max}} \quad (42-4)$$

$$P_Q(P_{o_{\max}}) = P_{o_{\max}} \quad (43-4)$$

$$P_{Q_{\max}} = P_Q(P_o = 0) = 2P_{o_{\max}} \quad (44-4)$$

$$P_{CC} = 4P_{o_{\max}} \quad (45-4)$$

$$\eta_{\max} = \frac{1}{4} = 25\% \quad (46-4)$$

تذکره ۱- در این مدار، علاوه بر بهبود راندمان - در حد سه برابر - نسبت به مدار کلکتور مشترک

معمولی، به ازای مقاومت بار و ولتاژ تغذیه یکسان، توان خروجی نیز بیش از دو برابر می شود.

تذکره ۲- چون مقاومت کلکتور، به عبارت دیگر امیتر، در این مدار بینهایت است، ضریب تقویت

ولتاژ، به عبارت دیگر جریان، دو برابر مدارهای عادی می باشد.

تذکره ۳- مقادیر محاسبه شده در حالت ایده آل در نظر گرفته شده اند. در حالت واقعی اتلاف بیش از

مقادیر نامبرده است.

مثال ۴-۲: یک تقویت کننده کلکتور مشترک با منبع جریان برای $P_o = 1W / 8\Omega$ طرح نمایید.

حل: با توجه به مفروض بودن مقاومت بار و توان خروجی، اول ولتاژ تغذیه مورد نیاز و سپس بقیه

پارامترها بدست می آیند.

$$P_{o_{\max}} = \frac{V_{CC}^2}{8R_L} \Rightarrow V_{CC} = \sqrt{8P_{o_{\max}} R_L} = \sqrt{8 \times 1W \times 8\Omega} = 8V \quad \text{از (۴۱-۴):}$$

$$I_S \geq \frac{V_{CC}}{2R_L} = \frac{8V}{2 \times 8\Omega} = 0.5A \quad \text{از (۳۹-۴):}$$

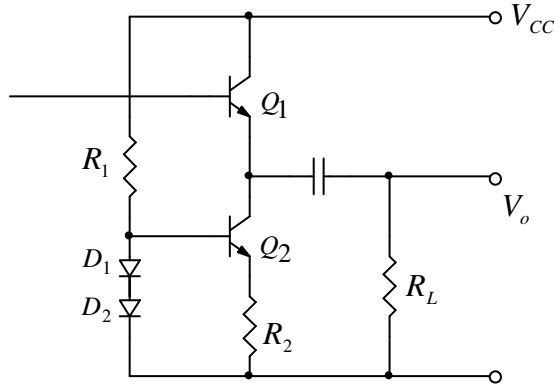
$$I_{C_{\max}} = 2I_S = 1A \quad \text{از (۴۰-۴):}$$

$$V_{CE_{\max}} = V_{CC} = 8V$$

$$P_{S_{\max}} = 2P_{o_{\max}} = 2W \quad \text{از (۴۲-۴):}$$

$$P_{Q_{\max}} = 2P_{o_{\max}} = 2W \quad \text{از (۴۴-۴):}$$

به عنوان یک مثال در شکل ۴-۱۸ مداری نمایش داده شده است. چنان که ملاحظه می شود، در



حالت واقعی افت ولتاژ بر روی منبع جریان

(تشکیل شده از Q_2 ، D_1 ، D_2 ، R_1 و R_2) و

همچنین Q_1 صفر نیست. اگر برای ترانزیستورها

$V_{CE_{\min}} \approx 1V$ فرض شود، از آنجایی که

$V_{R_2} \approx V_{D_2} \approx 0.7V$ می باشد، در حالت واقعی

شکل ۴-۱۸ پیشنهادی برای نحوه پیاده سازی مدار مثال ۴-۲

باید:

$$V_{CC}' \geq V_{CC} + V_{CE_{1\min}} + V_{CE_{2\min}} + V_{R_2} = 10.7V \quad \text{پس مثلاً } V_{CC} = 12V \quad \text{انتخاب می شود، که}$$

نزدیکترین ولتاژ استاندارد به مقدار محاسبه شده است.

همچنین برای این که ترانزیستور به حالت قطع نرود، جریان منبع را بیش از مقدار بدست آمده از

رابطه (۴-۳۹) در نظر می گیریم. یعنی مثلاً:

$$I_S > 0.5A \Rightarrow I_S = 0.6A$$

انتخاب می شود. در نتیجه:

$$I_{C2} \approx \frac{V_{D2}}{R_2} \Rightarrow R_2 = \frac{V_{D2}}{I_{C2}} \approx \frac{700mV}{600mA} \approx 1.17\Omega \Rightarrow R_2 = 1.2\Omega/1W$$

چون ترانزیستورها قدرتی هستند، β معمولاً کم است. اگر $\beta_{min} = 40$ فرض شود:

$$I_{B2} = \frac{600mA}{40} = 15mA$$

و اگر برای دیودها $I_D = 5mA$ در نظر گرفته شود:

$$R_1 = \frac{V_{R1}}{I_{R1}} = \frac{V_{CC} - 2V_D}{I_D + I_{B2}} = \frac{12V - 2 \times 0.7V}{5mA + 15mA} \approx 530\Omega \Rightarrow R_1 = 470\Omega/1W$$

انتخاب می شود. با این مقادیر:

$$P_{o_{max}} = \frac{(V_{CC} - 2V_{sat} - V_{R2})^2}{8R_L} = \frac{(9.3V)^2}{8 \times 8\Omega} \approx 1.35W$$

توان خروجی:

$$P_D = V_{CC} (I_S + I_{R1}) = 12V \times (600mA + 20mA) = 7.44W$$

توان مصرفی:

$$\eta_{max} = \frac{P_o}{P_D} = \frac{1.35W}{7.44W} \approx 18.1\%$$

راندمان:

$$P_{Q2_{max}} = P_{Q1_{max}} = V_{CE2} I_{C2} \approx 5.5V \times 0.6A \approx 3.3W$$

حداکثر اتلاف هر ترانزیستور:

$$V_{CE_{max}} = 15V, \quad I_{C_{max}} = 2A, \quad P_N = 10W$$

مشخصات ترانزیستورها:

انتخاب خازن برای فرکانس حد حدود ۲۰ هرتز:

$$f_l = \frac{1}{2\pi(R_L + R_o)C} \Rightarrow C \approx \frac{1}{2\pi R_L f_l} = \frac{1}{2\pi \times 8\Omega \times 20Hz} \approx 1000\mu F / 16V$$

یاد آوری: چون معمولاً مدارها برای ساختن طراحی می شوند، باید از عناصر موجود (استاندارد)

استفاده شود. به همین دلیل در انتخاب مقاومتها و خازن از استاندارد سری $E12$ استفاده شده است.

۴-۲-۶ تقویت کننده کلاس A با ترانس خروجی

در مدارهای قبل دیدیم که بیشترین اتلاف بر روی R_C (یا R_E) به عبارت دیگر منبع جریان و بخاطر افت ولتاژ DC (نقطه کار) بر روی آن است. از طرف دیگر حداکثر توان خروجی به ازای مقاومت بار و V_{CC} مشخص، مقداری معین است. مثلاً طبق مساله قبل برای بار $8\Omega/1W$ ، در حالت ایده‌آل، باید $V_{CC} = 8V$ باشد. بنابراین مثلاً با $V_{CC} = 6V$ نمی توان خروجی $P_o = 1W$ به مقاومت بار $R_L = 8\Omega$ منتقل کرد. یا در صورتی که مجبور باشیم مثلاً از یک منبع $V_{CC} = 24V$ مدار را تغذیه کنیم، از آنجایی که $I_S = 0.5A$ همان مقدار قبلی باید باشد (چرا؟)، با سه برابر شدن V_{CC} ، راندمان ماکزیمم یک سوم خواهد شد! در هر صورت هنوز با مقدار ۱۰۰٪ بازده ایده‌آل، فاصله زیادی است.

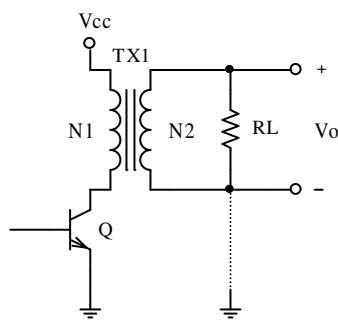
با توجه به این که علت اصلی پایین بودن راندمان، تلفات DC مدار است، چنان که تقویت کننده، یک تقویت کننده AC باشد (لازم نباشد که تقویت کننده DC باشد)، به جای منبع جریان (DC) می توانیم یک المان قرار دهیم که در عین حالی که برای سیگنال از خود مقاومت خیلی بزرگی نشان می دهد، تلفات DC آن بسیار کم باشد. مسلماً این عنصر چیزی نیست جز یک سلف! در شکل ۴-۱۹ چنین مداری نمایش داده شده است. به علت این که افت ولتاژ DC دو سر سلف صفر است، تلفات DC آن صفر خواهد بود. در صورتی که مقدار خود القایی سلف به اندازه کافی بزرگ باشد، به عبارت دیگر در فرکانس های میانی، سلف مثل اتصال باز عمل می کند. بنابراین در حالت ایده‌آل تنها المان تلف کننده، ترانزیستور است که تلفات AC آن به اندازه توان منتقل شده به بار است. بنابراین ماکزیمم راندمان خروجی ۵۰٪ خواهد بود.

در عمل معمولاً به جای سلف از ترانسفورماتور استفاده می شود (شکل ۴-۲۰). خود القایی اولیه

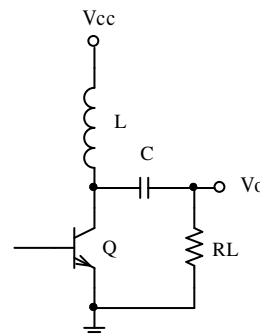
ترانس نقش سلف را بازی می کند. مزیتی که ترانس نسبت به سلف دارد این است با تغییر نسبت

دوره‌های سیم پیچهای ترانس ($n = \frac{N2}{N1}$) یک درجه آزادی بدست می آوریم. به این معنی که توان

خروجی می تواند مستقل از ولتاژ منبع تغذیه باشد.



شکل (۴-۳۸)



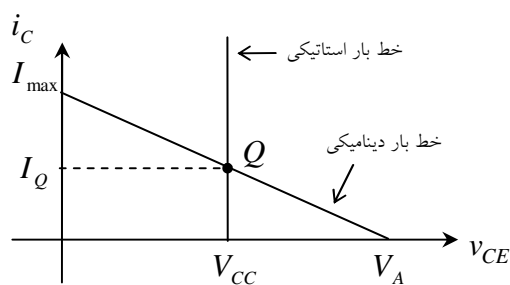
شکل ۴-۱۹ استفاده از سلف بجای منبع جریان

دو مزیت دیگر ترانس نسبت به سلف این است که این مدار جهت حذف مولفه‌ی DC نیاز به

خازن ندارد (ترانس مولفه DC را از خود عبور نمی دهد). دیگر این که مقاومت بار می تواند - با توجه

به نیاز در مورد خاص - نسبت به زمین شناور (ایزوله) باشد، یا نباشد (خط نقطه چین در شکل ۴-۲۰).

در شکل ۴-۲۱ خط های بار استاتیکی و دینامیکی و در شکل ۴-۲۲ نمودار زمانی ولتاژ دو سر بار



شکل ۴-۲۱ خطوط بار مدار های شکل های ۴-۱۹ و ۴-۲۰

برای مدار شکل ۴-۱۹ به عبارت دیگر شکل ۴-۲۰

رسم شده است. بررسی های خود را از این پس برای

ترانس انجام می دهیم. مدار شکل ۴-۱۹ زیاد کار برد

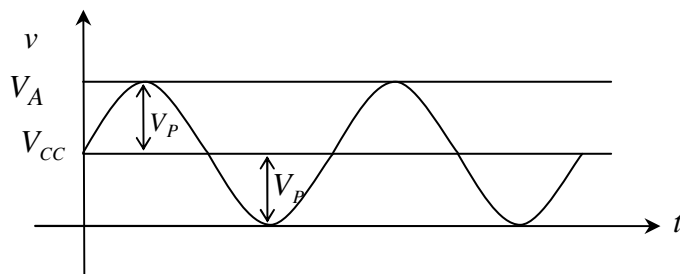
عملی ندارد، بررسی آن مانند بررسی مدار ۴-۲۰ برای

حالتی است که $n = 1$ باشد.

در حالت ایده‌آل، ترانس - به عنوان مبدل مقاومتی - می تواند با نسبت:

$$R'_L = n^2 R_L, \quad n = \frac{N_1}{N_2} \quad (4-47):$$

مقاومت بار R_L را به مقاومت R'_L ، از دید کلکتور تغییر دهد. بنابراین کلکتور از لحاظ DC



شکل ۴-۲۲ نمودار زمانی ولتاژ خروجی تقویت کننده با سلف

مقاومت صفر و از لحاظ AC

مقاومت R'_L را می بیند (شکل ۴-۲۱).

از آنجایی که افت ولتاژ DC بر

روی ترانس صفر است پس در حالت

استاتیکی همواره: $V_{CE} = V_{CC}$. این مطلب بصورت یک خط موازی محور جریان در صفحه $v-i$

نمایش داده می شود. در نتیجه نقطه کار:

$$V_Q = V_{CC} \quad (4-48):$$

برای این که بالاترین توان به عبارت دیگر راندمان را به ازای V_{CC} ثابت، داشته باشیم باید:

$$V_P = V_{CC} \quad (4-49):$$

باشد (شکل ۴-۲۲). در این حالت $V_A = 2V_{CC}$ یعنی ولتاژ کلکتور تا دو برابر ولتاژ منبع نیز می رسد.

باید توجه شود که چون نقطه کار با توجه به بار نامی طرح شده است، از آنجایی که شیب خط بار

دینامیکی $-\frac{1}{R'_L}$ می باشد و از نقطه Q می گذرد، اگر R_L بیشتر از مقدار نامی خود باشد R'_L هم

بیشتر و در نتیجه شیب خط بار کمتر می شود. به عبارتی دیگر $V_A > 2V_{CC}$ می گردد. این امر می تواند

باعث معیوب شدن ترانزیستور گردد.

بنابراین تقویت کننده های با ترانس را نباید هیچگاه بدون مقاومت به کار برد. (در حالت ایده آل

مدار باز یعنی $R_L \rightarrow \infty, R'_L \rightarrow \infty, V_A \rightarrow \infty, V_{CE} \gg V_{CE_{max}}!$) با در نظر گرفتن روابط کلی

ذکر شده:

$$I_Q = \frac{V_P}{R'_L} = \frac{V_{CC}}{R'_L} \quad (50-4)$$

$$I_{C_{max}} = 2I_Q \quad (51-4)$$

$$V_{CE_{max}} = 2V_{CC} \quad (52-4)$$

$$P_{o_{max}} = \frac{V_P^2}{2R'_L} = \frac{V_{CC}^2}{2R'_L} \quad (53-4)$$

$$P_{Q_{max}} = 2P_{o_{max}} \quad (54-4)$$

$$\eta_{max} = 50\% \quad (55-4)$$

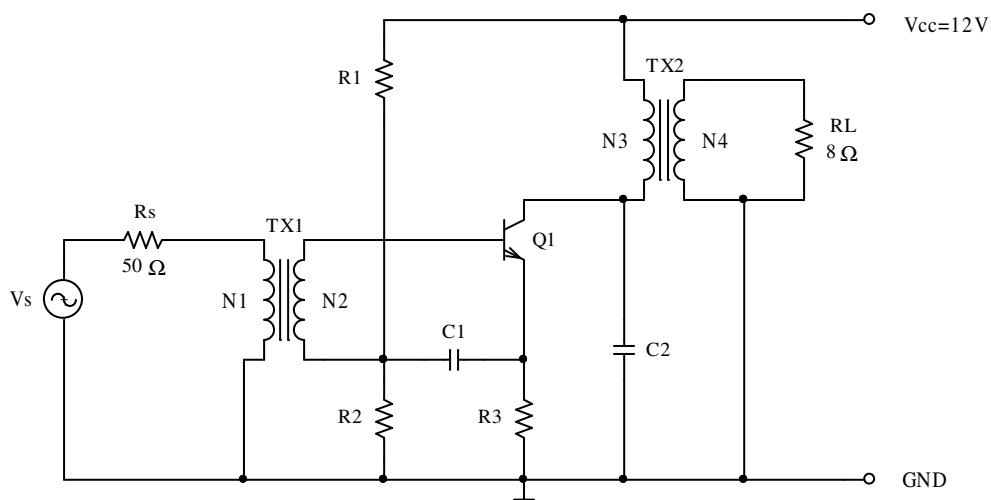
$$P_{CC} = 2P_{o_{max}} \quad (56-4)$$

تذکر: در صورتی که در این مدار $n=1$ باشد، $(R'_L = R_L)$ به ازای V_{CC} مساوی با حالت بدون

ترانس (با منبع جریان) راندمان ماکزیمم، دو برابر و توان خروجی ماکزیمم، چهار برابر خواهد بود.

مثال ۳-۴ عناصر مدار شکل ۲۳-۴ را برای $V_{CC} = 12V$ ، $R_L = 8\Omega$ و $P_{o_{max}} = 1W$ بدست

آورید.



شکل ۲۳-۴ مدار مثال ۳-۴

حل: با توجه به این که در حالت واقعی اولیه ترانس خروجی (N3) دارای مقاومتی است،

$V_{CE_{sat}} > 0$ و برای پایداری حرارتی مثلاً $V_{R3} = 1V$ انتخاب می شود:

$$V_P = V_{CC} - V_{N3} - V_{CE_{sat}} - V_{R3} \approx 12V - 0.5V - 0.5V - 1V = 10V$$

$$R'_L = \frac{V_P^2}{2P_{o_{max}}} = \frac{(10V)^2}{2 \times 1W} = 50\Omega \quad \text{از (۴-۵۳):}$$

$$n_2 = \frac{N3}{N4}, \quad R'_L = n_2^2 \cdot R_L \Rightarrow n_2 = \sqrt{\frac{R'_L}{R_L}} = \sqrt{\frac{50}{8}} \approx 2.5 \quad \text{از (۴-۴۷):}$$

$$I_Q = \frac{V_P}{R'_L} = \frac{10V}{50\Omega} = 200mA \quad \text{از (۴-۵۰):}$$

برای این که تقویت کننده از کلاس A خارج نشود، مثلاً $I_Q = 220mA$ انتخاب می شود. از آنجا

مشخصات ترانزیستور:

$$I_{C_{max}} = 2I_Q = 440mA \quad \text{از (۴-۵۱):}$$

$$V_{CE_{max}} = 2V_{CC} = 24V \quad \text{از (۴-۵۲):}$$

$$P_{Q_{max}} = 2P_{o_{max}} = 2W \quad \text{از (۴-۵۴):}$$

پس برای $Q1$ می توانیم مثلاً از ترانزیستور $BD135$ استفاده کنیم که دارای مشخصات:

$V_{CE_{max}} = 45V$ ، $I_{C_{max}} = 1A$ و $P_{DN} = 12W$ است. برای خنک نگه داشتن ترانزیستور می توان از

یک ورقه آلومینیم به عنوان خنک کننده با مساحت تقریبی 15 cm^2 استفاده کرد.. برای این ترانزیستور

$\beta > 40$ است.

برای انتخاب مقاومت ها به طریق زیر عمل می کنیم:

$$R3 = \frac{V_{R3}}{I_Q} = \frac{1V}{220mA} = 4.5\Omega \Rightarrow R3 = 4.7\Omega / \frac{1}{2}W$$

از آنجایی که $R1$ و $R2$ در مقاومت ورودی تأثیر نمی کنند (چرا؟)، می توان آنها را کوچک انتخاب کرد. در صورتی که برای تغذیه مدار (V_{CC}) از باتری استفاده شود - برای صرفه جویی در مصرف -

در اینجا نیز از رابطه $I_{R1} = \frac{I_C}{\sqrt{\beta}}$ استفاده می شود. پس مثلاً $I_{R1} = 6I_B$ و از آنجا:

$$R2 = \frac{V_{R2}}{I_{R2}} \approx \frac{V_{R3} + V_{BE}}{6I_B - I_B} \approx \frac{1.7V}{5 \times \frac{220mA}{40}} \approx 62\Omega \Rightarrow R2 = 68\Omega / \frac{1}{4}W$$

$$R1 = \frac{V_{R1}}{I_{R1}} = \frac{V_{CC} - V_B}{6I_B} \approx \frac{12V - 1.7V}{6 \times \frac{220mA}{40}} \approx 312\Omega \Rightarrow R1 = 330\Omega / 1W$$

برای محاسبه ترانس ورودی:

$$\left. \begin{aligned} r_{\pi} &= \frac{\beta}{g_m} = \frac{40}{40 \times 220m} \approx 4.5\Omega \\ R_S &= 50\Omega \end{aligned} \right\} \Rightarrow n_1 = \frac{N1}{N2} = \sqrt{\frac{R_S}{r_{\pi}}} = \sqrt{\frac{50}{4.5}} \approx 3.3$$

برای انتخاب خازن $C1$ چنین استدلال می شود: از آنجایی که سیگنال خروجی ترانس ورودی

($N2$) باید بین بیس و امیتر ترانزیستور قرار گیرد، خازن $C1$ باید برای فرکانس های مورد نظر اتصال

کوتاه به حساب آید. خاصیت این خازن در اصل بای پس کردن $R1$ و $R2$ می باشد. مقاومتی که خازن

$$\text{می بیند: } R \approx r_{\pi} + \frac{R_S}{n_1^2} \approx 9\Omega \text{ است. بنابراین با فرض } f_l < 50Hz :$$

$$C1 > \frac{1}{2\pi f_l R} = \frac{1}{200.9} = 354\mu F \Rightarrow C1 = 470\mu F / 6.3V$$

خازن $C2$ برای جلوگیری از نوسانات در فرکانس بالا و در نتیجه بالا رفتن ولتاژ کلکتور و در

نهایت معیوب شدن ترانزیستور است. (در فرکانس های بالا خود القایی بلندگو باعث می شود R_L به

عبارت دیگر R'_L خیلی بیشتر از مقادیر نامی خود شده $V_A \gg 2V_{CC}$ شود.) این خازن با توجه به

مشخصات ترانس و بلندگو حدود $10nF$ انتخاب می شود.

مشخصات مدار: پس از طرح اولیه مدار باید مشخصات آنرا محاسبه کرد. در صورتی که مشخصات

بدست آمده با مقادیر مطلوب اختلاف قابل توجهی نداشته باشند، طراحی به پایان رسیده تلقی می شود.

در غیر این صورت - با توجه به اختلاف بین مقادیر بدست آمده و مقادیر مطلوب - اصلاحات لازم

انجام و مدار مجدداً محاسبه می شود (آزمون و خطا).

$$V_{th} = \frac{R_2}{R_1 + R_2} V_{CC} = \frac{68\Omega}{330\Omega + 68\Omega} 12V \approx 2.05V$$

$$R_{th} = R_1 \parallel R_2 = 330\Omega \parallel 68\Omega \approx 56.4\Omega$$

$$I_C = \frac{\beta(V_{th} - V_{BE})}{R_{th} + (\beta + 1)R_3} = \frac{40 \times (20.5 - 0.7)}{56.4 + 41 \times 4.7} A \approx 217mA \quad (216.8)$$

$$V'_{op} \approx V_{CC} - 2I_C R_3 - V_{CE_{sat}} \approx 12V - 2 \times 217mA \times 4.7\Omega - 0.5V \approx 9.5V$$

$$V_{op} = \frac{V'_{op}}{n_2} \approx \frac{9.5V}{2.5} \approx 3.8V \quad (3.87)$$

$$P_{o_{max}} = \frac{V_{op}^2}{2R_L} \approx \frac{(3.8V)^2}{2 \times 8\Omega} \approx 0.9W \quad (0.93)$$

$$P_{CC} = V_{CC} (I_C + I_{R1}) \approx 12V \times (217 + 31)mA \approx 2.9W \quad (2.97)$$

$$P_{Q_{max}} = V_{CC} I_C \approx 12V \times 217mA \approx 2.6W \quad (2.37)$$

$$\eta_{max} = \frac{P_{o_{max}}}{P_{CC}} \approx \frac{0.9}{2.9} \approx 31\% \quad (31.3)$$

$$A'_v = g_m R'_L = 40I_C R'_L \approx 40 \times 0.217 \times 50\Omega \approx 434$$

$$A_{v_s} = \frac{V_{R_L}}{V_s} = \frac{V_{N4}}{V_{N3}} \times \frac{V_{N3}}{V_{N2}} \times \frac{V_{N2}}{V_{N1}} \times \frac{V_{N1}}{V_s} = \frac{1}{n_2} \times A'_v \times \frac{1}{n_1} \times \frac{r_\pi \times n_1^2}{r_\pi \times n_1^2 + R_s}$$

$$A_{v_s} \approx \frac{1}{2.5} \times 434 \times \frac{1}{3.3} \times \frac{4.5 \times 10}{4.5 \times 10 + 50} \approx 25 \quad (26.3)$$

تذکر ۱- مقادیر داخل پرانتز، مقادیر شبیه سازی شده توسط *PSpice* هستند. اختلاف بین مقادیر

محاسبه شده و شبیه سازی شده به علت، تقریبا محاسباتی است.

تذکر ۲- توان خروجی اندکی کمتر از مقدار خواسته شده است. در صورت نیاز می توان با کاهش

مقاومت $R3$ (افزایش جریان کلکتور و کاهش افت ولتاژ روی $R3$) - به قیمت کاهش پایداری حرارتی

و افزایش تلفات - به مقدار مطلوب رسید.

تذکر ۳- توجه شود که به علت عدم فیدبک، اعوجاج مدار بسیار زیاد بوده، به علت عدم تقارن،

مطالب ذکر شده صحت نخواهند داشت. برای مقایسه مقادیر محاسبه شد با مقادیر شبیه سازی شده، سر

خازن $C1$ را به جای اتصال به $R3$ ، به زمین وصل می کنیم. در این صورت - به علت به وجود آمدن

فیدبک (جریان سری) - سیستم به اندازه کافی خطی شده، مقادیر به حالت تئوری نزدیکتر می شوند.

۳-۴ تقویت کننده کلاس B

عیب تقویت کننده های کلاس A در کم بودن راندمان به عبارت دیگر زیاد بودن اتلاف آنهاست. دلیل این امر وجود جریان نقطه کار است. زیرا بنا به تعریف، در یک تقویت کننده کلاس A جریان کلکتور هیچگاه نباید صفر شود یعنی همواره باید $I_{CQ} \geq I_p$ باشد. پس در زمانی که سیگنال خروجی صفر باشد، $P_{CC} = V_{CC} \cdot I_{CQ}$ حداقل توانی است که از منبع تغذیه کشیده می شود. از آنجایی که جریان کشیده شده از منبع - تا زمانی که تقویت کننده از حالت خطی خارج نشده باشد - یک جریان پریودیک متقارن، جمع شده با جریان نقطه کار است، متوسط این جریان که همان جریان DC منبع می باشد، جریان نقطه کار ترانزیستور خواهد بود. در نتیجه همواره مستقل از توان خروجی، توان مصرف شده مقداری ثابت است.

این عیب را می توان با انتخاب $I_{CQ} = 0$ برطرف کرد ولی در عوض در این حالت فقط نصف موج تقویت می شود (اعوجاج زیاد). عیب اخیر را می توان با ترکیب دو مدار که باهم 180° اختلاف فاز داشته باشند، برطرف کرد. به چنین ترکیبی، مدار پوش پول^۱ گفته می شود.

۱-۳-۴ پوش پول کلاس B با ترانس

شکل ۲۴-۴ دو تقویت کننده امیتر مشترک با ترانس را نمایش می دهد که دارای یک ترانس مشترک با دو اولیه و یک ثانویه می باشند. در صورتی که جهت سیم پیچهای اولیه خلاف یکدیگر باشند، (این مطلب بصورت یک نقطه ("•") در شکل نمایش نشان داده شده است) و سیگنال ورودی

^۱ Push - Pull (ترجمه کش واکش نیز دیده شده است)

به یک ترانزیستور و معکوس آن به ترانزیستور دیگر اعمال شود، در نیم پریود مثبت Q_1 و در نیم

پریود منفی Q_2 عمل می کند. بنابراین در ثانویه

ولتاژ کامل در اختیار خواهد بود (شکل ۴-۲۵). البته

از آنجایی که در حوالی صفر هر دو ترانزیستور قطع

می باشند، در مدار اعوجاجی بوجود می آید که به

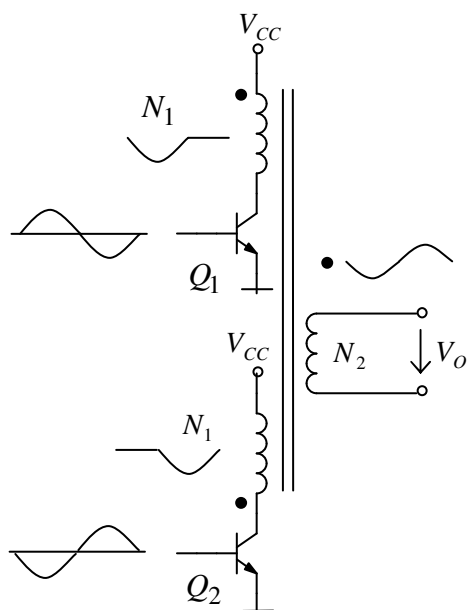
”اعوجاج عبوری“ معروف است. برای از بین بردن

این عیب معمولاً کمی ترانزیستورها را بایاس می

کنند ($I_{CQ} > 0$). به همین دلیل چون این مدارها نه

کاملاً در کلاس A هستند نه در کلاس B، بلکه مابین

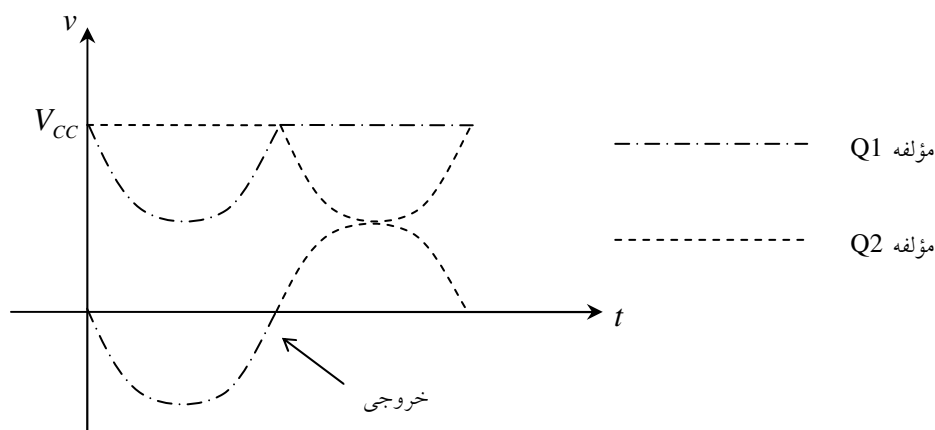
اینها، به کلاس A-B معروف می باشند. از آن



شکل ۴-۲۴ مدار پوش پول کلاس B با ترانس خروجی

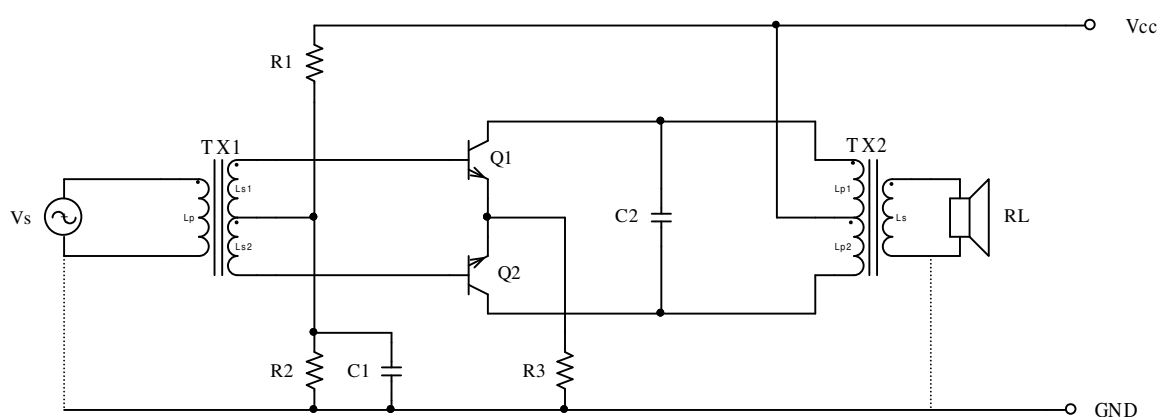
جایی که این مدارها تقریباً قدیمی شده اند و مسایل مربوط به آنها شبیه مدارهای پوش پول بدون

ترانس است، از ذکر جزئیات خودداری می کنیم. شکل ۴-۲۶ یک مدار واقعی را نمایش می دهد. در



شکل ۴-۲۵ ترکیب سیگنالهای دو تقویت کننده کلاس B به صورت پوش پول و بدست آوردن سیگنال کامل در خروجی

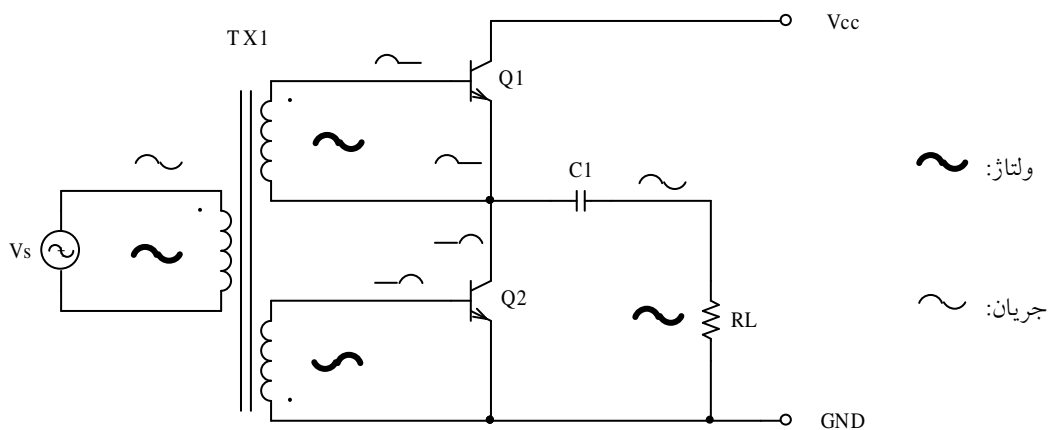
این مدار باید ثانویه ترانس ورودی و اولیه ترانس خروجی بصورت دو لایه^۱ پیچیده شود تا کاملاً متقارن درآید. سیگنال ورودی (V_s) به اولیه ترانس TX1 اعمال می شود. ولتاژ ثانویه $Ls1$ ، با سیگنال ورودی هم فاز و ولتاژ ثانویه $Ls2$ ، با سیگنال ورودی 180° درجه اختلاف فاز دارد. این امر باعث می شود که در نیم پریود مثبت، $v_{BE1} > 0$ و $v_{BE2} < 0$ ، در نتیجه $i_{C1} > 0$ و $i_{C2} = 0$ باشد. در نیم پریود منفی عکس این عمل اتفاق می افتد یعنی، $v_{BE2} > 0$ و $v_{BE1} < 0$ ، در نتیجه $i_{C2} > 0$ و $i_{C1} = 0$ خواهد بود. ترانس TX2 جریانهای کلکتورهای ترانزیستورها را با هم ترکیب کرده، بر روی مقاومت بار (بلندگو) سیگنال کامل را منتقل می کند. توسط مقاومت های $R1$ و $R2$ ، ترانزیستورها کمی بایاس می شوند. هر قدر جریانهای کلکتورها در نقطه کار بیشتر باشد، اعوجاج عبوری کمتر و تلفات بیشتر خواهد بود. بنابراین در انتخاب نقطه کار باید مصالحه ای بین میزان اعوجاج و مقدار تلفات بر قرار کرد. در عمل اگر شرط خاصی نباشد، $I_{CQ} \approx (200 \dots 2000) \times I_{CP}$ انتخاب می شود. $R3$ برای پایداری حرارتی (فیدبک DC) و کاهش اعوجاج (فیدبک AC) به کار رفته است. $C1$ خازن بای پس (افزایش بهره) و $C2$ جهت خنثی کردن اثر سلفی بلندگو و ترانس در فرکانسهای بالا، هستند.



شکل ۴-۲۶ مدار کامل یک تقویت کننده پوش پول کلاس AB با ترانس

۴-۳-۲ پوش پول کلاس B بدون ترانس خروجی

به علت این که ترانس دارای حجم، وزن و قیمت زیادی است، پهنای باند را کم می کند، تهیه آن مشکل می باشد، ... همواره سعی بر این است که حتی الامکان از استفاده آن دوری جست. برای مثال در شکل ۲۷-۴ مدار ساده شده یک تقویت کننده پوش پول بدون ترانس خروجی نمایش داده شده است.



شکل ۲۷-۴ مدار یک تقویت کننده پوش پول کلاس B بدون ترانس خروجی

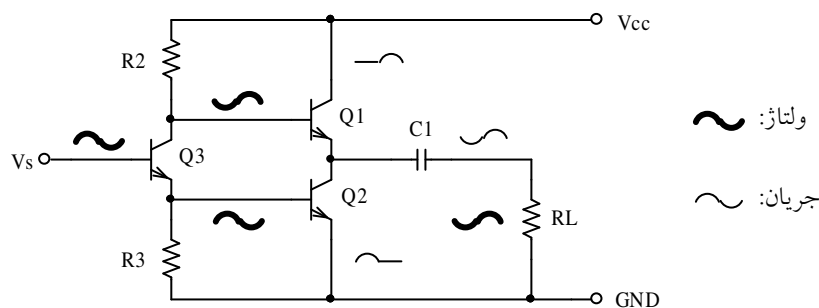
در این مدار سیگنال ورودی توسط یک ترانس با دو ثانویه مشابه و مجزا تبدیل به دو سیگنال با ۱۸۰ درجه اختلاف فاز می شود. ترانزیستور $Q1$ در نیم پریود مثبت و ترانزیستور $Q2$ در نیم پریود منفی عمل کرده ولتاژ خروجی یک سینوسی کامل خواهد بود. امروزه این مدار به عنوان تقویت کننده صوتی به کار نمی رود. کاربرد این مدار در منابع تغذیه سوییچی^۱ و منابع تغذیه بدون وقفه^۲ است.

شکل ۲۸-۴ آرایش دیگری از مدارهای پوش پول را نمایش می دهد. مزیت این مدار نسبت به مدار قبل، در نداشتن هیچگونه ترانس است.

¹ SMP: Switched Mode Power Supply, Switching Power Supply
² UPS: Uninterrupted Power Supply

بایاسینگ این مدار نیز از مدار قبل ساده تر است زیرا کوپلاژ طبقات، به خاطر نداشتن ترانس، DC بوده، بکمک فیدبک DC کلی می توان بایاسینگ مطلوب و پایداری آن را تا حد مطلوب تأمین کرد. این مدار نیز امروزه - به عنوان تقویت کننده صوتی - مورد استفاده قرار نمی گیرد. تغییر فرم یافته این مدار^۱ در طبقه خروجی برخی از خانواده های مدارهای منطقی^۲ استفاده می شود.

از آنجایی که مشخصات این دو مدار (در حالت ایده آل) با مدار پوشپول مکمل یکی است، از بررسی آنها در اینجا خودداری می شود.



شکل ۴-۲۸ مدار یک تقویت کننده پوش پول کلاس B بدون ترانس

۴-۳-۳ تقویت کننده پوش پول با ترانزیستورهای مکمل

همانطور که ذکر شد، در طبقه پوش پول یک ترانزیستور در نیم پریود مثبت و ترانزیستور دیگر در نیم پریود منفی باید عمل کند. مدارهایی که تا کنون مورد بررسی قرار گرفته اند، دارای این اشکال هستند که چون ترانزیستورها از یک نوع (هر دو nnp یا هر دو $pnnp$) می باشند، باید ولتاژهای اعمال شده به بیس های آنها معکوس یکدیگر باشند (چون در آغاز پیدایش ترانزیستورها فقط از نوع $pnnp$ بودند، اساس تمام مدارهای ذکر شده برای ترانزیستورهای $pnnp$ طرح ریزی شده بود).

^۱ این مدار به مدار Totempol مشهور است.

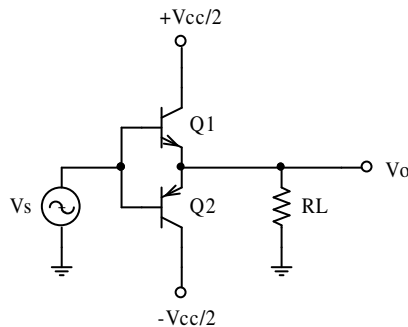
^۲ مثلاً خانواده TTL: Transistor - Transistor - Logic

با تولید ترانزیستورهای nnp مسئله بالا به این صورت حل شد، که چون برای تحریک بیس ترانزیستور nnp ولتاژ مثبت و برای تحریک ترانزیستور pnp ولتاژ منفی لازم است، هر دو ترانزیستور به عنوان کلکتور مشترک، و ترانزیستور nnp برای نیم پرپود مثبت و ترانزیستور pnp برای نیم پرپود منفی به کار گرفته شوند.

حسن دیگر این مدار، نسبت به مدارهای ترانس دار، این است که این تقویت کننده به عنوان یک تقویت کننده DC نیز می تواند به کار رود.

۴-۳-۱ مدار اصلی

از آنجایی که درک مطالب در بررسی DC مدار ساده تر است و این حالت یک حالت کلی تری نیز هست، اصل را بر تقویت کننده DC قرار داده، تقویت کننده AC را به عنوان حالت خاصی از آن مورد بررسی قرار می دهیم.



شکل ۴-۲۹ مدار پوش پول کلاس B با ترانزیستورهای مکمل

شکل ۴-۲۹ طبقه پوش پول مکمل را نمایش می دهد. در

نیم پرپود مثبت $Q1$ فعال بوده، به عنوان کلکتور مشترک عمل می کند و $Q2$ قطع است، در نیم پرپود منفی بالعکس. چنان که

مشاهده می شود، همانطور که برای تقویت کننده DC لازم است، از دو منبع تغذیه استفاده شده است.

برای تطابق با حالت AC و جلوگیری از تفاوت روابط، ولتاژهای منابع مثبت و منفی را با $\frac{V_{CC}}{2} +$

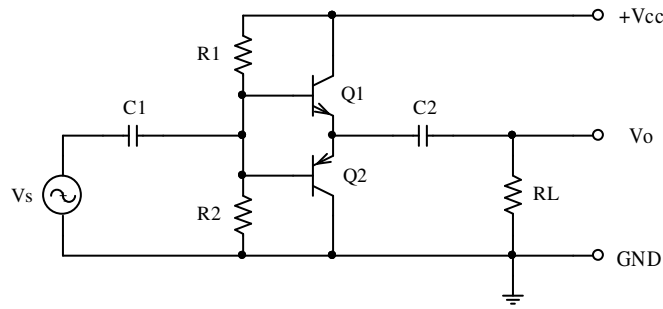
و $\frac{V_{CC}}{2} -$ نمایش داده ایم. برای مثال اگر از تقویت کننده AC بخواهیم استفاده کنیم و یک منبع تغذیه

در اختیار داشته باشیم، می توانیم از مدار شکل ۴-۳۰ استفاده کنیم. در اصل این مدار، همان مدار قبل

است که مرجع (زمین سیستم) را به اندازه $\frac{V_{CC}}{2}$ پایین برده‌ایم. به همین دلیل برای ثابت نگهداشتن

پتانسیل ترانزیستورها از تقسیم ولتاژ در ورودی استفاده شده است. طبیعتاً خازنهای کوپلاژ در ورودی و

خروجی برای جدا کردن DC لازم است.



شکل ۳۰-۴ مدار پوش پول کلاس B با ترانزیستورهای مکمل و کوپلاژ AC

مشخصات مدار: برای هر دو مدار شکل های ۲۹-۴ و ۳۰-۴ در حالت ایده‌آل داریم:

$$\text{نقطه کار (برای هر دو ترانزیستور): } I_{CQ} = 0, \quad V_{CEQ} = \frac{V_{CC}}{2} \quad (۵۷-۴)$$

$$\text{ماکزیمم دامنه خروجی: } V_{o_{\max}} = \frac{V_{CC}}{2} \quad (۵۸-۴)$$

$$\text{ماکزیمم ولتاژ هر ترانزیستور: } V_{CE_{\max}} = V_{CC} \quad (۵۹-۴)$$

$$\text{ماکزیمم جریان هر ترانزیستور: } I_{C_{\max}} = \frac{V_{CC}}{2R_L} \quad (۶۰-۴)$$

$$\text{ماکزیمم توان خروجی: } P_{o_{\max}} = \frac{V_{CC}^2}{8R_L} \quad (۶۱-۴)$$

$$\text{توان جذب شده از منبع تغذیه: } P_{CC} = \frac{V_{CC}}{\pi R_L} V_{oP} \quad (۶۲-۴)$$

$$\text{حداکثر توان تلف شده: } P_{CC_{\max}} = \frac{V_{CC}^2}{2\pi R_L} \quad (۶۳-۴)$$

$$\text{ماکزیمم توان مصرفی هر ترانزیستور: } P_{Q_{\max}} \approx 0.2 P_{o_{\max}} \quad (۶۴-۴)$$

$$\eta_{\max} = \frac{\pi}{4} \approx 78.5\% \quad \text{ماکزیمم راندمان} \quad (65-4)$$

نحوه بدست آوردن روابط (57-4) تا (61-4) واضح است. برای بدست آوردن روابط (62-4) تا

(65-4) می توان از تعریف توان متوسط و محاسبه انتگرال مربوطه¹ استفاده کرد. روش ساده تر اینست

که از استدلال زیر استفاده کنیم:

$$V_{CC1} = +\frac{V_{CC}}{2}, \quad V_{CC2} = -\frac{V_{CC}}{2} \quad (66-4)$$

$$P_{CC} = P_{CC1} + P_{CC2} = V_{CC1} \cdot I_{CC1} + V_{CC2} \cdot I_{CC2} \quad (67-4)$$

به علت این که $I_{CC1} = I_{C1}$ و در نیم پریود ترانزیستور قطع است، بنابراین جریان گذرنده از منبع

تغذیه، در نیم پریود صفر و در نیم پریود دیگر برابر با جریان بار (خروجی) خواهد بود. به عبارت دیگر

جریان گذرنده از کلکتور معادل یک جریان یکسو شده نیم موج با دامنه $I_{Op} = \frac{V_{Op}}{R_L}$ خواهد بود. از

طرف دیگر، I_{CC} - بنا به تعریف - جریانی است که از منبع تغذیه کشیده می شود. بنابراین مولفه DC

آن باید در محاسبه توان در نظر گرفته شود. ضمناً می دانیم که برای یک سیگنال سینوسی یکسو شده

نیمه موج:

$$I_{DC} = I_{avg} = \frac{I_P}{\pi} = \frac{V_P}{\pi R_L} \quad (68-4)$$

از طرف دیگر، در صورتی که ولتاژ منبع تغذیه مثبت و منفی با یک دیگر برابر باشند:

$$P_{CC1} = P_{CC2} \quad (69-4)$$

با جایگزینی روابط (68-4) و (69-4) در رابطه (67-4):

$$P_{CC} = 2P_{CC1} = 2 \times \frac{V_{CC}}{2} \times \frac{V_{Op}}{\pi R_L} = \frac{V_{CC} \cdot V_{Op}}{\pi R_L} \quad (70-4)$$

¹ نظیر نحوه‌ی محاسبه توان در فصل 2-2-4 (روابط (21-4) تا (27-4)).

در حالت ایده‌آل داریم:

$$P_{CC} = P_{Q1} + P_{Q2} + P_o \quad (71-4)$$

در صورت تقارن مدار و سیگنال خروجی، تلفات ترانزیستورها با هم برابر بوده: $P_Q = P_{Q1} = P_{Q2}$

نتیجه:

$$\left. \begin{aligned} P_Q &= \frac{P_{CC} - P_o}{2} \\ P_{CC} &= \frac{V_{CC} \cdot V_{OP}}{\pi R_L} \\ P_o &= \frac{V_{OP}^2}{2 R_L} \end{aligned} \right\} \Rightarrow P_Q = \frac{2V_{CC} \cdot V_{OP} - \pi V_{OP}^2}{4\pi R_L} \quad (72-4)$$

و بالاخره محاسبه راندمان:

$$\left. \begin{aligned} \eta &= \frac{P_o}{P_{CC}} \\ P_{CC} &= \frac{V_{CC} \cdot V_{OP}}{\pi R_L} \\ P_o &= \frac{V_{OP}^2}{2 R_L} \end{aligned} \right\} \Rightarrow \eta = \frac{\pi}{2} \cdot \frac{V_{OP}}{V_{CC}} \quad (73-4)$$

از رابطه (74-4):

$$P_{CC_{max}} = P_{CC}(V_{o_{max}}) = \frac{V_{CC} \cdot V_{o_{max}}}{\pi R_L} = \frac{V_{CC}^2}{2\pi R_L} \quad (74-4)$$

از رابطه (72-4):

$$\left. \begin{aligned} P_Q &= \frac{2V_{CC} \cdot V_{OP} - \pi V_{OP}^2}{4\pi R_L} \\ \frac{dP_Q}{dV_{OP}} &= \frac{V_{CC} - \pi V_{OP}}{2\pi R_L} \end{aligned} \right\} \Rightarrow V_{OP}(P_{Q_{\max}}) = \frac{V_{CC}}{\pi} \quad (75-4)$$

و در نتیجه:

$$P_{Q_{\max}} = \frac{2V_{CC} \cdot \frac{V_{CC}}{\pi} - \pi \left(\frac{V_{CC}}{\pi}\right)^2}{4\pi R_L} = \frac{V_{CC}^2}{4\pi^2 R_L} = \frac{2}{\pi^2} \times P_{O_{\max}} \approx 0.2 P_{O_{\max}} \quad (76-4)$$

و بالاخره از (73-4):

$$\eta_{\max} = \frac{\pi}{2} \cdot \frac{V_{O_{\max}}}{V_{CC}} = \frac{\pi}{4} \approx 78.5\% \quad (77-4)$$

همانطور مشاهده می شود، راندمان تقویت کننده کلاس B از تقویت کننده های کلاس A بیشتر است. ممکنست این ادعا پیش آید که: تقویت کننده کلاس A با ترانس به راندمان 50٪ نیز می رسد و در مقایسه با راندمان 78,5 درصدی خیلی هم بد نیست! ولی یک مقایسه ساده روابط (56-4) و (70-4) با یک دیگر، نشان می دهد که برای قضاوت در مورد بازده یک تقویت کننده، معیار مهمتر از راندمان، توان جذب شده از منبع تغذیه است. برای تقویت کننده کلاس A - مستقل از توان خروجی - توان جذب شده از منبع همواره مقدار ثابت $P_{CC} = \frac{V_{CC}^2}{R_L}$ است. در صورتی که برای تقویت کننده کلاس B، توان جذب شده از منبع، وابسته به مقدار توان خروجی است ($P_{CC} = \frac{V_{CC} \cdot V_{OP}}{\pi R_L}$). بنابراین مثلاً حتی هنگامی که سیگنال خروجی صفر هم هست، تقویت کننده کلاس A توانی معادل $\frac{V_{CC}^2}{R_L}$ تلف می کند، در صورتی که توان تلف شده برای تقویت کننده کلاس B، در این حالت صفر خواهد بود.

اگر به این امر دقت کنیم که خروجی یک تقویت کننده همواره یک سینوسی با دامنه حداکثر، نیست و دامنه سیگنال دائماً در حال تغییر است، شاید بهتر باشد که به جای راندمان ماکزیمم، معیاری به نام "راندمان متوسط" و شاید از آن بهتر، "تلفات نسبی" تعریف کنیم.

برای مثال شکل ۴-۳۱ نمودار زمانی ولتاژ خروجی یک تقویت کننده صوتی را نشان می دهد. چنان که در شکل بالایی به خوبی مشهود است، در بازه‌هایی از زمان سکوت بر قرار است. یا فرضاً اگر یک تقویت کننده تلفنی را در نظر بگیریم و فرض کنیم که هر کدام از طرفین در نصف مدت صحبت می کنند، و نصف دیگر زمان گوش می دهند، به طور متوسط توان خروجی کمتر از نصف است. همان طور که در شکل پایینی دیده می شود، توان متوسط در بازه ای که سیگنال به بار منتقل می شود، در خیلی از موارد کمتر از یک دهم توان آنست.



شکل ۴-۳۱ نمودار زمانی صحبت. در شکل زیر قسمتی از شکل بالا بزرگنمایی شده است [۲].

یک واقعیت دیگر را باید در نظر بگیریم، و آن که معمولاً توان خروجی یک تقویت کننده بسیار کمتر از توان نامی آنست. برای مثال در سیستم های صوتی، شنونده در شرایط گوناگون، بلندی صدا (ولوم) را توسط یک پتانسیومتر تنظیم می کند. فرض کنید توان نامی سیستم صوتی خانگی شما صد وات باشد. به ندرت - مثلاً هنگامی که مراسم خاصی باشد - ممکن است ولوم را تا آخر باز کنید. در شرایط عادی - و به خصوص مثلاً شب هنگام که اعضای خانواده خوابیده اند - توان خروجی به مراتب کمتر از مقدار نامی خواهد بود.

با توجه به مطالب فوق می توانیم نتیجه بگیریم که در اکثر مواقع: $P_{avg} \approx (0.01 \dots 0.001) \times P_N$. در

اینجا منظور از P_{avg} متوسط توان خروجی تقویت کننده و $P_N = \frac{V_{o_{max}}^2}{2R_L}$ توان نامی آن است. در

جدول ۲-۴ مشخصات توانی انواع تقویت کننده‌هایی که تا کنون بررسی شده اند ذکر شده است. در این

جدول $P_{avg} = \frac{P_N}{100}$ فرض، راندمان متوسط: $\eta_{avg} = \frac{P_{avg}}{P_{CC}}$ و تلفات نسبی: $P_{D_{rel}} = \frac{P_{D_{avg}}}{P_N}$ تعریف

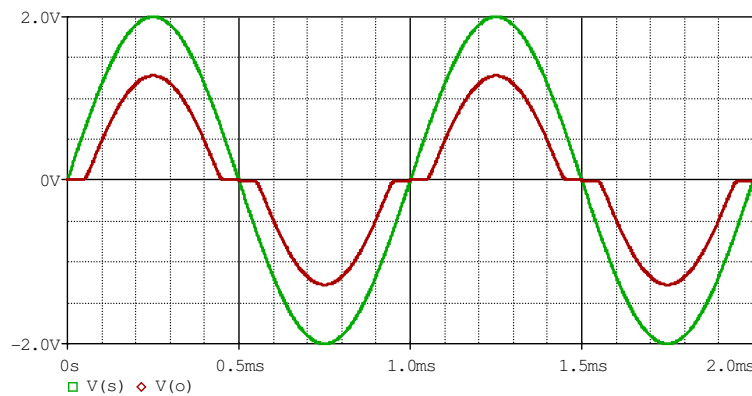
شده اند.

جدول ۲-۴ مقایسه توان و راندمان تقویت کننده های علایم بزرگ

تقویت کننده	کلکتور مشترک	با منبع جریان	با ترانس (n=1)	پوش پول
$P_{o_{max}}$	$V_{CC}^2/18R_L$	$V_{CC}^2/8R_L$	$V_{CC}^2/2R_L$	$V_{CC}^2/8R_L$
$P_{CC_{max}}$	$2V_{CC}^2/3R_L$	$V_{CC}^2/2R_L$	V_{CC}^2/R_L	$V_{CC}^2/\pi R_L$
$\eta_{max} (Ideal)$	1/12	1/4	1/2	$\pi/4$
$\eta_{max} (Real)$	5%	20%	35%	65%
η_{avg}	0.05%	0.2%	0.35%	6.5%
$P_{D_{rel}}$	11.99	3.99	1.99	0.117

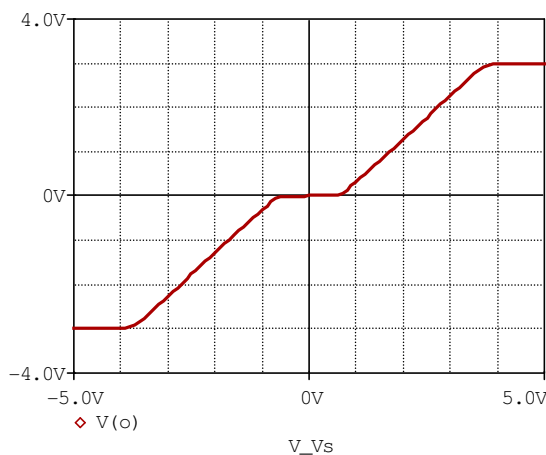
۴-۳-۳-۲ کاهش اعوجاج

در حالت ایده‌آل، اگر به ورودی مدار شکل ۴-۲۹ یک ولتاژ سینوسی با دامنه V_{sp} اعمال کنیم، در نیم پریود مثبت، تا زمانی که ولتاژ ورودی کمتر از $V_{\gamma} \approx 0.6V$ باشد، ولتاژ خروجی صفر است. پس از آن ولتاژ خروجی حدوداً $0.7V$ کمتر از ولتاژ ورودی خواهد بود. به عبارت دیگر دامنه خروجی $V_{op} \approx V_{sp} - 0.7V$ خواهد شد. به همین ترتیب در نیم پریود منفی، ولتاژ خروجی تا زمانی که ورودی به حدود $-0.6V$ نرسیده، صفر و بعد از آن تقریباً $0.7V$ بیش از ورودی خواهد بود (شکل ۴-۳۲).



شکل ۴-۳۲ سیگنال‌های مدار پوش پول کلاس B. سبز: ورودی، قرمز: خروجی

این مسئله ایجاد اعوجاج در مدار می‌کند. طبیعتاً هر قدر دامنه خروجی کمتر باشد این اعوجاج



شکل ۴-۳۳ مشخصه انتقالی مدار پوش پول کلاس B

بیشتر است (چرا؟). سیگنال‌های ورودی با دامنه کمتر از $0.6V$ اصلاً در خروجی ظاهر نخواهند شد. شکل ۴-۳۳ مشخصه انتقالی طبقه پوش پول کلاس B را نمایش می‌دهد. همانطور که در این شکل مشاهده می‌شود، این مدار غیر خطی است. در این مشخصه چهار ناحیه قابل

تفکیک است:

۱- ناحیه قطع: به ازای سیگنال های ورودی با دامنه کوچک ($|V_s| < 0.6V$) هر دو ترانزیستور قطع بوده $V_o \approx 0$. این محدوده را معمولاً "ناحیه مرده"^۱ (ناحیه ای که تقویت کننده عمل نمی کند) یا "منطقه کور"^۲ (محدوده ای که در آن سیگنال ورودی در خروجی دیده نمی شود) می نامند.

۲- ناحیه خطی: به ازای سیگنال های ورودی با دامنه بزرگ ($0.6V < |V_s| < |V_{CC} - 0.5V$) یکی از دو ترانزیستور قطع و دیگری فعال بوده $|V_o| \approx |V_s| - 0.7V$. در این ناحیه شیب منحنی $S \approx 1$ به عبارت دیگر $A_{v_s} \approx 1$ است.

۳- آستانه اشباع: به ازای سیگنال های ورودی با دامنه نزدیک به ولتاژ منبع تغذیه ($|V_o| > |V_{CC}| - 0.5V$) ترانزیستورها به تدریج به مرز اشباع می رسند. این امر باعث کاهش مقدار β و در نتیجه تغییر بهره مدار $A_{v_s} < 1$ میشود.

۴- ناحیه بریدگی: به ازای سیگنال های ورودی با دامنه بیش از ولتاژ منبع تغذیه ($|V_s| > |V_{CC}|$) ترانزیستورها کاملاً اشباع شده $|V_o| \approx |V_{CC}|$ ثابت می ماند. در این صورت $A_{v_s} \approx 0$ خواهد بود.

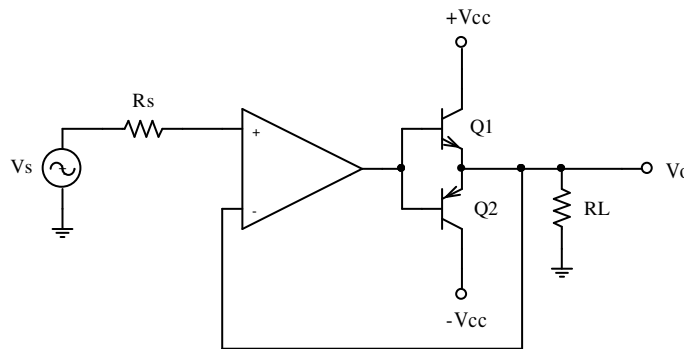
برای کاهش اعوجاج - به عبارت دیگر خطی تر کردن مشخصه خروجی - دو راه حل اصولی وجود دارد: استفاده از خاصیت فیدبک منفی، یا بایاس کردن ترانزیستورها. در عمل اغلب از ترکیب این دو روش استفاده می شود.

Dead Zone¹
Blind Zone²

۱-۲-۳-۳-۴ استفاده از فیدبک

شکل ۳۴-۴ یک تقویت کننده پوش پول کلاس B فیدبک شده را نمایش می دهد. وجود فیدبک

منفی در مدار باعث کاهش ناحیه مرده به اندازه ضریب فیدبک می شود ($V_{DZ_f} = V_{DZ}/K$).



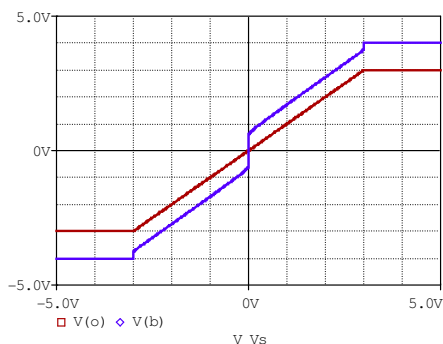
شکل ۳۴-۴ خطی تر کردن طبقه پوش پول کلاس B به کمک فیدبک

این مطلب در شکل های ۳۵-۴ و ۳۶-۴ نمایش داده شده است. شکل ۳۵-۴ مشخصه انتقالی شکل

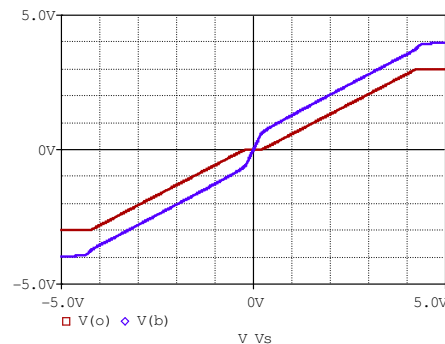
۳۴-۴ را برای دو حالت با دو ضریب فیدبک متفاوت $K = 4$ و $K = 1000$ نشان می دهد. متغیر، ولتاژ

ورودی (V_s) و تابع ها: ولتاژ خروجی مدار ($V(o)$ رسم شده با رنگ قرمز) و ولتاژ خروجی آپ امپ

به عبارت دیگر ولتاژ بیس های ترانزیستورها ($V(b)$ رسم شده با رنگ آبی) می باشند.



ب



الف

شکل ۳۵-۴ مشخصه انتقالی پوش پول فیدبک شده با ضریب فیدبک الف - $K = 4$ و ب - $K = 1000$

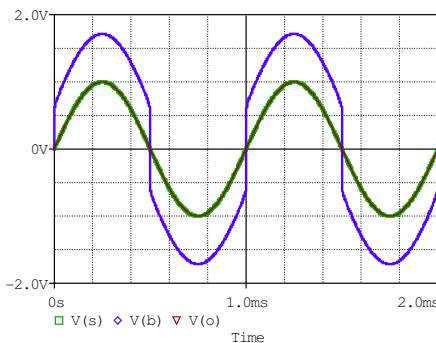
همانطور که در شکل ۳۳-۴ مشاهده می شود، در حالت بدون فیدبک ناحیه مرده اندکی از یک و نیم ولت کمتر است ($V_{DZ} \approx \pm 0.6V \dots \pm 0.7V$). همچنین در این شکل انحنای حالت گذر از ناحیه ۲ به ۴ به خوبی مشهود است. با اندکی فیدبک ($K = 4$ در شکل ۳۵-۴ الف) بهبودی کمی در سیگنال خروجی حاصل می شود (نمودار قرمز). همانطور که ملاحظه می شود ناحیه مرده به حدود $|V_{DZ_f}| < 0.2V$ کاهش یافته است. همچنین در این شکل دیگر انحنای حالت گذر از ناحیه ۲ به ۴ تقریباً محو شده است. این بهبودی به خاطر بهره تقویت کننده و جبران افت ولتاژ بیس امیتر است. نمودار آبی ولتاژ خروجی آپ امپ و چگونگی این جبران سازی را نمایش میدهد. طبیعتاً چون بهره (حلقه باز) آپ امپ در این مثال کم است ($A_{v_o} = 3$) این اصلاح به طور جزئی انجام شده است. با افزایش بهره آپ امپ به $A_{v_o} = 1000$ ($K = 1001$) این اصلاح به خوبی انجام می شود. همان طور که در شکل ۳۵-۴ ب مشاهده می شود ناحیه مرده به:

$$|V_{DZ_f}| = \frac{|V_{DZ_f}|}{K} \approx \frac{0.7V}{1000} \approx 0.7mV \approx 0$$

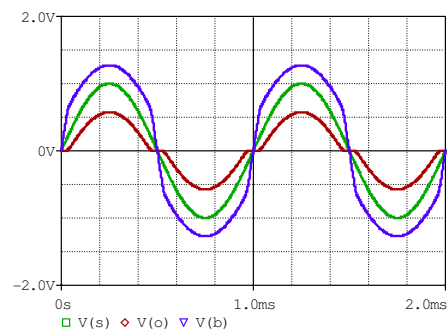
تقلیل یافته است.

شکل ۳۶-۴ نمودار زمانی سیگنال های مدار شکل ۳۴-۴ را برای دو حالت، الف: $K = 4$ و ب:

$K \approx 1000$ نمایش می دهد.



ب



الف

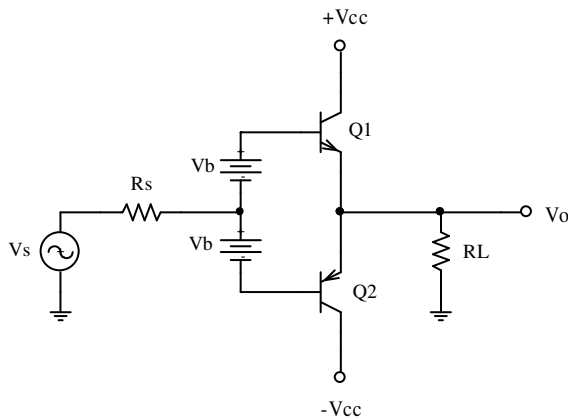
شکل ۳۶-۴ نمودار زمانی مدار شکل ۳۴-۴ الف - $K = 4$ ، ب - $K = 1000$ سبز: ورودی، قرمز: خروجی، آبی: بیس

به عنوان یک مثال، سیگنال ورودی یک ولتاژ سینوسی با دامنه $V_s = 1V$ و فرکانس $f_s = 1kHz$ انتخاب شده است. در حالت بدون فیدبک (مدار شکل ۴-۲۹) اعوجاج سیگنال خروجی ۰٫۴۷٪ است. پس از فیدبک کردن (مدار شکل ۴-۳۴)، اعوجاج کم می شود. با اعمال فیدبک با ضریب $K = 4$ اعوجاج سیگنال خروجی ۰٫۱۳٪ می شود. در شکل ۴-۳۶ الف نمودارهای زمانی نمایش داده شده اند. منحنی سبز سیگنال ورودی و منحنی قرمز سیگنال خروجی را نشان می دهد. نمودار آبی ولتاژ بیس را نمایش می دهد. با افزایش ضریب فیدبک شکل سیگنال خروجی به شکل سیگنال ورودی نزدیک می شود. با اعمال فیدبک با ضریب $K = 1000$ عملاً سیگنال خروجی بر سیگنال ورودی منطبق می شود (نمودار شکل ۴-۳۶ ب). در این حالت اعوجاج سیگنال خروجی ۰٫۰۳۸٪ محاسبه می شود.

۴-۳-۳-۲-۲-۲ بایاس کردن

دیدیم که به کمک فیدبک کردن می توان اعوجاج را کم کرد. میزان کاهش اعوجاج به افزایش ضریب فیدبک بستگی دارد. برای این که مقدار اعوجاج به حد مطلوب برسد، گاهی اوقات به ضریب فیدبک بالا نیاز است که این امر همیشه امکان پذیر نیست. برای مثال می دانیم که بهره حلقه باز آپ امپ ها یی نظیر ۷۴۱ در فرکانس ده کیلو هرتز حدود ۱۰۰ است. چنان که بهره حلقه بسته ۱۰ مطلوب باشد، ضریب فیدبک فقط حدود ۱۰ خواهد بود. با چنین ضریبی، میزان اعوجاج برای سیگنال های با دامنه $V_s = 100mV_p$ ($V_o = 1V_p$)، حدود ۱۳٪ خواهد بود که برای بسیاری از کاربرد ها خیلی زیاد است. به همین دلیل اغلب سعی می شود با بایاس کردن ترانزیستورها، اعوجاج عبوری را حتی الامکان کاهش داد.

علت به وجود آمدن اعوجاج عبوری، ولتاژ آستانه ترانزیستورها است. با اضافه کردن دو عدد منبع



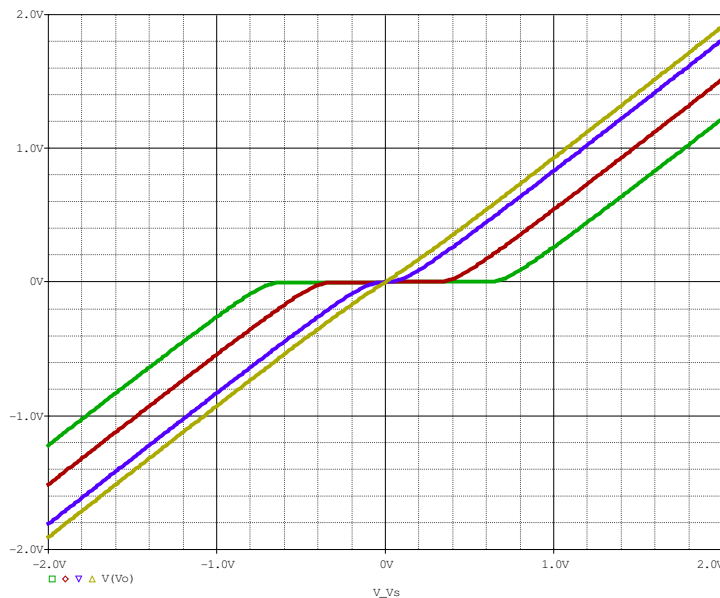
شکل ۴-۳۷ بایاس کردن طبقه پوش پول

ولتاژ به اندازه ولتاژ آستانه، می توان اثر آنرا خنثی کرد. در شکل ۴-۳۷ پیشنهادی برای این منظور ارائه شده است. دو منبع ولتاژ به مقدار V_b بین منبع سیگنال و بیس های ترانزیستورها قرار داده شده است. هر قدر V_b کمتر باشد، جریان نقطه کار نیز کمتر و اعوجاج بیشتر خواهد بود. با تغییر

V_b از صفر تا V_{BEQ} می توان تقویت کننده را از کلاس B تا کلاس A تغییر داده، مصالحه ای بین اعوجاج و راندمان به عبارت دیگر تلفات، برقرار کرد.

در شکل ۴-۳۸ مشخصه انتقالی طبقه پوش پول برای چند V_b مختلف - به عنوان مثال - رسم شده

است. در این نمودار منحنی سبز متعلق به $V_b = 0$ و منحنی زرد به ازای $V_b = 0.7V$ است.



شکل ۴-۳۸ مشخصه انتقالی طبقه پوش پول به ازای بایاس های مختلف

جدول ۳-۴ وابستگی اعوجاج به ولتاژ بایاس به عبارت دیگر جریان نقطه کار را برای مدار شکل ۳۷-۴ نمایش می دهد. در این مثال دامنه سیگنال ورودی $V_{sp} = 1V$ ، مقاومت بار $R_L = 10\Omega$ انتخاب شده است و مقاومت منبع قابل اغماض است ($R_s \rightarrow 0$). مسلم است که هر قدر دامنه ورودی بیشتر شود (تا قبل از بریدگی سیگنال خروجی) اعوجاج کمتر خواهد بود (چرا؟)

جدول ۳-۴ وابستگی اعوجاج به نقطه کار در طبقه پوش پول

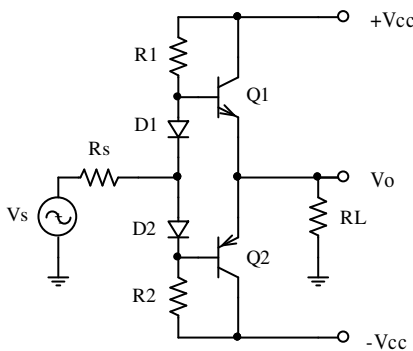
V_b [V]	0	0.3	0.5	0.6	0.7
I_{CQ} [mA]	0	0	0.02	1	48
Class	B	B	B	A-B	A
THD [%]	50.0	23.3	9.78	3.76	0.07

چنان که از این مثال بر می آید، با زیاد کردن V_b ، اعوجاج کم می شود. تا زمانی که جریان نقطه کار قابل اغماض باشد (مثلاً در این مثال به ازای $V_b = 0.5V$ جریان کلکتور ترانزیستورها در نقطه کار $I_{CQ} = 20\mu A$ است)، می توان آنرا صفر فرض کرده، تقویت کننده کلاس B به حساب آید. به ازای $V_b = 0.6V$ ، جریان کلکتور ترانزیستورها در نقطه کار $I_{CQ} = 1mA$ می شود، که مقدار قابل توجهی است (حد اکثر جریان کلکتور هر ترانزیستور $I_{CP} \approx 87mA$ (چرا؟)). به همین دلیل تقویت کننده در این حالت کلاس AB به حساب می آید. و بالاخره به ازای $V_b = 0.7V$ ، جریان کلکتور ترانزیستورها در نقطه کار $I_{CQ} = 48mA$ و حداقل جریان کلکتور هر ترانزیستور $I_{Cmin} \approx 20mA$ خواهد بود (چرا؟). بنابراین چون همواره $I_C \gg 0$ است، این تقویت کننده کلاس A می باشد.

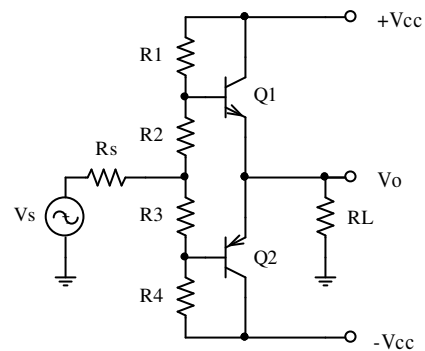
۴-۳-۲-۳ نحوه بایاس کردن

طبیعتاً در مدار شکل ۴-۳۷ نمی توان از منابع ولتاژ واقعی (باتری) برای بایاس کردن استفاده کرد (چرا؟). به همین دلیل باید از منابع تغذیه اصلی V_b لازم را بدست آورد. بدیهی ترین روشی که ممکنست به ذهن برسد استفاده از تقسیم ولتاژ مقاومتی (شکل ۴-۳۹) است. این روش بعلت عیوبی که دارد (کدام؟) در عمل به ندرت از آن استفاده می شود. به همین دلیل از ذکر جزئیات آن صرفنظر می کنیم.

در شکل ۴-۴۰ نحوه بایاس کردن به کمک شبکه دیود مقاومتی نمایش داده شده است. برای سادگی فعلاً فرض کنیم که مشخصات دیودها و ترانزیستورها طوری باشند که در نقطه کار $I_{CQ} = I_{DQ}$ شود. بنابراین با انتخاب مقدار مقاومتها ($R1 = R2$) می توان جریان نقطه کار را انتخاب کرد. به علت تقارن مدار، مطالب ذکر شده برای نیم پریود مثبت، برای نیم پریود منفی نیز صادقند. بنابراین توضیحات را برای نیم پریود مثبت ذکر می کنیم.



شکل ۴-۴۰ بایاس کردن به کمک شبکه دیود مقاومتی



شکل ۴-۳۹ بایاس کردن به کمک تقسیم ولتاژ مقاومتی

با افزایش ولتاژ منبع سیگنال، به تدریج I_{D1} کم و I_{B1} ، در نتیجه I_{C1} زیاد می شود (چرا؟). این امر باعث افزایش ولتاژ خروجی می شود. بنابراین حداکثر ولتاژ خروجی به ازای $I_{D1} = 0$ حاصل خواهد شد. مقدار این ولتاژ برابر خواهد بود با:

$$V_{o_{max}} = \frac{R_L (V_{CC} - V_{BE})}{R_L + R1 / \beta} \quad (78-4)$$

(چرا؟). بنابراین به ازای یک منبع تغذیه، مقاومت بار و ترانزیستور مشخص، هر قدر $R1$ کوچکتر باشد، ولتاژ به عبارت دیگر توان خروجی بیشتر خواهد بود (مطلوب). از طرف دیگر هر قدر $R1$ کوچکتر باشد I_{CQ} بیشتر، و در نتیجه راندمان و مقاومت ورودی مدار نیز کمتر خواهد بود (نا مطلوب).

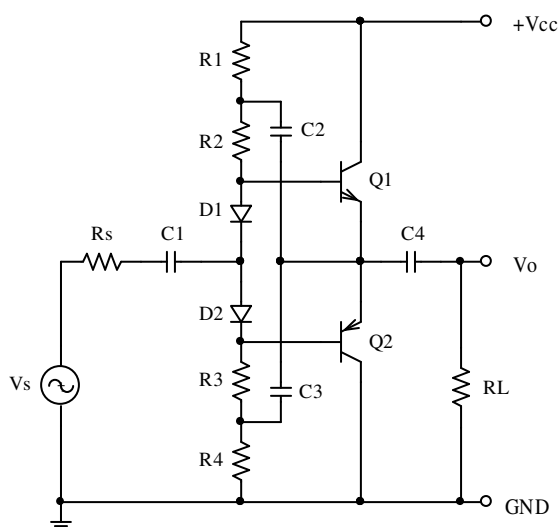
این دو خواسته با هم در تناقض هستند، از طرفی $R1$ باید آنقدر کوچک باشد، که در ماکزیمم ولتاژ خروجی جریان بیس را تامین کند، از طرف دیگر آنقدر بزرگ باشد که تاثیری در مقاومت ورودی نداشته باشد و جریان نقطه کار از حدی بیشتر نشود. همانطور که می دانیم، اگر بجای یک مقاومت معمولی از یک منبع جریان استفاده کنیم، هر دو خواسته همزمان برآورده می شود. شکل ۴-۴۱ پیشنهادی را برای این منظور نمایش می دهد. در این مدار $Q3$ ، $R1$ ، $D3$ ، $D4$ ، و $R3$ منبع جریان نیم شاخه مثبت (*Current Source*) را تشکیل میدهند. به همین ترتیب $Q4$ ، $R2$ ، $D5$ ، $D6$ ، و $R3$ منبع جریان نیم شاخه منفی (*Current Sink*) را تشکیل میدهند. توجه شود که $R3$ جهت بایاس کردن دیودها بوده در هر دو مدار مشترک است. با انتخاب مقدار $R1$ ($R2 = R1$)، جریان نقطه کار تعیین می شود. مقدار این جریان باید $I_{CS} > I_{C_{max}} / \beta$ انتخاب شود (چرا؟). در این صورت حد اکثر دامنه ولتاژ خروجی:

$$V_{o_{max}} = V_{CC} - V_{R1} - V_{EC3_{sat}} - V_{BE1} \approx V_{CC} - 1.5V \quad (79-4)$$

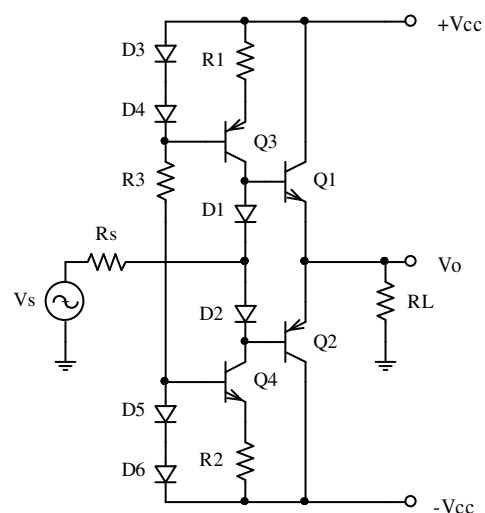
خواهد بود (چرا؟).

برای منابع تغذیه با ولتاژهای بالا، مثلاً $\pm V_{CC} = \pm 30V$ ، کاهش ۱،۵ تا دو ولت در دامنه خروجی قابل صرفنظر کردن است (کاهش کمتر از ۱۰٪ توان قابل حصول). ولی برای ولتاژهای پایین این امر قابل گذشت نیست. برای مثال با یک منبع تغذیه $\pm V_{CC} = \pm 3V$ توان قابل حصول بر روی مقاومت $R_L = 8\Omega$ در حالت ایده‌آل $P_{o_{max}} \approx 560mW$ است. در صورتی که با مدار شکل ۴-۴۱ طبق رابطه (۴-۷۹) حداکثر به توان خروجی $P_{o_{max}} \approx 140mW$ دست خواهیم یافت.

در صورتی که تقویت کننده یک تقویت کننده AC باشد. می توان از خاصیت بوت استرپ^۱ استفاده کرده در شرایط مساوی، به توانهای بیشتر دست یافت. در شکل ۴-۴۲ چنین مداری ارائه شده است.



شکل ۴-۴۲ جانشینی منابع جریان با بوت استرپ



شکل ۴-۴۱ بایاسینگ بکمک منبع جریان

طبیعتاً چون تقویت کننده AC است، به جای دو منبع، می توان فقط از یک منبع تغذیه استفاده کرد. برای مقایسه این دو مدار با یک دیگر، $V_{CC}(BS) = \pm V_{CC}(CS) = 2V_{CC}(CS)$ در نظر گرفته می شود. جهت تقارن مدار، $R1 = R4$ ، $R2 = R3$ و $C2 = C3$ انتخاب می شوند. اگر شرط خاصی نباشد، معمولاً $R2 \approx R1$ انتخاب می شود (چرا؟). اگر چنین باشد، در نقطه کار خازنهای $C2$ و $C3$ به یک

¹ Bootstrap

اندازه شارژ می شوند ($V_{C2} \approx V_{CC}/4$). همانطور که معمول است، در فرکانس های میانی باید خازنها برای سیگنال مثل اتصال کوتاه باشند. یعنی ولتاژ دو سر آنها نباید تغییر قابل توجهی کند، به عبارت دیگر خازنهای $C2$ و $C3$ مانند دو باتری با نیروی محرکه $V_{C2} \approx V_{CC}/4$ عمل می کنند

$$(V_{C1} = V_{C4} = V_{CC}/2)$$

مجدداً به علت تقارن، برای بررسی مدار فقط نیم پریود مثبت را در نظر می گیریم. با افزایش ولتاژ سیگنال (V_s)، V_{B1} و در نتیجه V_{E1} نیز افزایش می یابد. افت ولتاژ V_{D1} و V_{BE1} تقریباً با یک دیگر برابر بوده اثر هم دیگر را خنثی می کنند (چرا؟). بنابراین $V_{E1} \approx V_s + \frac{1}{2}V_{CC}$. چنان که گره $R1$ ، $R2$ ، $C2$ را گره X به نامیم، خواهیم داشت: $V_X \approx V_s + \frac{3}{4}V_{CC} \approx V_{E1} + \frac{1}{4}V_{CC}$ (چرا؟). نکته جالبی که از این بررسی بدست می آید این است که اگر $V_{E1} \rightarrow V_{CC}$ ، می تواند $V_X \rightarrow \frac{5}{4}V_{CC}$ یعنی $V_X > V_{CC}$ و در نتیجه $V_{B1} > V_{CC}$! یعنی در این مدار در نیم پریود مثبت $Q1$ می توان اشباع شود.

بنابراین:

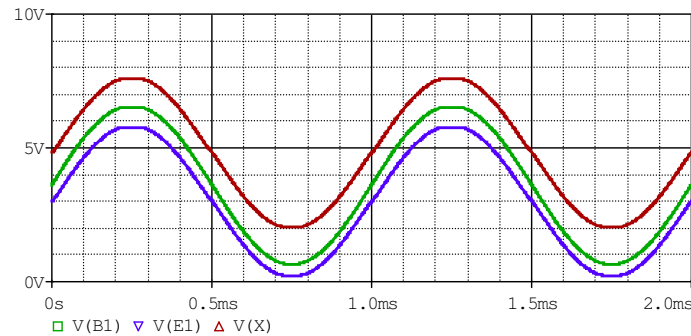
$$V_{E_{\max}} = V_{CC} - V_{CE1_{\text{sat}}} \approx V_{CC} - 0.3V \quad (8-4)$$

یعنی با همان مقادیر مثال قبل ($V_{CC} = 6V$ ، $R_L = 8\Omega$) به توان $P_{o_{\max}} \approx 460mW$ دست می یابیم که بسیار بیش از حالت قبل است.

شکل ۴-۲۳ دیاگرام های زمانی شکل ۴-۲۴ را برای منبع تغذیه $V_{CC} = 6V$ ، مقاومت بار $R_L = 8\Omega$ و دامنه سیگنال ورودی $V_s = 3V$ را نمایش می دهد. چنان که مشاهده می شود ولتاژ امیتر در محدوده $V_E \approx 0.3V \dots 5.7V$ تغییر می کند (منحنی آبی رنگ). از آنجایی که دامنه ولتاژ ورودی $V_s = 3V$ و بهره مدار $A_{v_s} \approx 1$ (چرا؟) انتظار می رود که ولتاژ خروجی $V_E = 0 \dots 6V$ باشد. که عملاً به علت اشباع شدن ترانزیستورها در هر نیم پریود حدوداً ۰٫۳ ولت کمتر از مقدار ایده آل است. اشباع

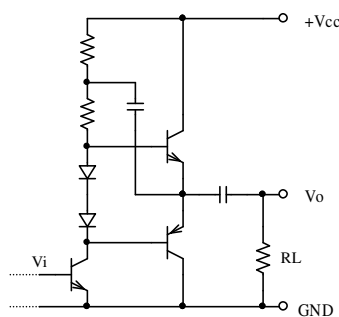
شدن ترانزیستورها در شکل به خوبی مشهود است (بریدگی شکل سینوسی). ولتاژ بیس (منحنی سبز) حدود ۰,۷ ولت از امیتر بیشتر است. توجه شود که این مقدار ثابت نیست. در دامنه منفی این مقدار کمتر (حدود نیم ولت) و در دامنه مثبت بیشتر (حدود ۰,۸ ولت) است (چرا؟). توجه شود که با وجود این که $V_{CC} = 6V$ است، ولتاژ بیس به حدود $V_{B1} \approx 6.5V$ می رسد. همچنین ولتاژ سر خازن $V_{B1} \approx 7.5V$

است.

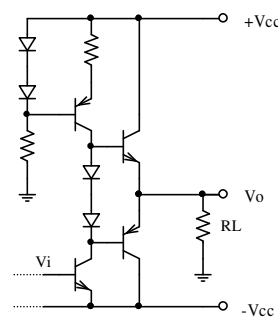


شکل ۴-۴۳ دیاگرام زمانی سیگنالهای: بیس (سبز) امیتر (آبی) و خازن بوت استرپ (قرمز)

در عمل در اغلب موارد، بخاطر وجود فیدبک در مدار احتیاجی نیست ورودی طبقه پوش پول بطور متقارن تحریک شود. (در تقویت کننده AC در هر صورت این امر صادق است). در چنین مواقعی می توان بجای یکی از منابع جریان یک مدار امیتر مشترک قرار داده، سیگنال را به بیس آن اعمال کرده، از خاصیت تقویت کنندگی آن نیز استفاده نمود. (شکل های ۴-۴۴ و ۴-۴۵)



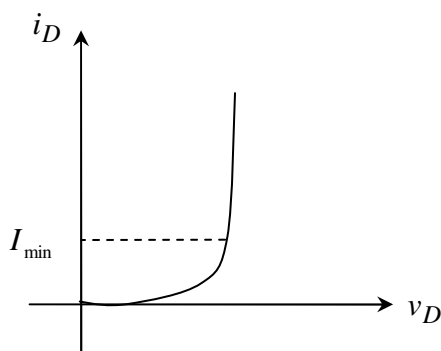
شکل ۴-۴۵ مدار بوت استرپ با راه انداز



شکل ۴-۴۴ مدار با منبع جریان و راه انداز

۴-۳-۳-۲-۴ پایداری حرارتی

از آنجایی که برای ثابت نگه داشتن افت ولتاژ دو سر دیودها حداقل جریانی لازم است (شکل ۴-۲۹) و حتی به ازای $V_{o_{max}}$ باید $I_D > I_{min}$ باشد، و چون: $I_{CS} = I_{min} + I_{B_{max}}$ پس در نقطه کار حداکثر جریان از دیودها می گذرد. با فرض این که دیودها با دیودهای بیس امیتر ترانزیستورها کاملاً مشابه باشند $I_D = I_{CS} / 2$ خواهد بود. مثلاً اگر $I_{min} = 2mA$ ، $R_L = 8\Omega$ ، $V_{op} = 8V$ و $\beta = 50$ فرض شوند، $I_{B_{max}} = \frac{8V}{50 \times 8\Omega} = 20mA$ و $I_{CS} = 22mA$ در نتیجه نقطه کار ترانزیستورها:



شکل ۴-۲۹ مشخصه دیود و ناحیه قابل استفاده آن

$I_C = \beta \frac{I_{CS}}{2} = 550mA$ خواهد بود! که این مقدار بسیار زیاد است. از طرف دیگر به فرض که بطریقی این جریان را کم کنیم، بر اثر اتلاف بروی ترانزیستورها، آنها گرم شده V_{BE} کم می شود. همان طور که می دانیم بر اثر گرم شدن به ازای هر درجه سانتیگراد V_{BE} حدوداً

$2mV$ کم می شود. اگر V_D را ثابت فرض کنیم، مثل آن است که ولتاژ ورودی به ازای افزایش هر درجه سانتیگراد $2mV$ زیاد شده باشد. از آنجایی که بر اثر افزایش هر $20mV$ ولتاژ ورودی، جریان کلکتور حدوداً دو برابر می شود، در صورتی که تغییرات β و I_S را نسبت به افزایش دما صرفنظر کنیم با اختلاف ده درجه حرارت بین کریستال ترانزیستور و کریستال دیود، جریان نقطه کار دو برابر می شود. از آنجایی که در تقویت کننده های قدرتی توان تلف شده روی ترانزیستور معمولاً زیاد است، دمای آن

بسرعت بالا می رود. این بالا رفتن دما باعث بیشتر شدن جریان نقطه کار، که این خود باعث افزایش تلفات، ... و این امر، یعنی. فرار حرارتی^۱

بنابراین در این مدارنیز، مانند آمیتر مشترک معمولی از مقاومت آمیتر استفاده کرده، علاوه بر آن دیودها را به بدنه ترانزیستور اتصال حرارتی می دهند تا اختلاف دما بین کریستال های ترانزیستور و دیود حتی الامکان کم باشد.

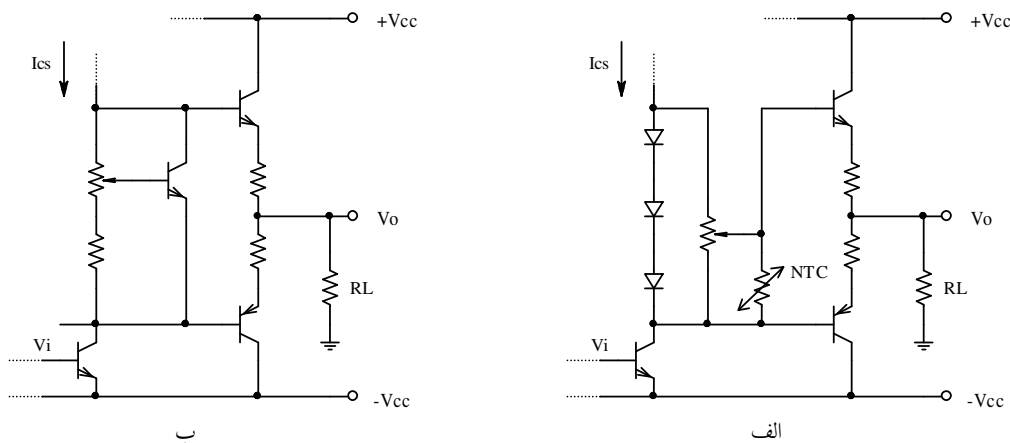
در صورت مشابه بودن دیود و دیود بیس آمیتر با اضافه کردن یک مقاومت یک اهمی در آمیتر، در دمای اتاق، در مثال فوق جریان نقطه کار از $550mA$ به حدود $75mA$ تنزل خواهد کرد! و اگر فرض کنیم بر اثر اتلاف ترانزیستور اختلاف دمای کریستال های ترانزیستور و دیود $75^{\circ}C$ شود، این جریان فقط به $150mA$ افزایش خواهد یافت. در عمل همانطور که گفته شد، ترانزیستورها و دیودها کاملاً مشابه نیستند. از طرف دیگر جریان نقطه کار معمولاً بین کمتر از 1% تا حدود 5% جریان ماکزیمم انتخاب می شود. بنابراین برای مثال بالا که $I_P = \frac{V_P}{R_L} = 1A$ است $75mA$ زیاد است؛ $10 \cdot 15mA$ مقدار متعارفی است. بنابراین جریان نقطه کار باید قابل تنظیم باشد که برای این منظور از مدارهای شکل ۴-۷ استفاده می شود.

در شکل ۴-۷ الف از یک ترمیستور با ضریب حرارتی منفی، NTC ^۲ برای پایداری حرارتی بیشتر استفاده شده است. این ترمیستور باید با بدنه ترانزیستورهای قدرتی اتصال حرارتی داشته باشد، ولی از لحاظ الکتریکی از آنها ایزوله باشد. هنگامی که ترانزیستورها خنک هستند، توسط پتانسیومتر، جریان نقطه‌ی کار مطلوب انتخاب می شود. بر اثر افزایش دمای ترانزیستورها، جریان نقطه کار زیاد می شود. توسط مقاومت های آمیتر تا حدی از افزایش دما جلوگیری می شود (فیدبک منفی). هر قدر بخواهیم این

¹ Thermal Runaway
² NTC: Negative Temperature Coefficient Thermistor

کنترل بهتر انجام شود، باید افت ولتاژ دو سر مقاومت آمپتر بیشتر باشد. این یعنی توان کمتر در خروجی و تلفات بیشتر سیستم. ترمیستور یک مقاومت وابسته به حرارت است که برای NTC ها این وابستگی به صورت یک تابع نمایی است. بنابراین بر اثر افزایش دما مقاومت ترمیستور به شدت افت کرده باعث کاهش جریان نقطه کار می شود. با انتخاب صحیح مقادیر المانها، پایداری حرارتی بسیار خوبی برای نقطه کار حاصل می شود. از این روش بیشتر موقعی استفاده می شود که توان خروجی زیاد و ولتاژ منبع تغذیه کم باشد. بنابراین نمی توان افت ولتاژ کافی بر روی مقاومت های آمپتر انداخت.

در آی سی سازی معمولاً مجتمع سازی ترمیستور متداول نیست. بجای آن از مدار شکل ۴-۴۷ ب استفاده می شود. اگر بین کلکتور - بیس و بیس - آمپتر یک ترانزیستور دو مقاومت قرار دهیم، ولتاژ کلکتور - آمپتر ضریبی از ولتاژ بیس - آمپتر خواهد بود $V_{CE} = (1 + R1/R2) \times V_{BE}$ به همین دلیل به این مدار یک ضرب کننده ولتاژ بیس آمپتر^۱ گویند. توسط پتانسیومتر ولتاژ مورد لزوم بین دو بیس انتخاب می شود و اگر بدنه ترانزیستور کنترل کننده با بدنه ترانزیستورهای قدرت اتصال حرارتی داشته باشد (توجه کنید از لحاظ الکتریکی عایق باشد!) تا حد زیادی به پایداری حرارتی کمک میکند.



شکل ۴-۴۷ تثبیت جریان نقطه کار طبقه پوش پوش پول. الف- به کمک ترمیستور، ب- به کمک ترانزیستور

¹ V_{BE} -Multiplier

۴-۴ ترکیب ترانزیستورها

تقویت کننده های قدرتی عمدتاً تقویت کننده های ولتاژ هستند. بدین معنی که باید دارای مقاومت ورودی زیاد و مقاومت خروجی کم باشند. این امر بخصوص در مورد تقویت کننده پوش پول صادق است. زیرا از این طبقه معمولاً موقعی استفاده می شود، که مقاومت بار کوچک (جریان خروجی زیاد، معمولاً $I_o \approx 0.1 \dots 20A$) است. برای راه اندازی (تحریک) این طبقه از مدارهای معمولی (تقویت کننده امیتر مشترک کلاس A، تقویت کننده عملیاتی و ...) استفاده می شود. به همین دلیل سعی می شود ماکزیمم جریان مورد لزوم ورودی از چند میلی آمپر تجاوز نکند. بنابراین مثلاً اگر بخواهیم حداکثر جریان خروجی $I_{o_{max}} = 10A$ باشد، و بیشترین مقدار جریان ورودی را $I_{i_{max}} = 10mA$ در نظر بگیریم، به ترانزیستورهایی با: $\beta_{min} = \frac{10A}{10mA} = 1000$ نیاز خواهد بود. در چنین مواقعی معمولاً از آرایش های دارلینگتن^۱ استفاده می شود.

یا فرض کنید در مداری باید $I_{o_{max}} = 15A$ باشد ولی ترانزیستورهایی با $I_{C_{max}} = 5A$ در دسترس است. یا این که توان تلف شده بر روی ترانزیستور $P_{D_{max}} = 120W$ محاسبه شده است، در صورتی که ترانزیستورهایی با توان قابل تحمل (با رادیاتور معقول) $P_{Q_{max}} = 30W$ در اختیار است. در این حالت می توانیم ترانزیستورها را با هم موازی کنیم.

بنابراین در صورتی که به ترانزیستوری با مشخصاتی نیاز باشد که در اختیار نیست، با ترکیب چند

ترانزیستور، می توان به آن مشخصات دست یافت.^۲

^۱ Darlington

^۲ توجه شود که در اینجا منظور ما از مشخصات ترانزیستور، فقط حداکثر جریان، توان قابل تحمل و بهره جریان است.

۴-۴-۱ مدار دارلینگتن

از آنجایی که β ترانزیستورهای قدرتی معمولاً کم است ($\beta_{\min} \approx 10 \dots 50$) برای بدست آوردن β مطلوب از آرایش دارلینگتن استفاده می شود. در شکل ۴-۸ چند مدار دارلینگتن نمایش داده شده است.

مدار شکل ۴-۸ الف مدار های دارلینگتن معمولی را برای ترانزیستورهای npn و pnp نمایش می دهد. برای این مدار:

$$\beta = \beta_1 \cdot \beta_2 + \beta_1 + \beta_2 \approx \beta_1 \cdot \beta_2 \quad (۸۱-۴)$$

$$V_{BE} = V_{BE1} + V_{BE2} \approx 1.5V \quad (۸۲-۴)$$

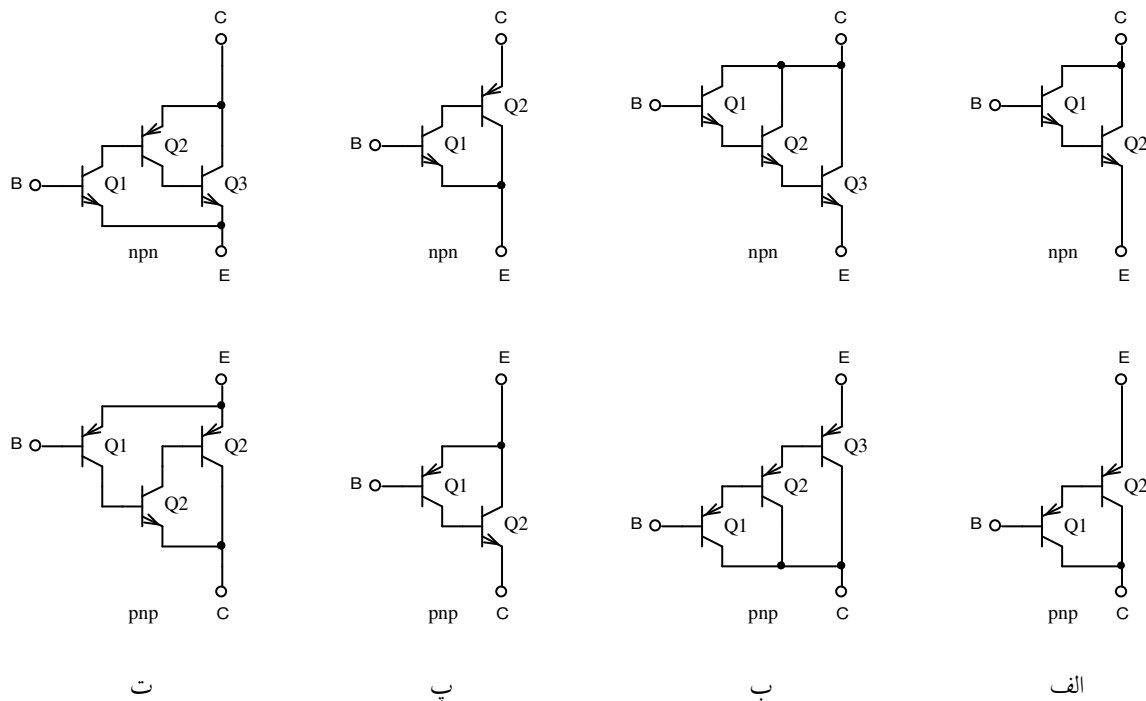
$$V_{CE_{sat}} = V_{CE1_{sat}} + V_{BE2} \approx 1V \quad (۸۳-۴)$$

با این مدار $\beta_{\min} \approx 400 \dots 2000$ قابل حصول است. چنان که به β های بیشتری نیاز باشد، می توان تعداد طبقات را افزایش داد. برای مثال مدار شکل ۴-۸ ب مدار های دارلینگتن سه مرحله را برای ترانزیستورهای npn و pnp نمایش می دهد. برای این مدار:

$$\beta \approx \beta_1 \cdot \beta_2 \cdot \beta_3 \quad (۸۴-۴)$$

$$V_{BE} = V_{BE1} + V_{BE2} + V_{BE3} \approx 2.3V \quad (۸۵-۴)$$

$$V_{CE_{sat}} = V_{CE1_{sat}} + V_{BE2} + V_{BE3} \approx 1.8V \quad (۸۶-۴)$$



شکل ۴-۸ چند مثال برای آرایش دارلینگتن

مدار شکل ۴-۸ پ مدار های دارلینگتن مکمل را برای ترانزیستورهای *npn* و *pnp* نمایش می

دهد. برای این مدار:

$$\beta \approx \beta_1 \cdot \beta_2 \tag{۸۷-۴}$$

$$V_{BE} = V_{BE1} \approx 0.7V \tag{۸۸-۴}$$

$$V_{CE_{sat}} = V_{CE1_{sat}} + V_{BE2} \approx 1V \tag{۸۹-۴}$$

همانطور که از (۸۸-۴) بر می آید، مزیت این مدار نسبت به مدار الف، در کوچکتر بودن آستانه

هدایت آن است. معمولاً ترانزیستورهای قدرتی *pnp* دارای کیفیت پایین تری نسبت به ترانزیستورهای

npn هستند. به همین دلیل اکثراً در تقویت کننده های پوش پول با توان بالا، برای ترانزیستور *npn* از

مدار الف، و برای ترانزیستور *pnp* از مدار پ استفاده می شود.

مدار شکل ۴-۸ ت مدار های دارلینگتن مکمل سه مرحله را برای ترانزیستورهای *npn* و *pnp*

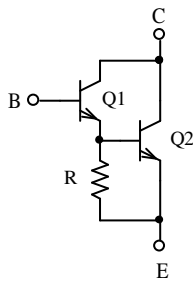
نمایش می دهد. برای این مدار:

$$\beta \approx \beta_1 \cdot \beta_2 \cdot \beta_3 \quad (۹۰-۴)$$

$$V_{BE} = V_{BE1} \approx 0.7V \quad (۹۱-۴)$$

$$V_{CE_{sat}} = V_{CE1_{sat}} + V_{BE2} \approx 1V \quad (۹۲-۴)$$

چنان که ملاحظه می شود، مشخصات این مدار از مدار ب بهتر است (ولتاژ آستانه هدایت و اشباع کمتر، با β های مشابه). ترکیبات گوناگون دیگری نیز وجود دارد که کمتر مورد استفاده قرار میگیرند. بنابراین از ذکر آنها خودداری می شود.



معمولاً در مدارهای دارلینگتن بین بیس و امیتر یک مقاومت قرار می دهند (شکل ۴-۴۹). این مقاومت باعث می شود که جریان نشتی ترانزیستور اول - که با افزایش دما به صورت نمایی زیاد می شود - از طریق این مقاومت عبور کرده وارد بیس ترانزیستور بعدی نشده تقویت نگردد. علاوه بر آن در دامنه های کم ولتاژ خروجی - که جریان بیس

شکل ۴-۴۹ اضافه کردن مقاومت به مدار دارلینگتن

ترانزیستور دوم، به عبارت دیگر امیتر ترانزیستور اول کم است - این مقاومت باعث می شود که جریان ترانزیستور دوم به یک میزان حداقلی برسد و در نتیجه مقاومت امیتر آن از حدی بیشتر نشود.

برای دسترسی به بهره های جریان به عبارت دیگر مقاومت ورودی های بسیار زیاد می توان به جای استفاده از مدارهای دارلینگتن، از فت های قدرتی^۱ استفاده کرد. عیوب *PMOS* نسبت به *BJT* عبارتند از:

۱- کمتر بودن g_m (زیاد تر بودن مقاومت خروجی).

^۱ PMOS: Power MOSFET

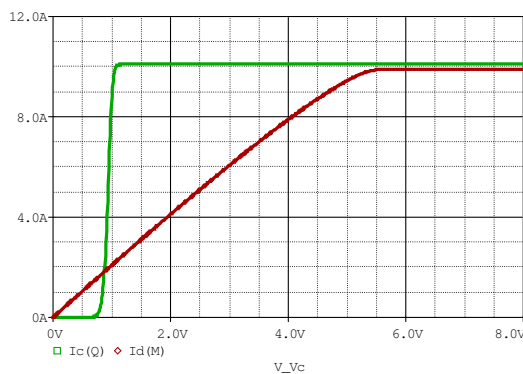
۲- زیاد بودن ولتاژ آستانه هدایت. برای مثال برای اکثر فت های قدرتی $V_f \approx 3 \cdot 10^3 \text{V}$ در

مقایسه با $V_{BE} \equiv V_f \approx 0.7V$ در مدار ۴-۸ پ یا ت.

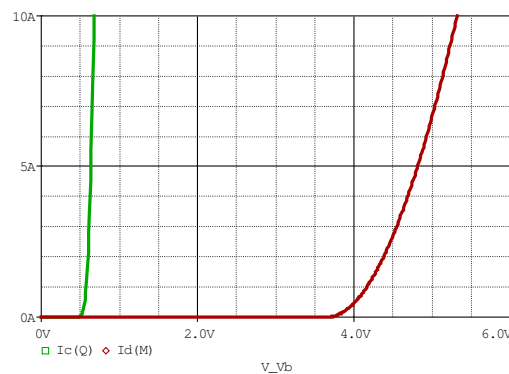
۳- نیاز به افت ولتاژ خروجی بیشتر به ازای جریانهای مساوی ($V_{DS} \gg V_{CE}$).

در شکل ۴-۵۰ مشخصه های انتقالی و خروجی یک $PMOS$ با BJT (دارلینگتن شکل ۴-۴۸ ت)

برای جریانهای یکسان باهم مقایسه شده اند.



ب



الف

شکل ۴-۵۰ مقایسه مشخصات $PMOS$ (نمودارهای قرمز) با BJT (نمودارهای سبز)، الف: مشخصه انتقالی و ب: مشخصه خروجی

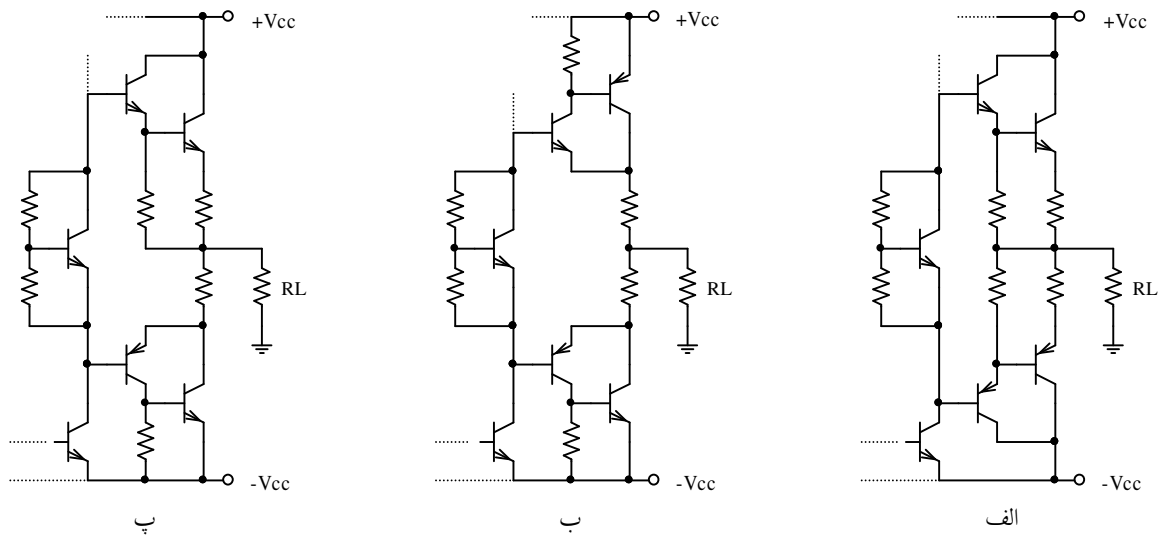
چنان که در این شکل ملاحظه می شود، برای $I_D \approx 10A$ به یک ولتاژ تحریک $V_{GS} \approx 5.3V$ نیاز

است (نمودار قرمز در شکل ۴-۵۰ الف) و در این حالت باید $V_{DS} > 5.5V$ باشد (نمودار قرمز در شکل

۴-۵۰ ب). در صورتی که برای $I_C \approx 10A$ به یک ولتاژ تحریک $V_{BE} \approx 0.7V$ نیاز است (نمودار سبز

در شکل ۴-۵۰ الف) و در این حالت باید $V_{CE} > 1.2V$ باشد (نمودار سبز در شکل ۴-۵۰ ب).

البته در عمل به واسطه مزایایی که *PMOS* نسبت به *BJT* دارد؛ از قبیل خطی تر بودن (تابع درجه دو در مقابل تابع نمایی)، فرکانس کار بیشتر، ... و از همه مهمتر وابستگی بسیار کمتر به دما، در برخی از موارد از این ترانزیستور استفاده می شود. به دلیل نیاز به ولتاژهای زیاد برای فت (شکل ۴-۵۰) باید از منابع کمکی و مدارهای بایاسینگ و تحریک خاص استفاده کرد، که بحث در مورد آنها از حوصله این درس خارج است. به عنوان مثال در شکل ۴-۵۱ چند مدار پوش پول با *BJT* نمایش داده شده است.

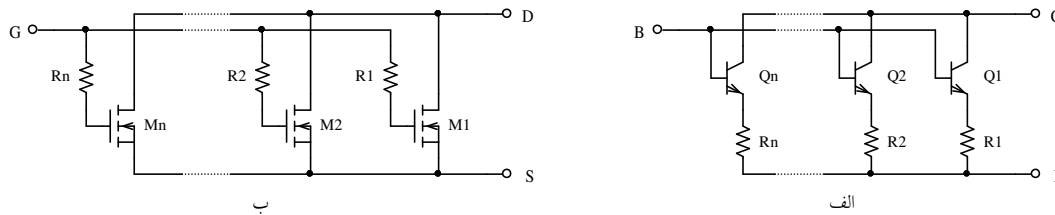


شکل ۴-۵۱ چند مثال برای طبقه پوش پول با آرایش های مختلف دارلینگتن

¹ ضریب حرارتی فت منفی است، یعنی به ازای ولتاژ تحریک ثابت، با افزایش دما جریان نقطه کار کم می شود. بنابراین برای فت فرار حرارتی پیش نمی آید. اگر در دمای اتاق، به ازای ولتاژهای تحریک ثابت جریانه را $I_C = I_D = 10A$ انتخاب کنیم، با تغییر دما $T = 0 \dots 100^\circ C$ جریان فت فقط در محدوده $I_D \approx 10.9 \dots 8A$ تغییر می کند، در صورتی که جریان ترانزیستور در گستره $I_C \approx 1.3 \dots 1080A$ تغییر خواهد کرد! طبیعتاً اگر جریان را به طریقی محدود نکنیم، ترانزیستور معیوب خواهد شد.

۴-۴-۲ موازی کردن ترانزیستورها

در صورتی که جریان خروجی زیاد باشد، معمولاً یک ترانزیستور نمی تواند آنرا تامین کند. در چنین مواردی، چند ترانزیستور را باهم موازی می کنند. نحوه موازی کردن ترانزیستورها در شکل ۴-۵۲ نمایش داده شده است.



شکل ۴-۵۲ نحوه موازی بستن ترانزیستورها؛ الف: BJT ب: MOSFET

برای موازی کردن BJT ها باید در امیتر آنها مقاومت های کوچکی قرار داد. در غیر این صورت - به علت اختلاف جزئی که حتی بین ترانزیستورهای یکسان وجود دارد - جریان گذرنده از ترانزیستورها به یک اندازه نخواهد بود. دمای ترانزیستوری که جریان بیشتری را تامین می کند، بر اثر تلفات بیشتر، بالا تر خواهد رفت. به علت این که برای همه ترانزیستورهای موازی V_{BE} ها با هم برابرند، ترانزیستوری که گرم تر شود، جریانش نیز زیاد تر خواهد شد. چون جریان گذرنده از مجموعه ترانزیستورها مقداری ثابت است (چرا؟)، جریان ترانزیستورهای دیگر کمتر خواهد شد. این امر باعث اختلاف دمای بیشتر بین کریستال های ترانزیستورها و در نتیجه بیشتر شدن جریان ترانزیستور گرم تر و کمتر شدن جریان ترانزیستورهای خنک تر و ... (فرار حرارتی). بالاخره پس از مدت کوتاهی دما، و در نتیجه جریان ترانزیستور از حد مجاز گذشته، باعث معیوب شدن آن می گردد.

معیوب شدن یک نیمه هادی معمولاً باعث اتصال کوتاه شدن آن می شود. اگر در مدار فیوز وجود داشته باشد، یا جریان منبع تغذیه محدود شده باشد، سوختن ترانزیستور اولی باعث محافظت بقیه می شود. ولی اگر جریان از حدی بیشتر باشد، ترانزیستور معیوب شده اتصال باز می شود. در این صورت

مجموع جریان ها توسط تعداد کم تری ترانزیستور باید تامین شود. در نتیجه جریان گذرنده از ترانزیستورها، یکی پس از دیگری از مقدار مجاز بیشتر شده در مدت زمان بسیار کوتاهی همه ترانزیستورها معیوب می شوند.

وجود مقاومت در امیترها باعث می شود که V_{BE} های ترانزیستورها دیگر برابر نباشند. در نتیجه افت ولتاژ مقاومت امیتر ترانزیستوری که جریان بیشتری از آن عبور می کند، بیشتر شده V_{BE} آن کمتر می شود (فیدبک منفی). این امر باعث توزیع یکنواخت تر جریان بین ترانزیستورها، به عبارت دیگر جلوگیری از افزایش بیش از حد دما و در نهایت معیوب شدن آنها می شود.

برای انتخاب مقاومت های امیتر باید توجه کرد که این مقاومت هر قدر بزرگتر باشد، پایداری حرارتی بهتر ولی تلفات هم بیشتر می شود (چرا؟). اگر فرض کنیم که حد اکثر اختلاف دما بین کریستال های ترانزیستورها $\Delta T = 100^\circ C$ باشد، حد اکثر اختلاف ولتاژ بین ترانزیستورها $\Delta V_{BE} \approx 200mV$ خواهد بود (چرا؟). بنابراین کافی است:

$$R_E \approx \frac{200mV}{I_{C_{max}}} \quad (91-4)$$

انتخاب شود (چرا؟).

نکته دیگری که باید مورد توجه قرار گیرد، این است که: اگر حد اکثر جریان مطلوب I_{max} ، و حد اکثر جریان قابل تحمل هر ترانزیستور $I_{C_{max}}$ باشد، باید تعداد ترانزیستورهایی که باهم موازی می شوند:

$$n = k \frac{I_{max}}{I_{C_{max}}}, \quad n \in \mathbf{N}, \quad k > 1 \quad (92-4)$$

باشد. k را ضریب اطمینان نامیم و در عمل $k \approx 1.3 \dots 1.7$ انتخاب می شود.

مثال ۴-۴ در مداری، حداکثر جریان خروجی که از ترانزیستور ممکن است بگذرد، $I_{\max} = 10A$ است. مستقل از جریان، حد اکثر ولتاژ ترانزیستور ممکن است $V_{\max} = 10V$ شود. ترانزیستور قدرتی که در اختیار داریم $2N3055$ با مشخصات $I_{C\max} = 15A$ ، $V_{CE\max} = 60V$ و $P_{DN} = 115W$ است. شما مدار را چگونه طرح می کنید؟

حل: با توجه به این که $P_{D\max} = V_{\max} \cdot I_{\max} = 100W$ چنین به نظر می رسد که ترانزیستور موجود خواسته های مسئله را بر آورده می سازد ($I_{C\max} > I_{\max}$ ، $V_{CE\max} > V_{\max}$ و $P_{DN} > P_{D\max}$). ولی با نظر به این که با یک رادیاتور با ابعاد معقول، توان قابل مصرف بر روی یک ترانزیستور بیش از حدود ۳۰٪^۱ توان نامی آن نیست^۱، بر روی این ترانزیستور مجاز است حد اکثر $P_Q \approx 0.3P_{DN} \approx 35W$ تلف شود. در نتیجه: $I_Q = \frac{P_Q}{V_Q} = \frac{35W}{10V} = 3.5A$ از (۴-۹۲): $n = k \frac{I_{\max}}{I_{C\max}} > 1.3 \times \frac{10A}{3.5A} \approx 3.7$ بنابراین با انتخاب $n = 4$ ، $k = 1.4$ حاصل می شود که مقدار قابل قبولی است.

جریان گذرنده از هر ترانزیستور حدوداً $I_C \approx \frac{10A}{4} \approx 2.5A$ می شود. از (۴-۹۱) هم مقاومت های امیتر: $R_E \approx \frac{200mV}{2.5A} \approx 80m\Omega \approx 0.1\Omega$ بدست می آیند.

برای موازی کردن $MOSFET$ ها، مطابق شکل ۴-۵۲ عمل می شود. برای موازی کردن آنها لازم نیست مقاومتی در سورس فرار داده شود، زیرا همانطور که می دانیم - بر خلاف BJT - ضریب حرارتی جریان درین منفی است. بدین معنی که بر اثر ازدیاد دما، جریان درین کاهش می یابد. به دلایل فیزیکی، باید گیت ها را توسط مقاومت هایی در حدود چندین اهم از یک دیگر جدا کرد.

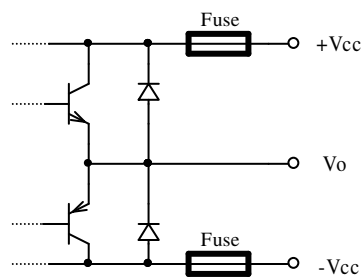
^۱ ر ک بخش ۳-۲-۴ مثال ۴-۱ و شکل ۴-۱۱

۴-۵ محافظت تقویت کننده ها

همانطور که دیدیم، معمولاً ترانزیستور های طبقه آخر تقویت کننده های توان، در معرض ولتاژها، جریانها، و دما های بالا قرار می گیرند. اگر هر کدام از این پارامترها از حد مجاز خود تجاوز کند، باعث معیوب شدن ترانزیستور می گردد. اگر فرض کنیم در یک طبقه پوش پول هر ترانزیستور از ترکیب سه ترانزیستور موازی و دارلینگتن سه طبقه تشکیل شده باشد، در این طبقه جمعاً ۱۰ عدد ترانزیستور به کار رفته است. در حالت کلی اگر یکی از این ترانزیستورها معیوب شود، باعث سوختن همه آنها می شود. برای محافظت مدار در مقابل ولتاژهای غیر مجاز، معمولاً از دیود استفاده می شود (شکل ۴-۵۳).

در شرایط عادی، دیودها در جهت معکوس بایاس شده، نقشی در کار کردن مدار ندارند. چنان که ولتاژ

منابع تغذیه معکوس وصل شود، اشتبهاً به خروجی ولتاژی



شکل ۴-۵۳ محافظت در مقابل ولتاژ غیر مجاز

بیش از ولتاژ منبع اعمال شود، یا به خاطر بار سلفی در

شرایطی ولتاژهای غیر مجاز ایجاد شوند ($v = L \frac{di}{dt}$)، این

دیودها در جهت مستقیم قرار گرفته ولتاژ را در حد مجاز

نگه می دارند. چنان که انرژی جذب شده به عبارت دیگر

جریان گذرنده از دیودها بخواهد از حد مجاز بیشتر شود، فیوز می سوزد و سیستم محافظت می شود.

اگر به دلایلی، نظیر افزایش دمای محل کار، معیوب شدن فن، مسدود شدن منافذ هوا، ... دمای

ترانزیستورها از حدی بیشتر شود، این افزایش دما توسط حسگرهایی - مثلاً: ترموستات، ترمیستور،

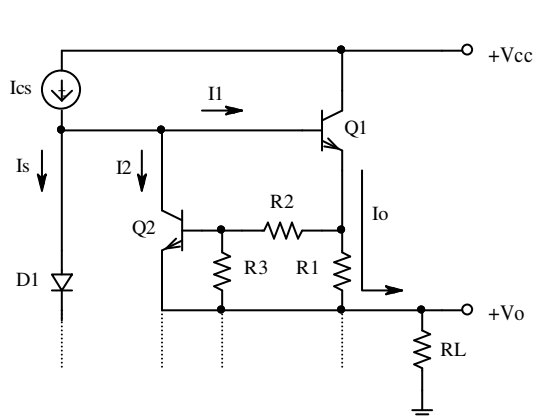
ترانزیستور و غیره - که بر روی رادیاتور نصب می شوند، اندازه گیری شده توسط مدار فرمان قطع

جریان صادر می شود.

مسائل فوق، معمولاً برای تقویت کننده هایی با توانهای نامی بالا ($P_{ON} > 50W$) پیش می آیند. ولی برای کلیه تقویت کننده ها، از جمله تقویت کننده های عملیاتی معمولی با توان خروجی حدود چند ده میلی وات، احتمال اتصال کوتاه شدن خروجی زیاد است. بر اثر اتصال کوتاه شدن خروجی با زمین، $+V_{CC}$ یا $-V_{CC}$ ، جریان به عبارت دیگر توان لحظه ای ترانزیستورهای طبقه پوش پول بیش از حد زیاد شده، در مدت زمان کوتاهی باعث معیوب شدن ترانزیستورها به عبارت دیگر آی سی می گردد. بر خلاف حالت قبل؛ که افزایش دما یک فرایند کند است، و حسگرها و مدارهای مربوطه فرصت عکس العمل دارند، به هنگام اتصال کوتاه شدن (یا حتی اتصال کوتاه نشدن ولی وصل کردن مقاومت بار کمتر از مقدار نامی) دمای کریستال ترانزیستور به سرعت بالا رفته و قبل از این که فرصت تبادل حرارت با محفظه ترانزیستور یا رادیاتور حاصل شود، ترانزیستور معیوب می شود.

برای جلوگیری از زیاد شدن بیش از حد جریان کلکتور، از محدود کننده های جریان استفاده می شود. ایده کلی این روش این است که جریان لحظه ای خروجی دائماً اندازه گیری و با مقدار حد مجاز مقایسه می شود. به محض این که جریان خروجی بخواهد از حد مجاز بیشتر شود، جریان تحریک کمتر شده، جریان خروجی در حد مجاز باقی می ماند.

شکل ۴-۵۴ یکی از مدارهای استاندارد محدود کننده جریان خروجی را نمایش می دهد. در این



شکل ۴-۵۴ محدود کننده جریان

شکل قسمتی از مدار شکل ۴-۵۱ به عبارت دیگر ۴-۵۷ نمایش داده شده است. در این مدار $R1$ علاوه بر این که جهت پایداری حرارتی مورد استفاده قرار می گیرد، به عنوان حسگر جریان نیز عمل می کند. عناصر به گونه ای انتخاب می شوند که تا زمانی که:

$$I_o < \left(1 + \frac{R2}{R3}\right) \times \frac{V\gamma}{R1} \quad (V\gamma \approx 0.5 \dots 0.6V, \quad R2, R3 \gg R1) \quad (93-4)$$

باشد، $Q2$ قطع بوده نقشی در کار کرد مدار نداشته باشد.

با افزایش جریان خروجی، افت ولتاژ دو سر $R1$ و در نتیجه خروجی مقسم ولتاژ $R2$ ، $R3$ به اندازه‌ی ولتاژ آستانه‌ی هدایت ترانزیستور $Q2$ میرسد. این امر باعث می‌شود که $I2$ که تا کنون صفر بوده است، شروع به افزایش کند. در این صورت $I1$ به نحوی کاهش می‌یابد که $I_o \approx const.$ باقی می‌ماند (فیدبک منفی، جریان موازی).

برای تقویت کننده‌های کم توان که I_o کوچک است (مانند آپ امپ‌ها)، افت ولتاژ بر روی $R1$ (مثلاً برای $LM741$ ۲۵ اهم [۳])، مقداری کوچک و در حد ولتاژ آستانه هدایت ترانزیستور $Q2$ بوده می‌توان $R2$ و $R3$ را حذف کرد ($R3 = \infty$ و $R2 = 0$).

مثال ۴-۵ محدود کننده جریان خروجی برای تقویت کننده‌ای برای $P_o = 1W / 100\Omega$ طرح کنید.

مشخصات ترانزیستور قدرتی: $P_{DN} = 10W$ ، $I_{Cmax} = 1A$ ، $V_{CEmax} = 60V$ و $\beta = 40 \dots 150$.

حل: اول باید ولتاژ منبع تغذیه مورد نیاز را بدست آوریم:

$$P_o = \frac{V_o^2}{2R_L} \Rightarrow V_{o_{max}} = \sqrt{2R_L P_o} = \sqrt{2 \times 100 \times 1} \approx 14.2V \quad \text{داریم:}$$

$$V_{CC} = V_{o_{max}} + V_{R1} + V_{BE1} + V_{CS} \geq 14.2 + 0.7 + 0.7 + 1 = 16.6V \quad \text{از شکل ۴-۵:}$$

$$V_{CC} = 18V \quad \text{با توجه به نزدیکترین ولتاژ استاندارد:}$$

$$\pm V_{CC} = \pm 18V \quad \text{با فرض تقارن مدار:}$$

¹ نحوه نگارش $P_o = 1W / 100\Omega$ از نظر فیزیکی اشتباه است! ولی در مهندسی متداول بوده مفهوم آن این است که توان یک وات بر روی مقاومت ۱۰۰ اهم منتقل می‌شود ($R_L = 100\Omega$ ، $P_o = 1W$).

انتخاب می شود. ولتاژ شکست ترانزیستور هم مشکلی ندارد. زیرا: $V_{CE_{max}} > 36V$

سپس جریان مورد لزوم را محاسبه می کنیم:

$$I_{o_{max}} = \frac{V_{o_{max}}}{R_L} \approx \frac{14.2V}{100\Omega} \approx 142mA$$

بنابراین جریان ترانزیستور هم مشکلی ندارد. زیرا: $I_{C_{max}} > 142mA$

برای این که مدار کار خود را مطمئناً درست انجام دهد، مثلاً: $I_{o_{max}} \approx 150mA$

انتخاب می شود. در این صورت مطمئناً (چرا؟): $P_{Q_{max}} < 36V \times 150mA = 5.4W$

و اگر فقط امکان اتصال کوتاه به زمین باشد (چرا؟): $P_{Q_{max}} < 18V \times 150mA = 2.7W$

در هر صورت با تعبیه رادیاتور مناسب یا محافظت دمایی، مشکلی پیش نمی آید.

برای انتخاب منبع جریان چنین استدلال می کنیم:

برای این که در شرایط عادی مدار درست کار کند: $I_{CS} = I_{D1_{min}} + I_{B1_{max}}$

برای این که مقاومت دیود قابل اغماض باشد، مثلاً: $I_{D1_{min}} \geq 2mA$

انتخاب می شود. چون در بدترین شرایط مدار باید درست کار کند: $\beta = \beta_{min}$

در نظر گرفته می شود بنابراین: $I_{B1_{max}} = \frac{I_{o_{max}}}{\beta_{min}} \approx \frac{150mA}{40} \approx 3.75mA$

از آنجا: $I_{CS} = I_{D1_{min}} + I_{B1_{max}} \geq 2mA + 3.75mA$

بنابراین مثلاً: $I_{CS} = 6mA$

انتخاب می شود. در عمل ممکن است: $\beta = \beta_{max} = 150$

باشد. از طرف دیگر در بدترین شرایط ممکن است: $I_{S_{min}} = I_{D_{min}} = 0$

شود. اگر محدود کننده جریان وجود نداشته باشد: $I_{B_{max}} = I_{I_{max}} = I_{CS} = 6mA$

$$I_{o_{\max}} = \beta_{\max} I_{SC} = 150 \times 6mA = 900mA \quad \text{و از آنجا:}$$

در این حالت هنوز: $I_{o_{\max}} < I_{C_{\max}}$ ولی $P_{Q_{\max}} \gg P_{D_N}$ بوده ترانزیستور (ها) مطمئناً معیوب می شوند. با اضافه کردن Q_2 به مدار، جریان خروجی کنترل (محدود) می شود. در این مثال چون مقاومت بار $R_L = 100\Omega$ ، مقدار بزرگی است، $I_{o_{\max}}$ و در نتیجه $V_{R1} \leq V\gamma$ از (۴-۹۳) با انتخاب $R_2 = 0$ و $R_3 = \infty$:

$$I_{o_{\max}} = \frac{R_2 + R_3}{R_3} \times \frac{V\gamma}{R_1} = \frac{V\gamma}{R_1} \Rightarrow R_1 = \frac{V\gamma}{I_{o_{\max}}} \approx \frac{0.6V}{150mA} \approx 4\Omega$$

$$P_{R1_{\max}} = R_1 I_{o_{\max}}^2 \approx 4\Omega \times (150mA)^2 \approx 90mW \quad \text{و توان تلف شده بر روی آن:}$$

$$R_1 = 3.9\Omega / 0.25W \quad \text{بنابراین با توجه به مقاومت های استاندارد E12:}$$

$$I_{o_{\max}} = \frac{V\gamma}{R_1} \approx \frac{0.6V}{3.9\Omega} \approx 154mA \approx 150mA \quad \text{انتخاب می شود. در این صورت:}$$

$$V_{o_{\max}} = I_{o_{\max}} R_L \approx 15V \quad \text{با مقادیر انتخاب شده:}$$

$$P_{o_{\max}} = \frac{V_{o_{\max}}^2}{2R_L} \approx \frac{(15V)^2}{2 \times 100\Omega} \approx 1.13W$$

$$I_{CC_{\max}} = I_{CS} + \frac{I_{o_{\max}}}{\pi} \approx 6mA + \frac{150mA}{\pi} \approx 54mA$$

$$P_{CC_{\max}} = 2V_{CC} I_{CC_{\max}} \approx 2 \times 18V \times 54mA \approx 1.95W$$

$$\eta_{\max} = \frac{P_{o_{\max}}}{P_{CC_{\max}}} = \frac{1.13W}{1.95W} \approx 58\%$$

تذکره ۱: با کمی دقت در شکل ۴-۵۴ مشاهده می شود که $I_{E1} = I_{R1} + I_{R2}$ ، $I_o = I_{R_L}$ و

$I_o = I_{E2} + I_{R1} + I_{R3}$ بنابراین $I_o \neq I_{E1} \neq I_{R1}$. به ندرت، در برخی مسایل باید به این موضوع توجه

کرد. اکثراً، از جمله در این مسئله، این اختلاف به حدی جزئی است، که اگر برای سادگی در حل مسئله

این جریانها را باهم مساوی فرض کنیم، خطای حاصله بسیار کمتر از خطای محاسباتی خواهد بود (در مسایلی نظیر این مثال که اصلاً $I_{E1} = I_{R1}$ است).

تذکره ۲: در این مثال در محاسبات $V_{\gamma} = 0.6V$ و $V_{BE} = 0.7V > V_{\gamma}$ در نظر گرفته شده است (چرا؟).

مثال ۴-۶ محدود کننده جریان خروجی برای تقویت کننده ای برای $P_o = 100W / 4\Omega$ طرح کنید.

حل: اگر مسئله را مانند مثال قبل حل کنیم:

$$P_o = \frac{1}{2} R_L I_o^2 \Rightarrow I_{o_{max}} = \sqrt{\frac{2P_{o_{max}}}{R_L}} = \sqrt{\frac{2 \times 100W}{4\Omega}} \approx 7.1A$$

$$R1 = \frac{V_{\gamma}}{I_o} \approx \frac{0.6V}{7.1A} \approx 85m\Omega \quad \text{و از آنجا:}$$

اما چون $R1$ برای تثبیت جریان نقطه کار هم مورد استفاده قرار می گیرد، هر قدر این مقاومت بزرگتر باشد بهتر است. از طرف دیگر هر قدر افت ولتاژ دو سر این مقاومت بیشتر باشد، تلفات نیز بیشتر خواهد بود. این دو موضوع با هم در تناقضند. اگر تلفات این مقاومت (ها) را تا حدود ۱۰٪ توان خروجی مجاز بدانیم، افت ولتاژ دو سر مقاومت حدود ۵٪ ماکزیمم ولتاژ خروجی خواهد بود. پس:

$$V_{o_{max}} = R_L I_{o_{max}} = 4\Omega \times 7.1A = 28.4V$$

$$V_{R1_{max}} \approx 0.05V_{o_{max}} \approx 1.5V$$

$$R1 \approx \frac{1.5V}{7.1A} \approx 0.21\Omega \Rightarrow R1 = 0.22\Omega / 15W \quad \text{در نتیجه:}$$

توجه کنید که توان نامی این مقاومت باید $P_N = 15W$ باشد. در صورتی که حد اکثر توان واقعی که

این مقاومت تلف می کند، در شرایط عادی $P_{max} \approx 2.8W$ و در حالت اتصال کوتاه $P_{SC} \approx 5.5W$ خواهد بود (چرا؟).

مانند مثال قبل (توجه کنید که به علت جریان زیاد، برای ترانزیستورهای پوش پول باید از

ترانزیستورهای دارلینگتن استفاده شود که مشخصات آنها: $\beta_{min} \approx 1000$ ، $V_{BE} \approx 1.5V$ و $V_{CE_{sat}} \approx 1V$ فرض می شوند):

$$V_{CC} = V_{o_{max}} + V_{R1} + V_{BE1} + V_{CS} \geq 28.4 + 1.5 + 1.5 + 1 = 32.4V$$

$$\pm V_{CC} = \pm 35V \quad \text{بنابراین مثلاً:}$$

$$I_o < \left(1 + \frac{R2}{R3}\right) \times \frac{V\gamma}{R1} \Rightarrow \frac{R2}{R3} \geq \frac{R1 I_o}{V\gamma} - 1 \approx \frac{0.22 \times 7.1}{0.6} - 1 \approx 1.6 \quad \text{از (۴-۹۳):}$$

همانطور که مشاهده می شود فقط نسبت مقاومت ها مهم است، نه مقدار آنها. البته برای این که

روابط بالا صادق باشند باید $I_{R2} \gg I_{B2}$ باشد (چرا؟). از طرف دیگر این مقاومت ها نباید آنقدر

کوچک باشند که تلفات آنها قابل ملاحظه شود. با توجه به این که $I_{CS} \approx 10mA$ انتخاب می شود

(چرا؟)، و چون به هنگام محدود شدن جریان خروجی $I_2 \approx 3mA$ است (چرا؟)، و برای

ترانزیستورهای معمولی $\beta_2 \geq 100$ است؛ بنابراین اگر $I_{R3} \approx I_2 = I_{C2} = \beta I_{B2} \gg I_{B2}$ انتخاب شود،

شرایط خواسته شده برآورده می شود. بنابراین:

$$R3 = \frac{V\gamma}{I_2} \approx \frac{0.6V}{3mA} = 200\Omega \Rightarrow R3 = 220\Omega / 0.25W \quad \text{مثلاً:}$$

$$R2 > 1.6R3 \approx 350\Omega \Rightarrow R2 = 390\Omega / 0.25W \quad \text{در نتیجه:}$$

$$I_{o_{\max}} = \left(1 + \frac{R2}{R3}\right) \times \frac{V\gamma}{R1} = \left(1 + \frac{390}{220}\right) \times \frac{0.6V}{0.22\Omega} \approx 7.53A \quad \text{از آنجا:}$$

$$I_{o_{sc}} = \left(1 + \frac{R2}{R3}\right) \times \frac{V_{BE}}{R1} = \left(1 + \frac{390}{220}\right) \times \frac{0.7V}{0.22\Omega} \approx 8.82A \quad \text{و:}$$

یعنی در شرایط عادی (تا زمانی که محدود کننده جریان فعال نشده است)، جریان خروجی حد اکثر تا $I_{o_{\max}} \approx 7.53A$ می تواند زیاد شود. در صورت بیشتر شدن دامنه ولتاژ خروجی به عبارت دیگر کم شدن مقاومت بار، جریان خروجی با شیب کمتری رشد می کند (تقویت کننده وارد ناحیه غیر خطی می شود). با کمتر شدن مقاومت بار - تا حد اتصال کوتاه شدن - جریان خروجی به $I_{o_{sc}} \approx 8.82A$ محدود می شود.

برای محاسبه حداکثر ولتاژ به عبارت دیگر توان خروجی، دو شرط باید در نظر گرفته شود: یکی محدودیت به واسطه ولتاژ منبع تغذیه و دیگری به خاطر محدود کننده جریان. بنابراین:

$$V_{o_{\max}} = V_{CC} - (V_{R1} + V_{BE1} + V_{CS}) = 35 - (1.5 + 1.5 + 1) = 31.5V \quad \text{محدودیت ولتاژ:}$$

$$V_{o_{\max}} = I_{o_{\max}} R_L = 7.53A \times 4V \approx 30V \quad \text{محدودیت جریان:}$$

$$P_{o_{\max}} = \frac{V_{o_{\max}}^2}{2R_L} \approx \frac{(30V)^2}{2 \times 4\Omega} \approx 112W > 100W \quad \text{در نتیجه:}$$

$$I_{CC} \approx \frac{I_{o_{\max}}}{\pi} \approx \frac{7.53A}{\pi} \approx 2.4A$$

$$P_{CC} = 2V_{CC} I_{CC} \approx 2 \times 35V \times 2.4A \approx 168W$$

$$\eta_{\max} = \frac{P_{o_{\max}}}{P_{CC}} \approx \frac{112W}{168W} \approx 66.7\%$$

از رابطه (۴-۷۶) حداکثر تلفات هر ترانزیستور به اضافه مقاومت امپترش - تا زمانی که محدود

کننده جریان فعال نشده باشد - حدود ۰,۲ توان ماکزیمم خروجی بدست می آید (چرا؟). بنابراین:

$$P_{Q_{\max}} \approx 0.2 P_{o_{\max}} - P_{R1} < 0.2 \times 112W \approx 20W$$

و اما به هنگام اتصال کوتاه شدن چه اتفاقی می افتد؟ طبیعی است که در این صورت I_o و $V_o = 0$ تابعی از ولتاژ ورودی است. در صورتی که این ولتاژ مقدار نامی خود را داشته باشد، جریان خروجی یک موج تقریباً مربعی با دامنه $I_P = I_{o_{sc}} \approx 8.82A$ خواهد بود (چرا؟). در این صورت توان تلف شده بر روی هر ترانزیستور:

$$P_{Q_{sc}} \approx (V_{CC} - I_{o_{sc}} R1) \cdot I_{o_{sc}} \approx (35 - 8.82 \times 0.22) \times 8.82 \approx 290W$$

خواهد بود که مقداری بسیار زیاد تر از مقدار قابل تحمل ترانزیستورها است (برای این مثال، در شرایط عادی یک ترانزیستور با توان نامی $P_N = 100W$ و یک رادیاتور معمولی کفایت می کند).

بنابراین در این مدار با وجود این که محدود کننده جریان کار خود را به خوبی انجام می دهد، ولی توان خروجی محدود نشده، تقویت کننده معیوب می شود.

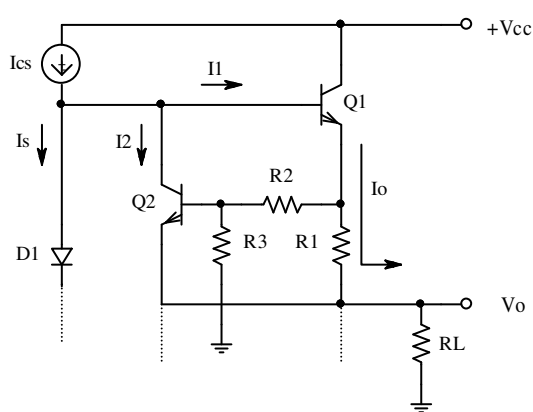
همان گونه که در آغاز این بخش اشاره شد، به کمک اندازه گیری دمای ترانزیستور (رادیاتور) و مدارهای جانبی، می توان در صورت افزایش بیش از حد دما، جریان منبع را قطع کرد. ولی این فرایند به کندی انجام می شود و چه بسا که قبل از فعال شدن مدار محافظ، ترانزیستورها معیوب شوند. بنابراین در چنین مواردی باید به طور لحظه ای توان را محدود نمود.

به ازای بار نامی، هر قدر دامنه ولتاژ خروجی کمتر باشد، به جریان خروجی کم تری نیز نیاز است. هر قدر دامنه ولتاژ خروجی بیشتر شود، طبیعتاً به جریان خروجی بیشتری نیاز خواهد بود. بنابراین اگر جریان خروجی به یک مقدار ثابت (در مثال فوق $I_{o_{\max}} \approx 7.53A$) محدود نشود، بلکه برای ولتاژهای خروجی کمتر - که ولتاژ بیشتر بر روی ترانزیستور می افتد - مقدار آنرا کمتر و برای ولتاژهای خروجی بیشتر - که ولتاژ کم تری بر روی ترانزیستور می افتد - بیشتر انتخاب کنیم، در حالی که جریان مورد نیاز بار نامی تامین شده است، در شرایط غیر متعارف، توان ترانزیستور از حدی تجاوز نمی کند. برای

مثال اگر در مسئله ذکر شده ولتاژ خروجی $V_o = 4V$ باشد، برای بار نامی $R_{LN} = 4\Omega$ جریان خروجی $I_o = 1A$ خواهد بود. بنابراین اگر محدود کننده جریان خروجی را مثلاً به $I_{o_{max}} = 1.1A$ محدود کند، سیگنال خروجی بدون اعوجاج در خروجی ظاهر می شود. اگر بار کم شود، مثلاً $R_L = 1\Omega$ ، جریان خروجی $I_o = 4A$ نمی شود؛ بلکه $I_{o_{max}} = 1.1A$ (عملاً کمتر) باقی می ماند. بنابراین توان تلف شده هر ترانزیستور (با مقاومت آمیترش) بجای $P_D \approx \frac{4A}{\pi} \times 31V \approx 40W$ ، فقط $P_D \approx \frac{1A}{\pi} \times 34V \approx 11W$ خواهد بود.

بنابراین در این روش که مقدار جریان محدود کننده جریان به ولتاژ خروجی وابسته است - که به آن کنترل وفقی^۱ گویند - با کاهش ولتاژ خروجی جریان حداکثر خروجی کاهش می یابد. بنابراین برخلاف محدود کننده ثابت جریان که در آن $I_{o_{sc}} > I_{o_{max}}$ بود، در این نحوه کنترل $I_{o_{sc}} < I_{o_{max}}$ می شود.

مدار شکل ۴-۵۵ پیشنهادی برای این منظور ارایه می دهد. این مدار در حقیقت همان مدار شکل



شکل ۴-۵۵ محدود کننده توان لحظه ای

۴-۵۴ است، با این تفاوت که پایه $R3$ که قبلاً به خروجی وصل می شد، اکنون به زمین متصل شده است.

نحوه عمل کرد مدار به این طریق است: برای ولتاژهای خروجی نزدیک صفر، مدار مانند حالت قبل عمل می کند. بنابراین با انتخاب مقاومتها می

توان جریان خروجی را به میزان حداقل انتخاب کرد. با افزایش ولتاژ خروجی، بیس ترانزیستور $Q2$ به یک مقدار منفی بایاس خواهد شد. بنابراین برای فعال شدن محدود کننده جریان، باید این ولتاژ منفی

¹ Adaptive Output Current Control

جبران شود. این امر یعنی افت ولتاژ مورد نیاز بیشتر بر روی $R1$ به عبارت دیگر محدود کردن جریان در مقادیر بیشتر. توجه شود که در این حالت با افزایش ولتاژ خروجی ممکن است ولتاژ معکوس دیود بیس - امیتر $Q2$ بیش از ولتاژ شکست آن شود. همچنین در نیم پریود منفی - که $Q1$ و $Q2$ باید قطع باشند - ممکن است $Q2$ به خاطر بایاس مثبت (زمین نسبت به سیگنال های منفی، مثبت است!) وارد ناحیه فعال، یا حتی اشباع شده در کار کرد مدار اخلال ایجاد نماید و چه بسا که معیوب شود. بنابراین با اضافه کردن دیودهایی به مدار، از به وجود آمدن شرایط غیر مجاز جلوگیری می شود. فعلاً چون این دیودها نقشی در کارکرد اصلی مدار ندارند - جهت سادگی - آنها را در نظر نمی گیریم. در مثالهای کامل تر به آنها اشاره می شود.

حال می پردازیم به محاسبه مدار و نحوه انتخاب عناصر. با فرض $R1 \gg R2$ و $I_{B2} \ll I_{R2} = I$:

$$V_{BE2} = I_o R1 - I R2$$

$$I_o R1 + V_o - I (R2 + R3) = 0$$

$$I = \frac{I_o R1 + V_o}{R2 + R3}$$

$$V_{BE2} = I_o R1 - \frac{I_o R1 + V_o}{R2 + R3} \cdot R2$$

$$I_o = \left(1 + \frac{R2}{R3}\right) \cdot \frac{V_{BE2}}{R1} + \frac{R2}{R3} \cdot \frac{V_o}{R1} \quad (94-4)$$

چنان که از (94-4) مشهود است، میزان جریان خروجی محدود شده، از دو مولفه تشکیل می شود.

یک مولفه ثابت که کمترین مقدار جریان را مشخص می کند. و دیگری مولفه وابسته به ولتاژ خروجی.

بنابراین:

$$I_{o_{sc}} = I_{o_{min}} = I_o (V_o = 0) = \left(1 + \frac{R2}{R3}\right) \cdot \frac{V_{BE2}}{R1} \quad (95-4)$$

$$I_{o_{\max}} = I_o(V_o = V_{o_{\max}}) = \left(1 + \frac{R2}{R3}\right) \cdot \frac{V_{BE2}}{R1} + \frac{R2}{R3} \cdot \frac{V_{o_{\max}}}{R1} \quad (96-4)$$

به کمک روابط (95-4) و (96-4) می توان مقادیر مقاومت ها را انتخاب کرد. معمولاً سعی بر این است که در صورت امکان تلفات کمترین مقدار خود را داشته باشد. هر قدر $R1$ بزرگتر انتخاب شود، تلفات در حالت اتصال کوتاه کمتر، ولی در حالت حداکثر ولتاژ خروجی بیشتر است (چرا؟).

به ازای حداکثر دامنه خروجی، از رابطه (96-4) حداکثر تلفات هر ترانزیستور برای این مثال حدوداً $P_D \approx 20W$ بدست آمد. اگر به خواهیم در حالت اتصال کوتاه تلفات در همین حدود باشد، باید $I_{o_{sc}} \approx \frac{\pi P_D}{V_{CC}} \approx 2A$ انتخاب شود. از رابطه (95-4) بر می آید که به ازای $R3 \gg R2$ کمترین $R1$

بدست می آید (کمترین تلفات در بیشترین ولتاژ خروجی). بنابراین:

$$I_{o_{sc}} \approx \frac{V_{BE2}}{R1} \Rightarrow R1 \approx \frac{V_{\gamma}}{I_{o_{sc}}} \approx \frac{0.6V}{2A} = 0.3\Omega \Rightarrow R1 = 0.27\Omega / 10W \quad \text{از (95-4):}$$

$$I_{o_{\max}} = \left(1 + \frac{R2}{R3}\right) \cdot \frac{V_{\gamma}}{R1} + \frac{R2}{R3} \cdot \frac{V_{o_{\max}}}{R1} \quad \text{از (96-4):}$$

$$7.5A = \left(1 + \frac{R2}{R3}\right) \cdot \frac{0.6V}{0.27\Omega} + \frac{R2}{R3} \cdot \frac{30V}{0.27\Omega} \Rightarrow \frac{R3}{R2} \approx 21.5$$

$$I_{B2} \ll I$$

برای این که شرط:

$$I \approx \frac{V_{o_{max}}}{R_2 + R_3} \approx \frac{30V}{R_2 + R_3} \approx I_{C2} \approx I_{CS} - I_{B1_{max}} \approx 3mA$$

صدق کند:

$$\left. \begin{aligned} R_2 + R_3 &\approx \frac{30V}{3mA} \\ \frac{R_3}{R_2} &\approx 21.5 \end{aligned} \right\} \Rightarrow \begin{cases} R_2 \approx 444\Omega \Rightarrow 470\Omega / 0.25W \\ R_3 \approx 9.55k\Omega \Rightarrow 10k\Omega / 0.25W \end{cases}$$

و از آنجا:

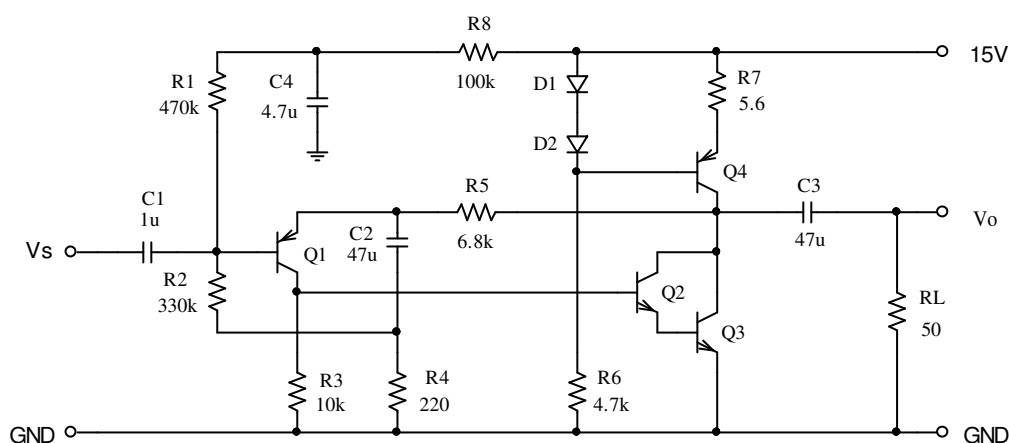
با این المانها $I_{o_{sc}} \approx 2.3A$ و $I_{o_{max}} \approx 7.55A$ بدست می آید.

۶-۴ چند مثال

در این بخش می خواهیم مدارهای چند تقویت کننده کامل را بررسی نماییم.

مثال ۷-۴ مشخصات مدار شکل ۵۶-۴ را بدست آورید. دیودها و ترانزیستورها معمولی در نظر

گرفته شوند.



شکل ۵۶-۴ مدار مثال ۷-۴

حل: این مدار یک تقویت کننده کلاس A است. $Q4$ به همراه $D1$ ، $D2$ ، $R6$ و $R7$ تشکیل یک منبع جریان را می دهد. ترانزیستور اصلی از زوج دارلینگتن $Q2$ ، $Q3$ تشکیل شده است. $Q1$ نقش راه انداز (پیش تقویت کننده) را به عهده دارد. بایاسینگ این طبقه توسط $R1$ ، $R8$ و $R2$ تامین می شود. ($R4$ عملاً در این مورد نقشی ندارد (چرا؟)). دلیل این که بجای یک مقاومت، از دو مقاومت $R1$ ، $R8$ و خازن $C4$ استفاده شده است، این است که در عمل ولتاژ منبع تغذیه ($15V$) معمولاً دارای تغییراتی است. این تغییرات ممکنست به واسطه ریپل یکسو سازی، نویز محیط یا مقاومت داخلی باتری بوجود آید. برای جلوگیری از اعمال این تغییرات به بیس $Q1$ از فیلتر پایین گذر $R8$ ، $C4$ استفاده شده است. سر مقاومت $R2$ بجای این که مستقیماً به زمین وصل شود، از طریق $R4$ زمین شده است. این امر باعث می شود که برای سیگنال ورودی این مقاومت تقریباً دیده نشود (بوت استرپ، فیدبک مثبت، محاسبه اثر این مقاومت در ورودی به کمک قضیه میلر). بنابراین مقاومت ورودی مدار بزرگ می شود. مقاومت های $R4$ و $R5$ شبکه فیدبک را تشکیل می دهد (فیدبک منفی، ولتاژ - سری).

محاسبه نقطه کار: چون ترانزیستورها و دیودها معمولی فرض می شوند: $V_{BE} \approx V_D \approx 0.7V$ ، $\beta = 100$ و $nV_T = 25mV$ در نظر گرفته می شوند. برای سادگی در نگارش - با توجه به جهت ولتاژها و جریانها - قدر مطلق مقادیر در نظر گرفته می شوند.

$$I_{CS} = I_{C4} \approx \frac{V_D}{R7} = \frac{0.7V}{5.6\Omega} = 125mA \quad (124.18)$$

$$I_{B2} \approx \frac{I_{C4}}{\beta_1 \cdot \beta_2} \approx 12.5\mu A \quad (12.16)$$

$$I_{C3} = \frac{V_{B2}}{R3} + I_{B2} \approx \frac{1.4V}{10k\Omega} + 12.5\mu A \approx 150\mu A \quad (140.1)$$

$$V_{B1} \approx \frac{R2}{R2 + R1 + R8} V_{CC} + \frac{I_{C3}}{\beta_1} (R2 \parallel (R1 + R8)) \approx 5.8V \quad (5.795)$$

$$V_{C4} = V_{B1} + V_{EB1} + I_{E1}R5 \approx 7.5V \quad (7.285)$$

محاسبه توان:

$$V_{op}^+(Q4) = V_{CC} - (V_{R7} + V_{EC4_{sat}} + V_{C4Q}) \approx 6.5V$$

$$V_{op}^+(I_o) = I_{o_{max}} R_L \approx 125mA \times 50\Omega \approx 6.25V$$

$$V_{op}^+ = \min(V_{op}^+(Q4), V_{op}^+(I_o)) = 6.25V \quad (6.158)$$

$$V_{op}^-(Q3) = V_{C4Q} - (V_{CE2_{sat}} + V_{BE3}) \approx 6.5V$$

$$V_{op}^-(I_o) = I_{o_{max}} R_L \approx 125mA \times 50\Omega \approx 6.25V$$

$$V_{op}^- = \min(V_{op}^-(Q3), V_{op}^-(I_o)) = 6.25V \quad (6.496)$$

$$V_{op} = \min(V_{op}^-, V_{op}^+) = 6.25V$$

بنابراین برای این که زیاد به مرز اشباع نزدیک نشویم، $V_{op} = 6V$ انتخاب می شود. (به ازای این

دامنه خروجی، اعوجاج سیگنال خروجی $THD \approx 0.8\%$ بدست می آید. در این صورت:

$$P_{o_{max}} = \frac{V_{op}^2}{2R_L} = \frac{(6V)^2}{2 \times 50\Omega} = 360mW \quad (373.5)$$

$$I_{CC} = I_{R7} + I_{R8} + I_{D1} \approx 125mA \quad (127.1)$$

$$P_{CC} = V_{CC} \cdot I_{CC} \approx 15V \times 125mA \approx 1.9W \quad (1.906)$$

$$\eta_{max} = \frac{P_{o_{max}}}{P_{CC}} \approx \frac{0.36}{1.9} \approx 19\% \quad (19.56)$$

محاسبه مشخصات دینامیکی: به عنوان تمرین می خواهیم بهره ولتاژ، مقاومت ورودی، مقاومت

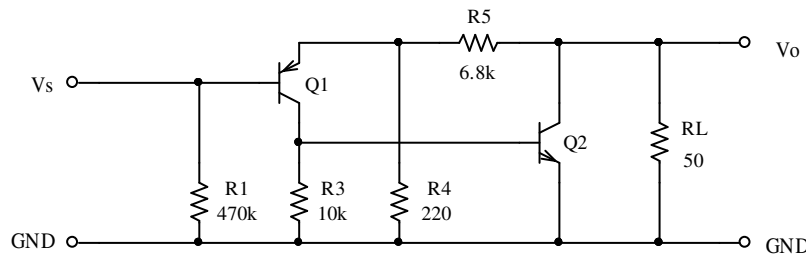
خروجی و فرکانس حد این مدار را بدست آوریم. در شکل ۴-۵۷ مدار معادل AC تقویت کننده برای

فرکانس های میانی، نمایش داده شده است. مقاومت $R1$ موازی منبع ولتاژ است، پس در فیدبک نقشی

ندارد. تقویت کننده اصلی از $Q1$ با $\beta_1 = 100$ ، $r_{e1} = \frac{nV_T}{I_{E1}} \approx \frac{25mV}{150\mu A} \approx 167\Omega$ و دارلینگتن $Q2$ با

$r_{e2} = \frac{2nV_T}{I_{E2}} \approx \frac{50mV}{125mA} \approx 0.4\Omega$ ، $\beta_2 \approx 10^4$ و مقاومت های $R4$ و

$R5$ هم شبکه فیدبک را تشکیل می دهند.



شکل ۴-۵ مدار معادل علایم کوچک مدار شکل ۴-۶

$$R'_i = \beta_1 (r_{e1} + (R4 \parallel R5)) \approx 100 \times (167\Omega + (220\Omega \parallel 6.8k\Omega)) \approx 37k\Omega$$

$$R'_o = R_L \parallel (R4 + R5) \approx 50\Omega$$

$$A'_v = \frac{R3 \parallel r_{\pi 2}}{R'_i / \beta_1} \times \frac{R'_o}{r_{e2}} \approx \frac{10k\Omega \parallel 0.4\Omega \times 10^4}{37k\Omega / 100} \times \frac{50\Omega}{0.4\Omega} \approx 965$$

$$B = \frac{R4}{R4 + R5} = \frac{22}{702}$$

$$K = 1 + A'_v B \approx 1 + \frac{965 \times 22}{702} \approx 31.25$$

$$A_{v_s} = A_{v_f} = \frac{A'_v}{K} \approx \frac{965}{31.25} \approx 30.88 \approx 31 \quad (30.829)$$

$$R_o = R_{of} = \frac{R'_o}{K} \approx \frac{50\Omega}{31.25} \approx 1.6\Omega \quad (1.6798)$$

$$R_{if} = R'_i \times K \approx 37k\Omega \times 31.25 \approx 1156k\Omega$$

$$R_i = R_{if} \parallel R1 \approx 1156k\Omega \parallel 470k\Omega \approx 328k\Omega \approx 330k\Omega \quad (329.68)$$

$$R_o = R_o'' \parallel R_L \Rightarrow R_o'' = \frac{R_L \times R_o}{R_L - R_o} \approx \frac{50 \times 1.6}{50 - 1.6} \Omega \approx 1.6 \Omega$$

$$\tau_1 = C1 \cdot R_i \approx 1 \mu F \times 330 k\Omega \approx 330 ms$$

$$\tau_2 = C2 \cdot \left(R4 + \frac{R5}{A_v'} \right) \approx 47 \mu F \times \left(220 \Omega + \frac{6.8 k\Omega}{965} \right) \approx 10.7 ms \quad (\text{میلر})$$

$$\tau_3 = C3 \cdot (R_L + R_o'') \approx 47 \mu F \times (50 \Omega + 1.6 \Omega) \approx 2.4 ms$$

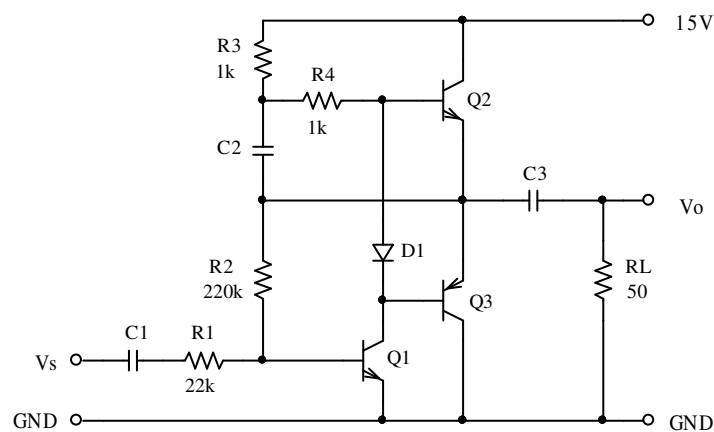
$$\tau_4 = C4 \cdot (R1 \parallel R8) \approx 4.7 \mu F \times (470 k\Omega \parallel 100 k\Omega) \approx 388 ms$$

$$\tau_3 \ll \tau_2 \ll \tau_1 < \tau_4 \Rightarrow f_l \approx \frac{1}{2\pi\tau_3} \approx 66.4 Hz \quad (68.488)$$

$$f_h \rightarrow \infty \quad (\text{عدم عنصر پایین گذر})$$

مثال ۸-۴ مشخصات مدار شکل ۵۸-۴ را برای دو حالت $C2 \rightarrow 0$ و $C2 \rightarrow \infty$ بدست آورید.

$C1$ و $C3$ به اندازه کافی بزرگ و دیود و ترانزیستورها معمولی در نظر گرفته شوند.



شکل ۵۸-۴ مدار مثال ۸-۴

حل: مدار یک تقویت کننده پوش پول کلاس B است. $Q1$ تقویت کننده اولیه (راه انداز) و $Q2$ و

$Q3$ طبقه پوش پول را تشکیل می دهند. $D1$ برای کاهش ناحیه مرده مورد استفاده قرار گرفته است. با

وجود این، چون در نقطه کار، این ترانزیستورها بایاس نشده اند ($I_{C2} \approx I_{C3} \approx 0$) این ترانزیستورها

در کلاس B کار می کنند.

$Q2$ به همراه $C2$ ، $R3$ و $R4$ به صورت بوت استرپ بسته شده اند. $R2$ مقاومت فیدبک را

تشکیل می دهد. نوع فیدبک منفی و ولتاژ - موازی است.

محاسبه نقطه کار:

$$V_{CC} - I_{C1}(R3 + R4) - V_{BE2} - \frac{I_{C1}}{\beta_1} R2 - V_{BE1} = 0$$

$$I_{C1} = \frac{V_{CC} - V_{BE2} - V_{BE1}}{R3 + R4 + R2/\beta_1} \approx \frac{15 - 0.7 - 0.7}{1 + 1 + 220/100} \approx 3.1 \text{ mA} \quad (3.267)$$

$$V(C3) = V_{E2} = V_{BE1} + \frac{I_{C1}}{\beta_1} R2 \approx 0.7 + \frac{3.1}{100} \times 220 = 7.52 \text{ V} \quad (7.784)$$

$$V(C2) = V_{CC} - I_{C1} R3 - V_{E2} \approx 15 - 3.1 \times 1 - 7.5 \approx 4.4 \text{ V} \quad (3.846)$$

تذکر: علت اصلی اختلاف بین مقادیر محاسبه شده و شبیه سازی شده در فرض $V_{BE2} = 0.7 \text{ V}$

نهفته است. به علت کوچک بودن I_{E2} (از این امیتر عملاً فقط جریان I_{B1} می گذرد)، با فرض

$V_{BE1} = 0.7 \text{ V}$ ، باید $V_{BE2} = 0.58 \text{ V}$ در نظر گرفته شود (چرا؟). در این صورت مقادیر تقریبی و

مقادیر دقیق خیلی به هم دیگر نزدیکتر خواهند بود.

حداکثر ولتاژ خروجی:

$$C2 = 0: V_{o \max} = \frac{(V_{CC} - V_{BE2} - V(C3)) R_L}{R_L + (R3 + R4)/\beta_2} \approx 4.8 \text{ V} \quad (4.537)$$

$$C2 = \infty : \begin{cases} V(C2) + I_{B2\max} \cdot R4 - V_{BE2} = 0 \\ I_{B2\max} = \frac{V(C2) - V_{BE2}}{R4} \approx \frac{4.4 - 0.7}{1k} \approx 3.7mA \\ \left. \begin{array}{l} V_{o\max} < \beta_2 I_{B2\max} R_L \approx 18.5V \\ V_{o\max} < V_{CC} - V(C3) \approx 7.48V \end{array} \right\} \Rightarrow Q2 : Sat.$$

بررسی فوق نشان می دهد که، در صورتی که خازن بوت استراپ (C2) به اندازه کافی بزرگ باشد،

Q2 می تواند اشباع شود. در این صورت:

$$C2 = \infty : V_{o\max} = V_{CC} - V_{CE2\text{sat}} - V(C3) \approx 7.2V \quad (7.003)$$

حداقل ولتاژ خروجی: در هر دو صورت (چرا؟):

$$V_{o\min} = V_{CE1\text{sat}} + V_{EB3\text{sat}} - V(C3) \approx 0.3 + 0.7 - 7.52 \approx -6.5V \quad (-6.965)$$

ماکزیمم دامنه خروجی:

$$V_{oP} = \min(V_{o\min}, V_{o\max})$$

برای این که ترانزیستورها به حالت اشباع نروند، دامنه را اندکی کمتر انتخاب می کنیم.

$$V_{oP} = \begin{cases} 4.5V & \text{for } C \rightarrow 0 \\ 6.3V & \text{for } C \rightarrow \infty \end{cases}$$

محاسبه توان:

$$P_{o\max} = \frac{P_{oP}^2}{2R_L} \approx \begin{cases} 200mW & \text{for } C \rightarrow 0 \\ 400mW & \text{for } C \rightarrow \infty \end{cases}$$

$$P_{CC} = I_{CC} V_{CC}$$

$$I_{CC_{\max}} = I_{R3} + I_{C2} \approx I_{C1Q} + \frac{V_{oP}}{\pi R_L} \approx 3.1mA + \frac{V_{oP}}{50\pi}$$

$$P_{CC_{\max}} \approx \begin{cases} 470mW & \text{for } C \rightarrow 0 \\ 650mW & \text{for } C \rightarrow \infty \end{cases}$$

$$\eta_{\max} = \frac{P_{o_{\max}}}{P_{CC_{\max}}} \approx \begin{cases} 42.5\% & \text{for } C \rightarrow 0 \\ 61.5\% & \text{for } C \rightarrow \infty \end{cases}$$

محاسبه سایر مشخصات:

محاسبه مشخصات دینامیکی مدار، یعنی بهره ولتاژ، مقاومت‌های ورودی و خروجی، در تقویت کننده های کلاس B کاری اصولی نیست! زیرا این پارامترها برای یک سیستم خطی یا یک سیستم غیر خطی که حول نقطه کار بتوان آنها را خطی در نظر گرفت تعریف شده اند. در تقویت کننده کلاس B چون در نقطه کار $I_C \approx 0$ است، لذا پارامترهای ترانزیستور: $g_m \rightarrow 0$ و $r_{\pi} \rightarrow \infty$ ، بنابراین برای تقویت کننده: R_i توسط مقاومت‌های مدار بایاس تعیین می شود و $A_v \rightarrow 0$ و $R_o \rightarrow \infty$. با تغییر دامنه ولتاژ خروجی این مقادیر تغییر می کنند. بنابراین در اغلب مواقع بجای بهره ولتاژ، دامنه ولتاژ ورودی مورد نیاز برای حد اکثر دامنه ولتاژ به عبارت دیگر توان خروجی را مشخص می کنند. به همین دلیل گاهی بهره ولتاژ را برای تقویت کننده کلاس B:

$$A_v \equiv \left. \frac{V_{oP}}{V_{iP}} \right|_{V_{o_{\max}}}$$

تعریف می کنند.

مقاومت ورودی به طبقه ورودی مربوط می شود. در این مدار این طبقه یک تقویت کننده کلاس A

است. در این مدار $r_{\pi 1} \approx \frac{25mV}{3.1mA} \times 100 \approx 800\Omega$ است. بنابراین با توجه به مقدار لحظه ای ولتاژها و

جریانهای مدار و در نتیجه مقدار لحظه ای بهره به عبارت دیگر ضریب فیدبک، $0 < R_{if}'' < r_{\pi}$ و در نتیجه: $R_i \approx R1 \dots R1 + r_{\pi}$ خواهد بود.

مشخصات شبیه سازی شده مدار در جدول ۳-۴ جمع آوری شده اند. همانطور که قبلاً ذکر شد، علل اصلی اختلاف بین مقادیر تقریبی محاسبه شده و مقادیر شبیه سازی شده، در فرض $V_{BE2} = 0.7V$ بجای $V_{BE2} = 0.58V$ و خطی فرض کردن سیستم غیر خطی است.

جدول ۳-۴ نتایج حاصل از شبیه سازی مدار شکل ۵۸-۴

C2	A_v	$R_i [k\Omega]$	$V_{OP} [V]$	$P_{Omax} [mW]$	$\eta_{max} [\%]$	d [%]
0	3.6	22.4	4	160	36.7	2.2
∞	5.8	22.6	6.4	410	59.8	4.6

چنان که مشاهده می شود، استفاده از روش بوت استراپ (اضافه کردن C2 و R4) باعث افزایش بهره ولتاژ، توان خروجی و راندمان - به قیمت افزایش اعوجاج - می شود. در ضمن این مدار در مقایسه با مدار قبل (مدار مسئله ۴-۷) با وجود ساده تر بودن، دارای توان و بخصوص راندمان بیشتری است (باز هم به قیمت اعوجاج بیشتر!).

مثال ۹-۴ مشخصات مدار شکل ۵۹-۴ را با فرض $V_D \approx V_{BE} \approx 0.6 \dots 0.7V$ بدست آورید.

حل: در این مدار ترانزیستورهای Q1 تا Q4 تشکیل تقویت کننده اصلی را می دهند. Q3 و Q4 طبقه پوش پول و Q1 و Q2 راه انداز آنها هستند. طبقه پوش پول توسط Q6 بایاس می شود. بنابراین این تقویت کننده از نوع کلاس AB است. توسط پتانسیومتر R6 جریان نقطه کار قابل انتخاب است. معمولاً اگر شرط خاصی وجود نداشته باشد، این جریان را حدوداً ۰.۵٪ تا ۲٪ حداکثر جریان خروجی انتخاب می کنند. با توجه به $V_{CC} = 15V$ و $R_L = 50\Omega$ ، مطمئناً $I_{Omax} < 150mA$ خواهد بود (چرا؟).

حداکثر دامنه خروجی:

$$V_{E3_{\max}} = V_{CC} - V_{R5} - V_{EC5_{sat}} - V_{BE3} \approx 13.3V \quad (13.55)$$

$$V_{oP}^+ = (V_{E3_{\max}} - V_{oQ}) \cdot \frac{R_L}{R_L + R10} \approx 5.7V \quad (5.835)$$

$$V_{E4_{\min}} = V_{CE2_{sat}} + V_{EB4} \approx 1V \quad (0.8186)$$

$$V_{oP}^- = (V_{oQ} - V_{E4_{\min}}) \cdot \frac{R_L}{R_L + R11} \approx 5.6V \quad (5.741)$$

$$V_{oP} = \min(V_{oP}^-, V_{oP}^+) = 5.6V$$

بنابراین برای این که به مرز اشباع نزدیک نشویم، ماکزیمم دامنه خروجی را مثلاً $V_{oP} = 5.5V$

انتخاب می کنیم.

محاسبه توان ها:

$$P_{o_{\max}} = \frac{V_{oP}^2}{2R_L} = \frac{(5.5V)^2}{2 \times 50\Omega} \approx 0.3W \quad (304.2mW)$$

$$\left. \begin{aligned} I_{CC} &= I_{R1} + I_{D1} + I_{R5} + I_{C3} \\ I_{C3_{\max}} &= I_{C3Q} + \frac{V_{oP}}{\pi R_L} \approx 37mA \end{aligned} \right\} \Rightarrow I_{CC_{\max}} \approx 41mA \quad (41.37)$$

$$P_{CC_{\max}} = I_{CC_{\max}} \cdot V_{CC} \approx 41mA \times 15V \approx 615mW \quad (620.6)$$

$$\eta_{\max} = \frac{P_{o_{\max}}}{P_{CC_{\max}}} \approx \frac{300mW}{615mW} \approx 48.8\% \quad (48.43)$$

محاسبه سایر مشخصات: چون تقویت کننده در کلاس AB به کار رفته است، ناحیه مرده تقریباً

صفر خواهد بود. از طرف دیگر بهره حلقه باز مدار زیاد و بهره حلقه بسته کم است. بنابراین مدار را

میتوان خطی فرض کرده با ضریب فیدبک بزرگ: $A_{v_s} \approx 1 + \frac{R_9}{R_8} \approx 11$ و $R_i \approx R_1 \parallel R_2 \approx 60k\Omega$

$R_o \rightarrow 0$. در صورتی که بخواهیم مقادیر را دقیقتر حساب کنیم:

$$R'_i = \beta_1 (r_{e1} + (R_8 \parallel R_9)) \approx 12.5k\Omega$$

$$R'_o = R_L \parallel (R_8 + R_9) \approx (r_{e1} + (R_8 \parallel R_9)) \approx 47\Omega$$

$$A_1 = \frac{R_3 \parallel r_{\pi 2}}{r_{e1} + (R_8 \parallel R_9)} \approx 5.8$$

$$A_2 \approx g_{m2} \beta_4 R'_o \approx 40 \times 2mA/V \times 100 \times 47\Omega \approx 376$$

$$A'_v = A_1 \times A_2 \approx 2200$$

$$B = \frac{R_8}{R_8 + R_9} = \frac{1}{11}$$

$$K = 1 + A'_v B \approx 1 + \frac{2200}{11} \approx 201$$

$$A_{v_s} = A_{v_f} = \frac{A'_v}{K} \approx 10.95 \quad (10.946)$$

$$R_i = R_1 \parallel R_2 \parallel R'_i \times K \approx 58.7k\Omega \quad (58.622)$$

$$R_o = R_{of} = \frac{R'_o}{K} \approx 0.23\Omega \quad (231.8m\Omega)$$

تذکر: این قسمت فقط به عنوان یک تمرین مجدد فیدبک؛ و برای نشان دادن این که در مدارهای

واقعی - که اغلب بهره حلقه باز آنها خیلی بیشتر از بهره حلقه بسته آنها است - می توان از مقادیر

شهودی استفاده کرد، حل شد. در بررسی مدارهای واقعی، معمولاً به همان مقادیر تقریبی شهودی بسنده

می شود. در ضمن انتظار می رود که به علت کم بودن ناحیه مرده و ضریب فیدبک بزرگ، اعوجاج عبوری این مدار کم باشد. با شبیه سازی؛ برای دامنه خروجی $V_{op} = 5.5V$ به $d = 0.04\%$ و برای دامنه خروجی $V_{op} = 10mV$ به $d = 52 \times 10^{-6}\%$ می رسمیم! توجه کنید که در تقویت کننده کلاس B هر قدر دامنه خروجی بیشتر شود (تا قبل از بریدگی)، اعوجاج کمتر می شود، در صورتی که در تقویت کننده کلاس AB بلعکس؛ هر قدر دامنه خروجی بیشتر شود، اعوجاج نیز بیشتر می شود (چرا؟).

مثال ۱۰-۴ مشخصات مدار شکل ۴-۶۰ را با فرض $\pm V_{CC} = \pm 40V$ ، $\beta_7 = \beta_9 = 80$ ، $\beta_8 = \beta_{10} = 50$ و برای سایر ترانزیستورها $\beta = 250$ ، بدست آورید.

حل: این مدار یک تقویت کننده قدرتی DC است. به همین دلیل از هیچ خازنی به عنوان خازن های کوپلاژ، بای پس یا بوت استراپ استفاده نشده است. در این مدار ترانزیستورهای $Q1$ تا $Q10$ تشکیل تقویت کننده اصلی را می دهند. $Q7$ ، $Q8$ زوج دارلینگتن $n-p-n$ و $Q9$ ، $Q10$ زوج دارلینگتن $p-n-p$ مکمل طبقه پوش پول را تشکیل می دهند.^۱ چون تقویت کننده DC است، طبقه ورودی از یک طبقه تفاضلی تشکیل شده است ($Q2$ ، $Q3$) که برای کم کردن جریان بایاس (بالا بردن مقاومت ورودی) در جلوی آنها از مدارهای کلکتور مشترک ($Q1$ ، $Q4$) استفاده شده است. راه انداز طبقه پوش پول، $Q5$ با بار فعال (منبع جریان $Q6$) است. برای بایاس کردن طبقه پوش پول (کلاس AB) از ترانزیستور $Q11$ - که به صورت چند برابر کننده ولتاژ^۲ بسته شده است - اسفاده می شود. توسط پتانسیومتر $P2$ جریان نقطه کار $I_Q \approx 10mA$ انتخاب می شود.

^۱ ر.ک. به شکل های ۴-۴۸ و ۴-۵۱
^۲ V_{BE} -Multiplier

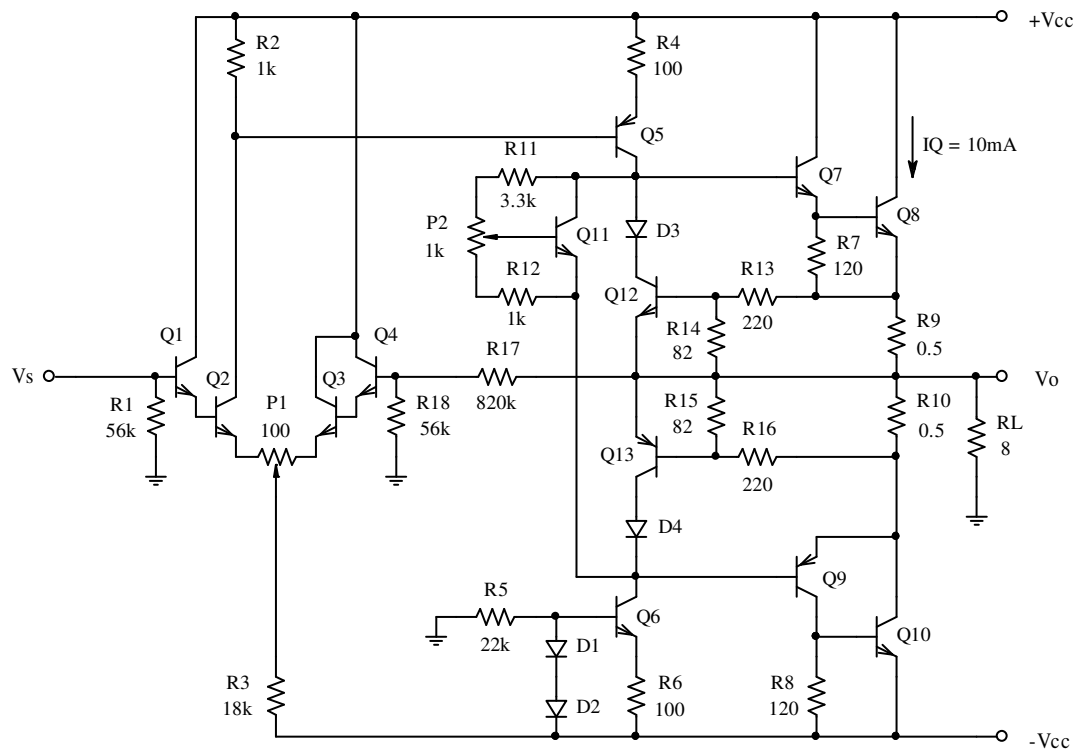
چون تقویت کننده، DC است، اثر جریان بایاس و ولتاژ افست (تقویت شده) در خروجی ظاهر

می شود. جبران این اثر، و صفر کردن ولتاژ خروجی، توسط پتانسیومتر $P1$ انجام می شود.

ترانزیستورهای $Q12$ و $Q13$ و المانهای مربوطه، تشکیل محدود کننده جریان خروجی را می دهند

(مدار محافظ).

نوع فیدبک منفی و ولتاژ - سری است. مقاومت‌های $R17$ و $R18$ شبکه فیدبک را تشکیل می دهند.



شکل ۶۰-۴ مدار مثال ۱۰-۴

مشخصات مدار: برای سادگی در نگارش، با توجه به جهت ولتاژها و جریانها، قدر مطلق آنها را در

نظر می گیریم. نقطه کار توسط پتانسیومترهای $P1$ و $P2$ انتخاب شده است ($I_{C8} = 10mA$, $V_o = 0$).

از روی شکل:

$$I_{C1} \ll I_{C2}, I_{C4} \ll I_{C3}, I_{C2} + I_{C3} \approx -\frac{V_{CC}}{R3} \approx 2mA$$

$$I_{C5} \approx I_{C6} \approx \frac{V_{D2}}{R6} \approx 7mA$$

$$I_{C7} \approx I_{C9} \approx \frac{V_{BE8}}{R7} \approx 5mA$$

با توجه به زیاد بودن بهره حلقه باز ($A_{v_d} > 1$) (چرا؟) و $A_{v_s} \approx \frac{\beta_7 \cdot \beta_8 \cdot R_L}{R4} \approx 300$ در نتیجه

($A'_v > 300$) و کم بودن بهره حلقه بسته، نسبت به آن ($A_{v_s} \approx 1 + \frac{R17}{R18} \approx 15$)، بنابراین نیازی به بدست

آوردن دقیق نقاط کار به عبارت دیگر پارامترهای دینامیکی ترانزیستورها نیست و می توان از مدل

تقریبی آپ امپ استفاده کرد. بنابراین:

$$A_{v_s} \approx 1 + \frac{R17}{R18} \approx 15.6 \quad (15.42)$$

$$R_i \approx R1 = 56k\Omega \quad (55.99)$$

$$R_o \ll R_L \left(R_o < \frac{R_L}{A'_v / A_{v_s}} \approx 0.4\Omega \right) \quad (0.1978)$$

توجه شود که وابستگی بهره و مقاومت ورودی به جریان خروجی، به عبارت دیگر مقدار لحظه ای

سیگنال خروجی بسیار کم است (چرا؟). بنابراین مقادیر تخمینی به مقادیر دقیق بسیار نزدیکند. ولی با

تخمین فقط میتوان حد مقاومت خروجی را بدست آورد. برای بدست آوردن دقیق آن باید، نقاط کار

و در نتیجه پارامترهای ترانزیستورها و از آنجا - به کمک روش حل تقویت کننده های فیدبک شده -

مقدار مقاومت خروجی را محاسبه کرد.

برای بدست آوردن توان خروجی و راندمان، چون مدار نا متقارن است، باید دامنه مثبت و منفی را

جداگانه محاسبه کرد. دامنه خروجی به دو علت محدود میشود: منبع تغذیه (a) و جریان خروجی.

محدودیت جریان خروجی نیز دو عامل دارد: مدار محافظ جریان ($Q12$ و $Q13$)، (b) و توانایی جریان

دهی راه انداز ($Q5$ و $Q6$)، (c). بنابراین:

$$(a) \quad V_P^+ \approx \left(V_{CC}^+ - I_{C5}R4 - V_{CE5_{sat}} - V_{BE7} - V_{BE8} \right) \cdot \frac{R_L}{R_L + R9} \approx 35V$$

$$(b) \quad V_P^+ = I_{o_{\max}} \cdot R_L \approx \frac{V_{BE12} \cdot (R13 + R14)}{R9 \cdot R14} \cdot R_L \approx 41V$$

$$(c) \quad V_P^+ = I_{o_{\max}} \cdot R_L \approx \frac{I_{C2_{\max}} \cdot R2 - V_{EB5}}{R4} \cdot \beta_7 \cdot \beta_8 \cdot R_L \approx 64V$$

$$V_P^+ = \min(V_P^+(a), V_P^+(b), V_P^+(c)) = 35V \quad (35.11)$$

$$(a) \quad V_P^- \approx \left(V_{CC}^- - I_{C6} R6 - V_{CE6_{sat}} - V_{EB9} \right) \cdot \frac{R_L}{R_L + R9} \approx 36V$$

$$(b) \quad V_P^- = I_{o_{\max}} \cdot R_L \approx \frac{V_{BE13} \cdot (R15 + R16)}{R10 \cdot R15} \cdot R_L \approx 41V$$

$$(c) \quad V_P^- = I_{o_{\max}} \cdot R_L \approx \frac{V_{D2}}{R6} \cdot \beta_9 \cdot \beta_{10} \cdot R_L \approx 224V$$

$$V_P^- = \min(V_P^-(a), V_P^-(b), V_P^-(c)) = 36V \quad (36.25)$$

$$V_{oP} = \min(V_P^-, V_P^+) = 35V$$

توجه کنید که اگر مدار درست طراحی شده باشد باید همیشه $I_{o_{\max}}(b) \ll I_{o_{\max}}(c)$ باشد

(چرا؟). همچنین برای شرایط نامی باید $V_{o_{\max}}(a) < V_{o_{\max}}(b)$ باشد (چرا؟). بنابراین با بررسی مدار و

اطمینان از اینکه شرایط فوق برقرار است، به همان محاسبه حالت (a) بسنده می کنیم.

$$P_{o_{\max}} = \frac{V_{oP}^2}{2R_L} = \frac{(35V)^2}{2 \times 8\Omega} \approx 76.5W \quad (76.341)$$

$$I_{CC_{\max}}^+ = I_{C1} + I_{R2} + I_{C3} + I_{C4} + I_{R4} + I_{C7} + I_{C8} \approx I_{C8} \approx \frac{V_{oP}}{\pi R_L} \approx 1.4A$$

$$I_{CC_{\max}}^- \approx I_{CC_{\max}}^+ \approx 1.4A$$

$$P_{CC_{\max}} = V_{CC}^+ \cdot I_{CC_{\max}}^+ + V_{CC}^- \cdot I_{CC_{\max}}^- \approx 2V_{CC}^+ \cdot I_{CC_{\max}}^+ \approx 112W \quad (112.011)$$

$$\eta_{\max} = \frac{P_{o_{\max}}}{P_{CC_{\max}}} \approx \frac{76.5W}{112W} \approx 68.3\% \quad (68.155)$$

تذکر: همانطور که می دانیم^۱، برای تقویت کننده کلاس B (همچنین برای کلاس AB تا زمانی که

جریان نقطه کار نسبت به جریان ماکزیمم خروجی قابل اغماض باشد (یعنی تقریباً همیشه!)) راندمان

مدار متناسب است با نسبت دامنه ولتاژ خروجی به منبع ولتاژ. یعنی (در صورت تقارن منابع تغذیه):

$$\eta \approx \frac{\pi}{4} \cdot \frac{V_{op}}{V_{CC}^+} \Rightarrow \eta_{\max} \approx \frac{\pi}{4} \cdot \frac{V_{o_{\max}}}{V_{CC}^+} \approx \frac{\pi}{4} \cdot \frac{35V}{40V} \approx 68.7\%$$

در این مدار جریان اتصال کوتاه تقریباً با جریان ماکزیمم برابر است:

$$I_{sc} \approx I_{o_{\max}} \approx \frac{V_{BE12}}{R9} \cdot \left(1 + \frac{R13}{R14}\right) \approx 5.16A \quad (5.1794)$$

جدول ۴-۴ اثر جریان نقطه کار را بر روی مشخصات مدار نشان می دهد.

جدول ۴-۴ وابستگی مشخصات تقویت کننده به نقطه کار

I_{CQ} [mA]	R_o [Ω]	$d_{(V_{op} \approx 0.1V)}$	$d_{(V_{op} \approx 2V)}$	$d_{(V_{op} \approx 35V)}$
0	2.899	5.75%	0.577%	0.045%
1	0.804	3.71%	0.331%	0.037%
10	0.197	0.72%	0.281%	0.038%
100	0.098	0.01%	0.311%	0.039%

چنان که ملاحظه می شود، با افزایش جریان نقطه کار طبقه خروجی، مقاومت خروجی نیز کم می

شود، که امری طبیعی است (چرا؟). به ازای $I_{CQ} = 0, 1mA, 10mA$ ، با افزایش دامنه خروجی (تا قبل

از بریدگی) اعوجاج نیز کم می شود، که این هم طبیعی است (چرا؟). ولی به ازای $I_{CQ} = 100mA$ ، با

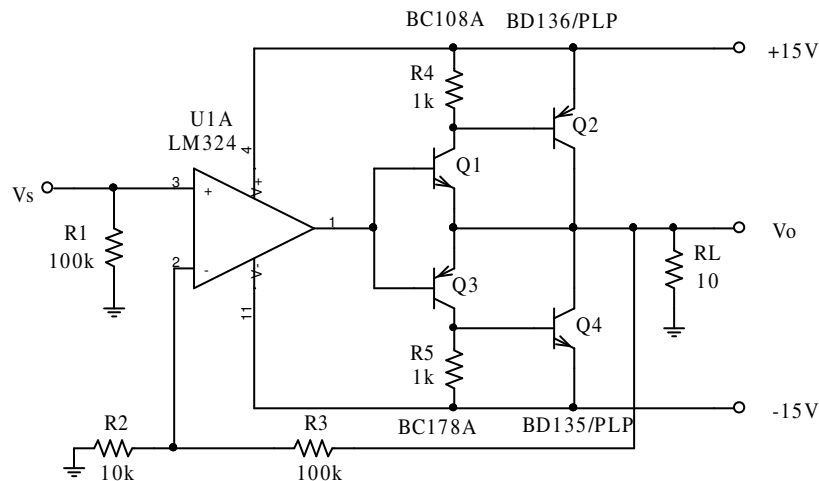
افزایش دامنه خروجی، اعوجاج در ابتدا زیاد و سپس کم می شود. همچنین برای دامنه های بزرگ

^۱ ر. ک. رابطه (۴-۷۷)

($V_{OP} \approx 35V$)، با افزایش جریان نقطه کار، اعوجاج در ابتدا کم و سپس اندکی زیاد می شود. می توانید

علت را توضیح دهید؟

مثال ۴-۱۱ مشخصات مدار شکل ۴-۶۱ را بدست آورید.



شکل ۴-۶۱ مدار مثال ۴-۱۱

حل: این مدار یک تقویت کننده قدرتی است، که از یک طبقه پوش پول کلاس B شامل $Q1$ ، $Q2$

به عنوان زوج مکمل دارلینگتن npn و $Q3$ ، $Q4$ به عنوان زوج مکمل دارلینگتن pnp و یک آپ امپ

به عنوان راه انداز آن، تشکیل شده است. در این مدار از زوج های مکمل^۱ استفاده شده است تا هم

حداکثر دامنه خروجی بیشتر شود و هم ناحیه مرده کمتر باشد. آپ امپ LM324 برای ولتاژهای

خروجی تا $V_o \approx \pm|V_{CC} - 1V|$ به صورت یک تقویت کننده خطی عمل می کند. سایر مشخصات اصلی

آن عبارتند از: $A_o \approx 10^5$ ، $f_T \approx 1MHz$ ، $SR \approx 0.5V / \mu s$ و $I_{Omax} \approx 40mA$

مشخصات مدار: در فرکانس های پایین، یعنی تا زمانی که آپ امپ را بتوان ایده آل در نظر گرفت:

^۱ ر.ک. به شکل های ۴-۴۸ و ۴-۵۱

$$R_i \approx R1 = 100k\Omega \quad (99.99)$$

$$A_{v_s} \approx 1 + \frac{R3}{R2} = 11 \quad (10.99)$$

$$V_{oP} = V_{o_{max}} (U1A) - V_{BE} \approx 15V - 1V - 0.7V \approx 13.3V \quad (13.46)$$

$$P_{o_{max}} = \frac{V_{oP}^2}{2R_L} \approx 8.8W \quad (9.069)$$

$$\eta_{max} \approx \frac{\pi}{4} \cdot \frac{V_{oP}}{V_{CC}} \approx 69.6\% \quad (70.03)$$

حسن مدار در سادگی آن است. عیب مدار در زیاد بودن اعوجاج آن در فرکانس های بالا یا دامنه های کوچک است. جدول ۴-۵ اعوجاج مدار را به ازای دامنه ها و فرکانس های مختلف منعکس می کند. عیب دیگر مدار در نداشتن مدار محافظ است.

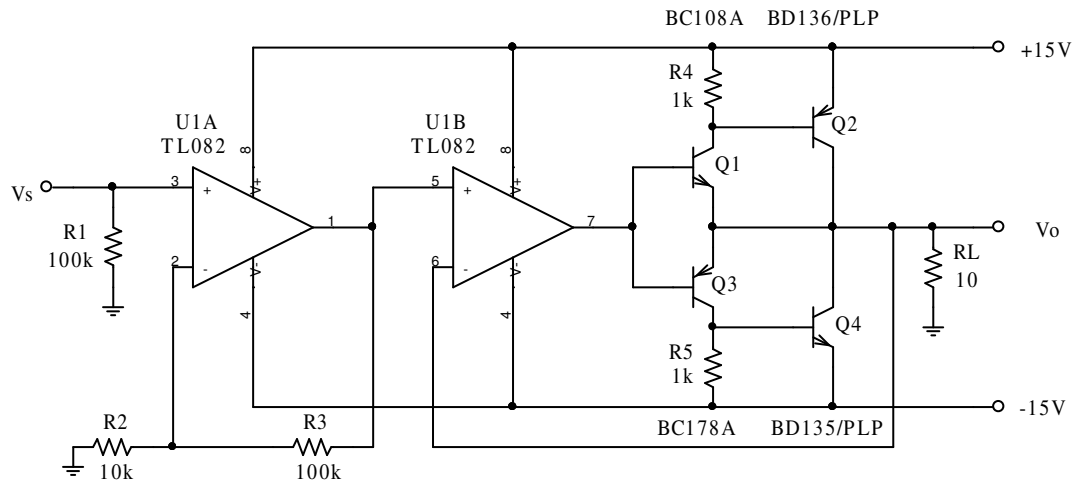
جدول ۴-۵ مقدار اعوجاج مدار شکل ۴-۶۱ به ازای فرکانس ها و دامنه های خروجی مختلف

$f [Hz], V_o [V]$	10m	100m	1	10
1	0.381	0.043	0.00354	0.000384
10	1.89	0.221	0.0245	0.000485
100	12.1	2.01	0.221	0.0211
1k	64.0	12.8	2.09	0.245

THD [%]

چنان که از این جدول بر می آید، از این مدار با این آپ امپ به عنوان تقویت کننده صوتی نمی توان استفاده کرد. ولی برای فرکانس های پایین، مثلاً برای تولید ۵۰ هرتز به عنوان شبیه ساز برق شهر، مناسب است. در صورتی که بخواهیم از این مدار به عنوان تقویت کننده صوتی استفاده کنیم، باید از یک آپ امپ مناسبتری استفاده کنیم. برای مثال آی سی TL082 که شامل دو آپ امپ با مشخصات اصلی: $I_{o_{max}} \approx 50mA$ و $SR \approx 13V / \mu s$ ، $f_T \approx 3MHz$ ، $A_o \approx 10^5$ ، $V_o \approx \pm |V_{CC} - 1V|$ است، برای این

کار مناسب می باشد. برای این که اثر ناحیه مرده طبقه پوش پول را کمتر کنیم، از هر دو آپ امپ استفاده می کنیم (مدار شکل ۶۲-۴). بهره مدار توسط آپ امپ اول تامین می شود. بهره طبقه پوش پول برابر با یک انتخاب میشود (فیدبک قوی تر، اعوجاج کمتر).



شکل ۶۲-۴ اصلاح مدار شکل ۶۱-۴

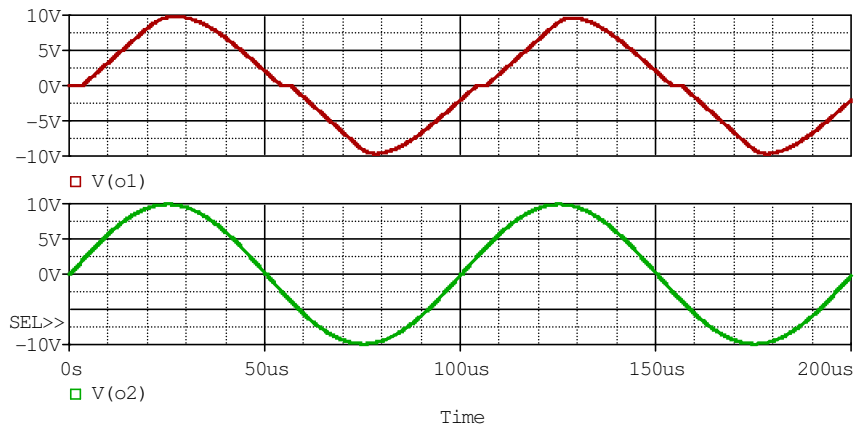
در جدول ۶-۴ اعوجاج این مدار برای ولتاژها و فرکانس های مختلف، جهت مقایسه با مشخصات مدار قبل، ذکر شده است. سایر مشخصات این مدار با مدار قبل یکی است.

جدول ۶-۴ میزان اعوجاج مدار شکل ۶۲-۴ به ازای فرکانس ها و دامنه های خروجی مختلف

$f [Hz], V_o [V]$	10m	100m	1	10
10	0.0279	0.00408	0.000241	0.0000577
100	0.301	0.0359	0.00171	0.000219
1k	2.88	0.114	0.0212	0.0106
10k	16.2	2.91	0.375	0.0419

THD [%]

چنان که ملاحظه می شود، اعوجاج این مدار نسبت به مدار قبل به مراتب کمتر است. این امر دو دلیل دارد. یکی آرایش مدار (بهره حلقه بسته‌ی کمتر طبقه‌ی پوش پول)، و دیگری مشخصات آپ امپ. در این مورد نیز دو مشخصه آپ امپ نقش دارند، f_T و SR . شکل ۴-۶۳ سیگنال‌های خروجی این دو مدار را باهم مقایسه می کند.

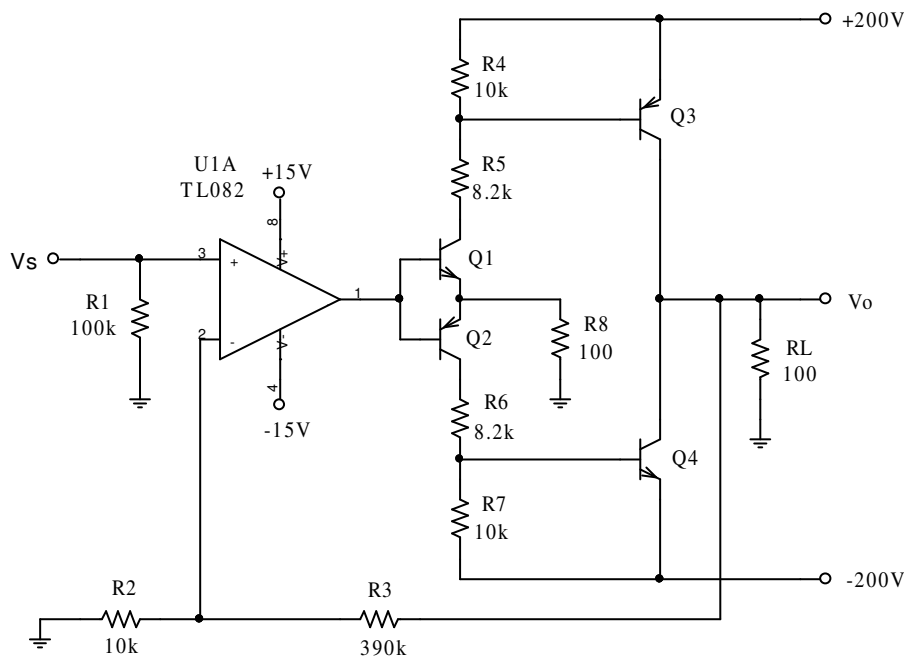


شکل ۴-۶۳ مقایسه سیگنال‌های خروجی دو مدار در $f = 10kHz$ و $V_O = 10V$. بالا: شکل ۴-۶۱، پایین: شکل ۴-۶۲

f_T در بهره حلقه باز مدار نقش دارد. هر قدر این مقدار بزرگتر باشد، ضریب فیدبک بزرگتر و در نتیجه اعوجاج کمتر خواهد بود. عامل مهمتر SR است. زیرا هم در اعوجاج عبوری نقش دارد (جهش ولتاژ خروجی آپ امپ به اندازه $2V_{BE}$ در ناحیه گذر از صفر) هم در محدودیت دامنه‌های بزرگ. این دو موضوع در شکل ۴-۶۳ نمودار بالایی به خوبی مشاهده می شود. اعوجاج نمودار قرمز حدود ۱۱٪ است، در صورتی که اعوجاج نمودار سبز رنگ کمتر از ۰٫۰۴٪ می باشد.

برای دستگاه‌های صوتی با کیفیت بالا اعوجاج $THD \leq 0.1\%$ در فرکانس $f = 1kHz$ و توان نامی، مطلوب است. در صورتی که برای دستگاه‌های ارزان قیمت به اعوجاج $THD \approx 5\%$ نیز بسنده می کنند. بنابراین مدار فوق با اعوجاج $THD < 3\%$ به عنوان یک تقویت کننده صوتی ارزان قیمت، قابل قبول است.

مثال ۴-۱۲ مشخصات مدار شکل ۴-۶۴ را بدست آورید.



شکل ۴-۶۴ مدار مثال ۴-۱۲

حل: این مدار یک تقویت کننده قدرتی DC با خروجی ولتاژ بالا است. از آنجایی که ولتاژ منبع

تغذیه آپ امپ ها معمولاً نباید از $\pm V_{CC} = \pm 15V$ تجاوز کند، و ولتاژ خروجی تقویت کننده ها بی که

تا کنون بررسی شده اند کمتر از این مقدار است (چرا؟)، در صورتی که به ولتاژ خروجی بیش از مقدار

منبع تغذیه باشد، یا باید از ترانسفورماتور برای افزایش ولتاژ خروجی استفاده کرد (که برای تقویت

کننده های DC امکان ندارد) یا این که در طبقه پوش پول، بجای مدار کلکتور مشترک، از مدار امیتر

مشترک استفاده کرد. در مدار فوق از چنین ایده ای استفاده شده است.

در این مدار منبع تغذیه اصلی $\pm V_{CC} = \pm 200V$ است. به کمک یک منبع تغذیه جداگانه (مثلاً به

کمک زnr دیود) می توان تغذیه آپ امپ را به $\pm V_{CC(OPA)} = \pm 15V$ محدود کرد. سیگنال خروجی آپ

امپ توسط طبقه پوش پول کلاس B متشکل از ترانزیستورهای $Q1$ ، $Q2$ و مقاومت امیتر $R8$ تقویت

شده به طبقه پوش پول کلاس B بعدی که متشکل از ترانزیستورهای Q3، Q4 است، منتقل می شود. ترانزیستورها در هر دو طبقه به صورت امیتر مشترک بسته شده اند. بنابراین با وجود این که ولتاژ خروجی آپ امپ در محدوده ای کمتر از $\pm 15V$ قرار دارد، خروجی ترانزیستورها می تواند $V_{C1} \approx 0 \dots 200V$ ، $V_{C2} \approx -200 \dots 0V$ و $V_{C3} = V_{C4} \approx -200 \dots 200V$ باشند (چرا؟).

مشخصات مدار: تا زمانی که مدار در حالت خطی قرار داشته باشد، به علت فیدبک منفی (ولتاژ -

سری) و ضریب فیدبک بالا: $R_i \approx R1 = 100k\Omega$ ، $A_{v_s} \approx 1 + \frac{R3}{R2} = 40$ ، چون مدار متقارن است و

Q3، Q4 می توانند تا مرز اشباع پیش روند، $V_{oP} = V_{CC} - V_{CE_{sat}} = 200V - 0.3V \approx 200V$ ، از آن

جا: $P_{o_{max}} = \frac{V_{oP}^2}{2R_L} \approx 200W$ و $\eta_{max} \approx \frac{\pi}{4} \cdot \frac{V_{oP}}{V_{CC}} \approx 78\%$ در ضمن اعوجاج مدار به ازای

$V_{oP} \approx 200V$ و $f = 10kHz$ ، $THD \approx 0.1\%$ محاسبه شده است.

اشکالات مدار:

الف- همان طور که ذکر شد، ولتاژ شکست ترانزیستورها باید زیاد باشد. برای مثال باید:

$V_{CE1_{max}} = V_{CE2_{max}} \geq 200V$ و $V_{CE3_{max}} = V_{CE4_{max}} \geq 400V$ باشد (چرا؟). در ضمن

حداکثر جریانی که ترانزیستورهای خروجی باید تحمل کنند $I_{C3_{max}} = I_{C4_{max}} > 2A$ است

(چرا؟). β ی چنین ترانزیستورهایی معمولاً کم است (حدود ۲۰) بنابراین جریان بیس ها به

عبارت دیگر $I_{C1_{max}} = I_{C2_{max}} = I_{R5_{max}} = I_{R6_{max}} > 0.1A$ خواهد بود (مقاومت ها باید

کوچک انتخاب شوند، المانهای مدار شکل ۴-۶ با فرض $\beta = 100$ انتخاب شده اند، که

فرض غیر معقولی است). این امر باعث افزایش تلفات به عبارت دیگر کاهش راندمان خواهد

بود. بنابراین در عمل باید به جای $Q3$ و $Q4$ از دارلینگتن یا $PMOS$ ¹ استفاده کرد.

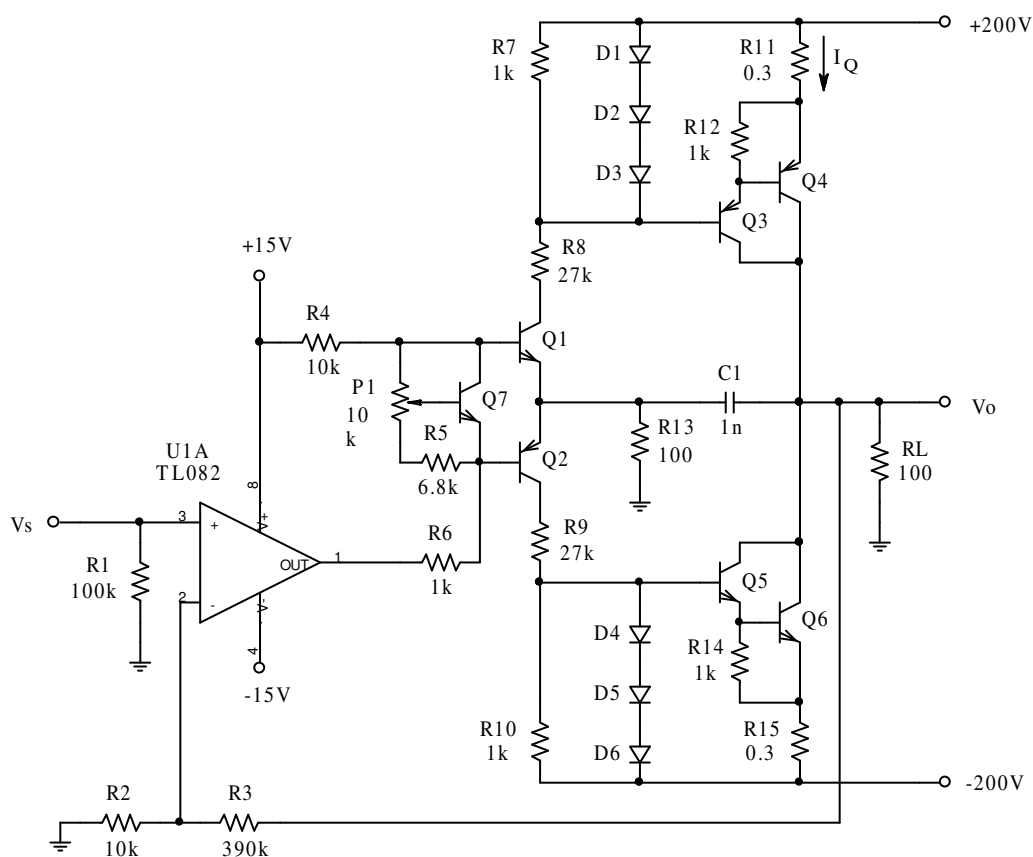
ب- به علت این که مدار در کلاس B به کار رفته است اعوجاج آن در دامنه های کم، زیاد

میشود. مثلاً به ازای $V_{Op} \approx 1V$ ، در فرکانس $f = 10kHz$ اعوجاج آن $d \approx 8.7\%$ است.

پ- به علت این که تقویت کننده فاقد مدار محافظ (محدود کننده جریان) است بر اثر اتصال کوتاه

شدن خروجی، جریان بیش از اندازه زیاد می شود.

در شکل ۶۵-۴ نحوه مرتفع شدن عیوب مدار فوق نمایش داده شده است.



شکل ۶۵-۴ مدار تکمیل شده مدار شکل ۶۴-۴

¹ PMOS: Power MOSFET

زوج $Q3$ ، $Q4$ دارلینگتن npn و $Q5$ ، $Q6$ دارلینگتن npn طبقه پوش پول را تشکیل می دهند.

برای این دارلینگتن ها $\beta > 1000$ ، $V_{CE_{max}} > 400V$ و $I_{C_{max}} > 2A$ فرض می شود.

راه انداز طبقه پوش پول اصلی، پوش پول متشکل از $Q1$ ، $Q2$ است. برای این طبقه

ترانزیستورهایی با مشخصات $\beta > 50$ ، $V_{CE_{max}} > 200V$ و $I_{C_{max}} > 10mA$ کفایت می کند.

طبقه های پوش پول در کلاس AB کار می کنند. بایاسینگ مدار به کمک ترانزیستور $Q7$ تامین

می شود. توسط پتانسیومتر $P1$ ، جریان نقطه کار طبقه خروجی (مثلاً $I_Q \approx 10mA$) انتخاب می شود.

در این صورت اعوجاج مدار در فرکانس $f = 10kHz$ ، برای دامنه های خروجی $V_{op} \approx 1mV \dots 200V$

تقریباً ثابت و برابر $d \approx 0.02\%$ بدست می آید.

دیوهای $D1 \dots D3$ و مقاومت $R11$ در نیم پریود مثبت و دیوهای $D4 \dots D6$ و مقاومت $R15$

در نیم پریود منفی مسئول محدود کردن جریان خروجی به حدود $I_{sc} \approx \frac{V_D}{R} \approx \frac{0.7V}{0.3\Omega} \approx 2.3A$ هستند.

سایر مشخصات این مدار مانند مدار قبل است. دامنه خروجی اندکی کمتر است $V_{op} \approx 198V$. ولی

این امر تاثیر قابل توجهی در توان خروجی ندارد ($P_{o_{max}} \approx 196W$). راندمان این مدار نیز تقریباً همان

است ($\eta_{max} \approx 77\%$). این امر صحت دارد که دامنه خروجی کمتر است و در نتیجه راندمان نیز باید

کمتر شود، ولی اولاً این تاثیر ناچیز است و ثانیاً به علت بزرگتر بودن β های طبقه پوش پول اصلی،

جریان راه اندازها (I_{C1} ، I_{C2}) کمتر خواهد بود. حتی به همین دلیل ممکن است در برخی شرایط

راندمان اندکی نیز بیشتر شود.

چنان که مشاهده می شود - با وجود این که تقویت کننده DC است - یک خازن $C1 = 1nF$ در

آن به کار رفته است. این خازن، جهت جبران فرکانسی و جلوگیری از نوسان کردن مدار است و در کار

کرد اصلی مدار نقشی ندارد.