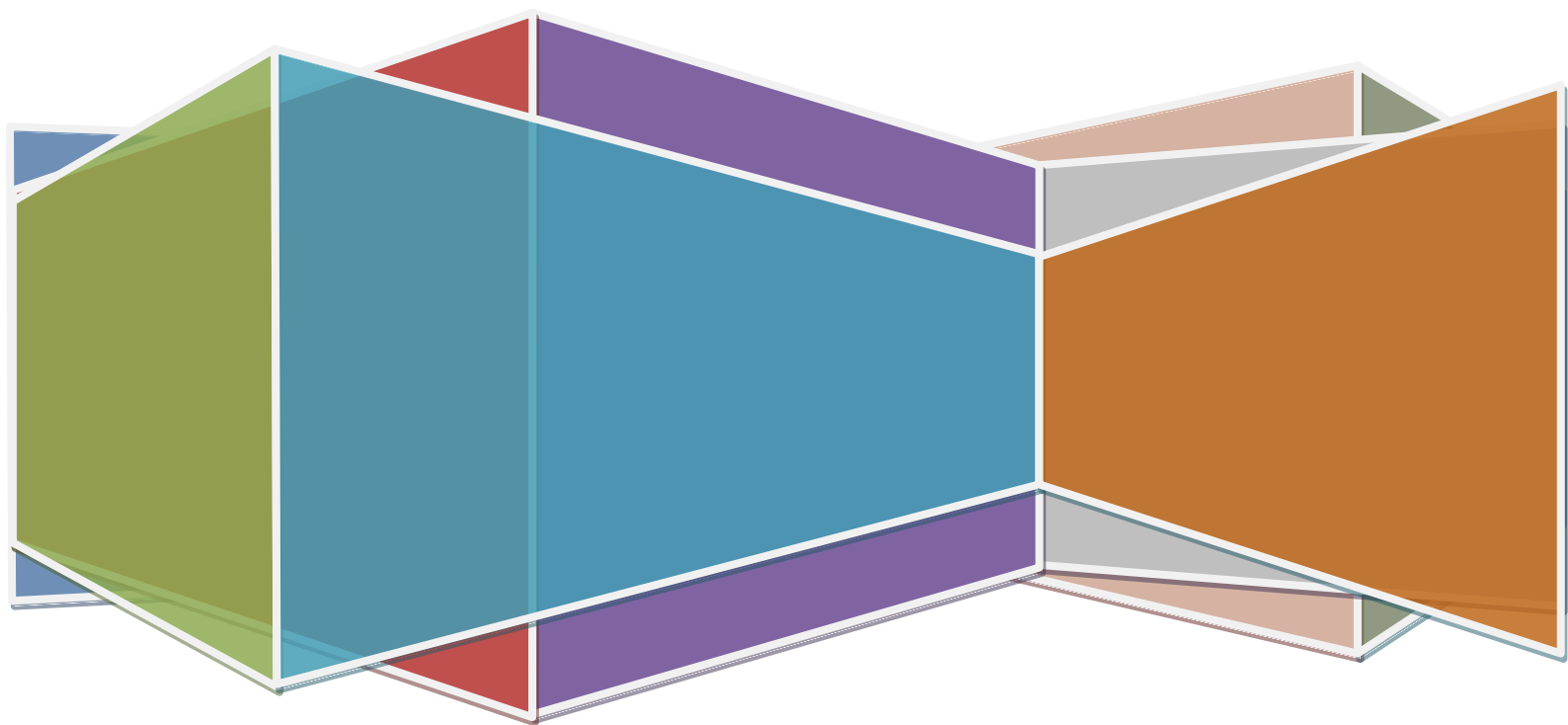


به نام خدا

ریزپردازنده MicroBlaze

ISE Design Suite 14.4

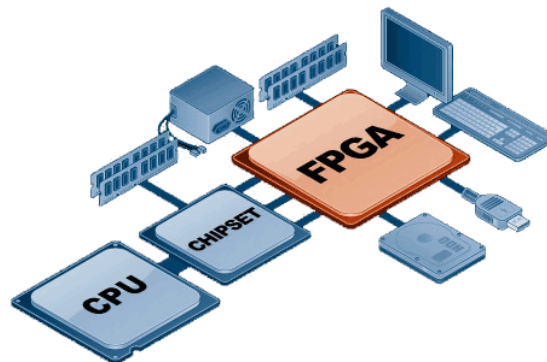
محمد نوری



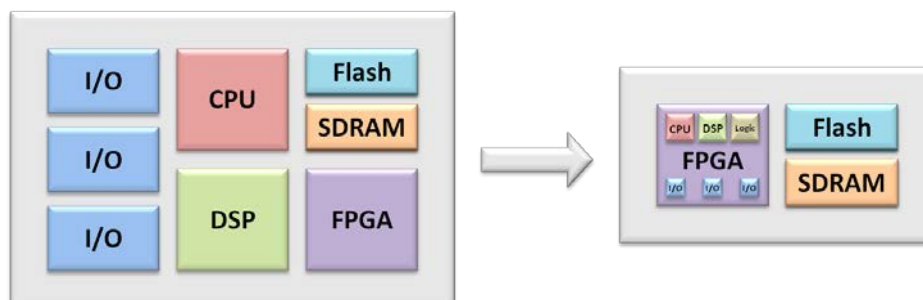
چکیده

با وجود این که تراشه‌های FPGA برای پیاده‌سازی الگوریتم‌های موازی بسیار مناسب هستند، الگوریتم‌های ترتیبی و بالاخص الگوریتم‌هایی که نیاز به قدرت پردازش بالایی ندارند، ارجح است بخاطر صرفه‌جویی در زمان و تسهیل امر پیاده‌سازی، به صورت برنامه‌ای نرم‌افزاری روی یک ریزپردازنده پیاده‌سازی شوند.

سیستم‌های پیچیده‌ی امروزی، نیاز به حافظه‌ای با حجم زیاد، ریزپردازنده‌ای پُرسرعت، یک پردازنده‌ی سیگنال دیجیتال، و چندین نوع واسط سیستمی به منظور ارتباط با تراشه‌ها، سیستم‌ها و بوردهای دیگر دارند. بکارگیری سیستمی متشکل از پردازنده و حافظه‌ی خارجی، منجر به کاهش کارایی سیستم و افزایش هزینه‌ها می‌گردد.



چنانچه این دو (پردازنده و حافظه‌ی خارجی)، با هم یکپارچه شوند، آنگاه با کاهش مصرف توان و تسهیل پیچیدگی امر طراحی و مسائل یکپارچه‌سازی و اتصالات، می‌توانیم روی ساخت یک سیستم سریع‌تر فکر کنیم و تنگناهای کارایی را برطرف نمائیم. همچنین ادغام قابلیت‌های پردازشی در FPGAهای موجود بر بوردهایی که در حال حاضر برای کارهای کنترلی استفاده می‌شوند، می‌تواند عملکرد سیستم را افزایش داده و هزینه‌ی کل سیستم (هزینه طراحی، یکپارچه‌سازی، ساخت و ...) را کاهش دهد.

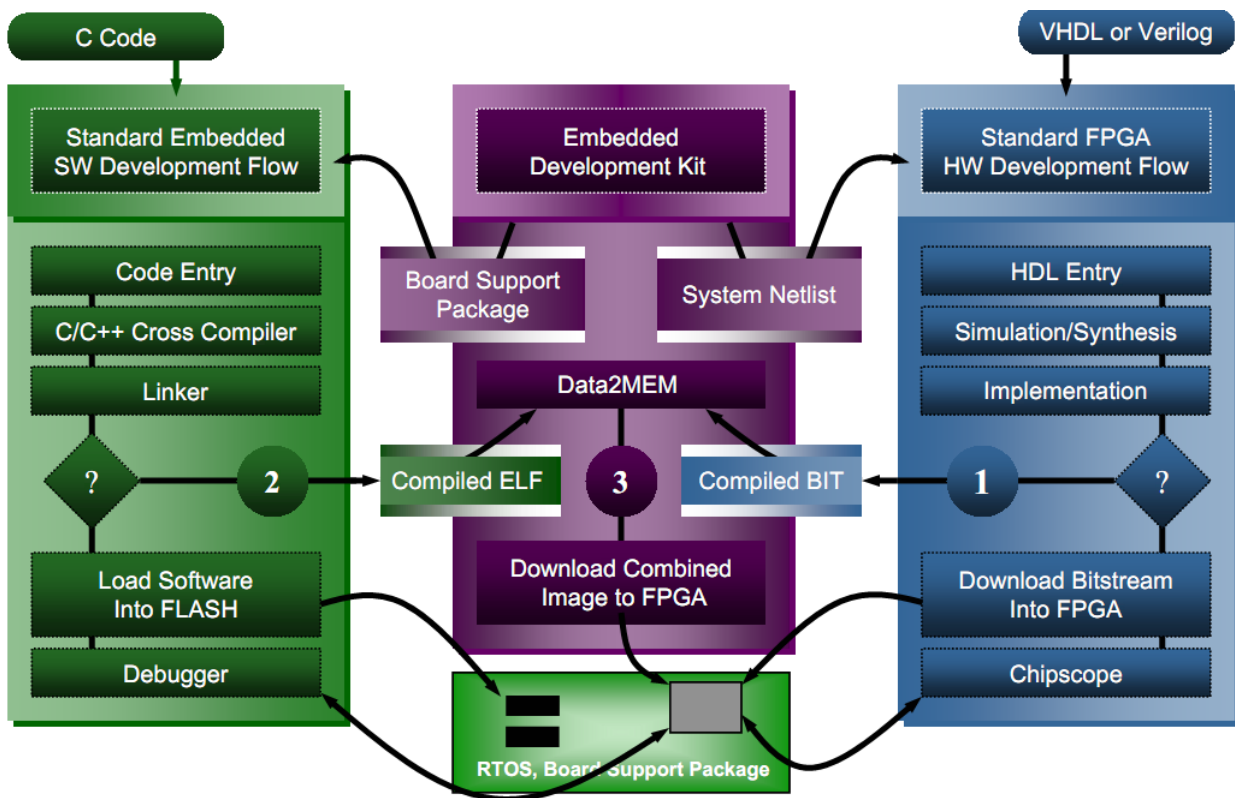


از درایورها که شامل کدهای مربوط به نحوی استفاده‌ی نرم‌افزار از سخت‌افزار هستند، به همراه روتین‌های نرم‌افزاری، سرویس‌های وقفه و کدهای سیستم عامل، فایل‌ی با پسوند elf. تولید می‌گردد که حاوی تمام اطلاعات نرم‌افزاری سیستم می‌باشد.

در EDK به دو روش می‌توان سیستم خود را طراحی و پیاده‌سازی کنیم:

۱. در آغاز، سخت‌افزار طراحی و پیاده‌سازی شده و سپس نرم‌افزار مربوطه به صورت جداگانه پیاده‌سازی می‌گردد. در واقع با این روش امکان تغییر و تصحیح نرم‌افزار مستقل از سخت‌افزار فراهم می‌گردد.
۲. فایل‌های bit و elf. با یکدیگر ترکیب شده و یک فایل bit. نهایی تولید می‌گردد.

روند طراحی یک Embedded System با استفاده از نرم‌افزار EDK در شکل زیر نشان داده شده است:



به منظور آشنایی با روند طراحی در EDK، در آغاز ابزارهای مهم موجود در این نرم‌افزار را به طور خلاصه توضیح می‌دهیم:

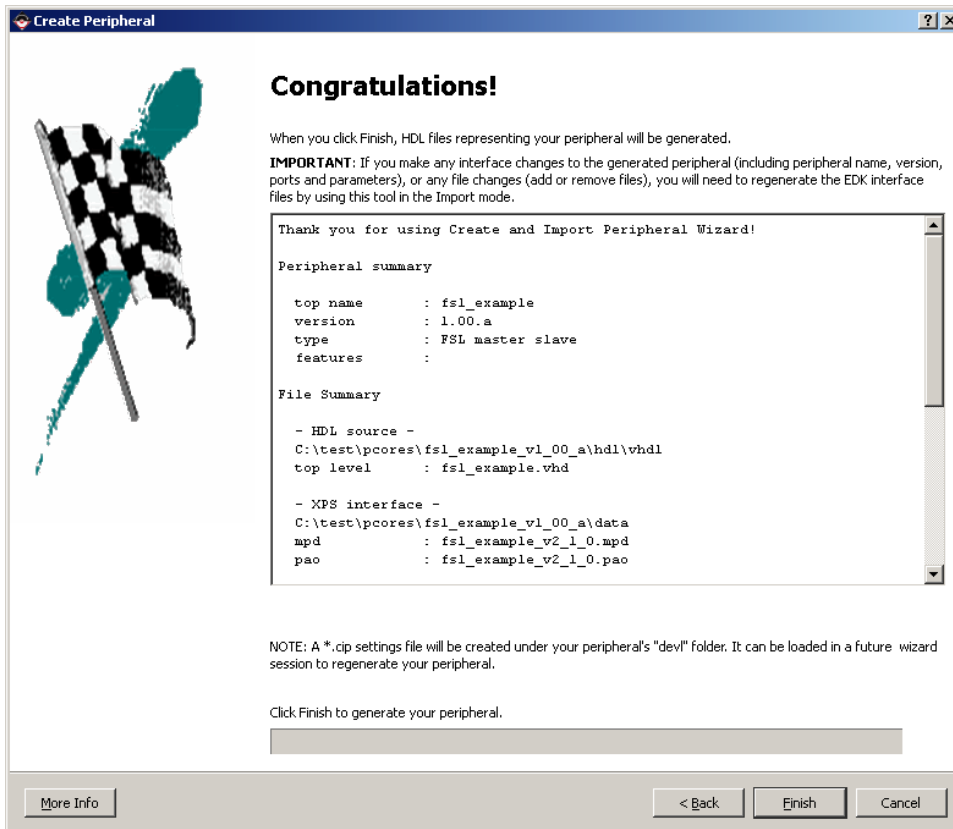
۱. در EDK امکان نوشتن قطعه کدهایی به زبان C برای درایورها، نرم‌افزارهای کاربردی و سیستم عامل فراهم شده است، بنابراین EDK شامل یک کامپایلر C/C++ می‌باشد.
۲. جهت عیب‌یابی نرم‌افزار پیاده‌سازی شده روی FPGA، برنامه EDK شامل نرم‌افزار Debugger است. این قابلیت، امکان اجرای عمل عیب‌یابی به صورت Online، پس یا پیش از پیاده‌سازی و هنگام طراحی را میسر می‌سازد.
۳. EDK شامل نرم‌افزاری (Wizard) برای هدایت طراح در بین گزینه‌های دخیل در طرح می‌باشد. با استفاده از محیط Base System Builder Wizard، طراح با انتخاب گزینه‌های موجود و کلیک کردن روی دکمه‌ی Next، طرح کلی سخت‌افزار را در یک فایل system.bsb ذخیره می‌کند.

۴. PLATGen

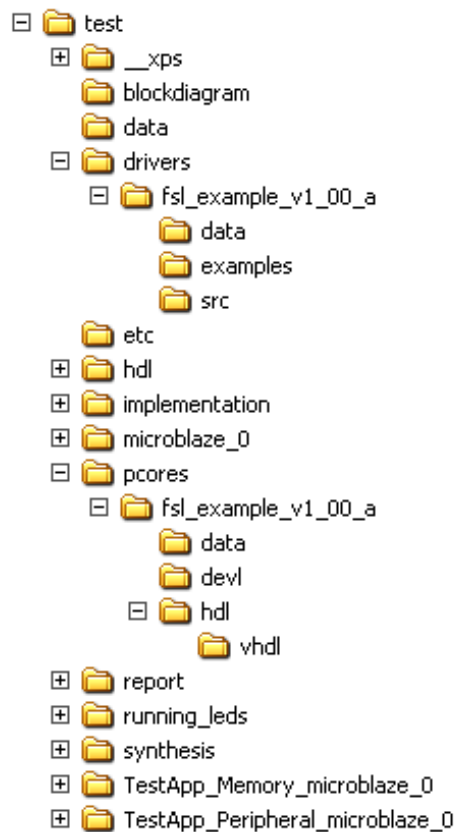
۵. LIBGen

۶. SIMGen

۱۰. اکنون برنامه به خاطر ایجاد نخستین قطعه مورد نظرتان به شما شادباش می گوید!



۱۱. توصیف VHDL قطعه مورد نظر در پوشه hdl/vhdl، و یک برنامه نمونه در پوشه src یافت می شوند.



۱۲. اکنون می خواهیم این قطعه را به طرح مان اضافه کنیم. درانتهای برگه IP catalog، روی قطعه ایجاد شده راست کلیک کرده و گزینه Add IP را انتخاب کنید.