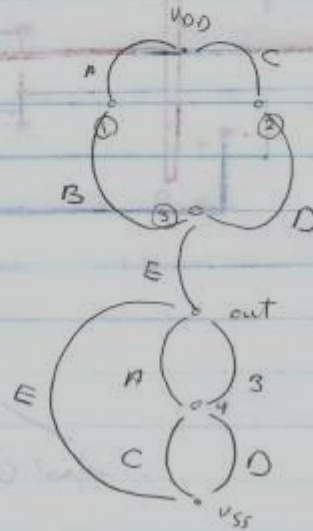
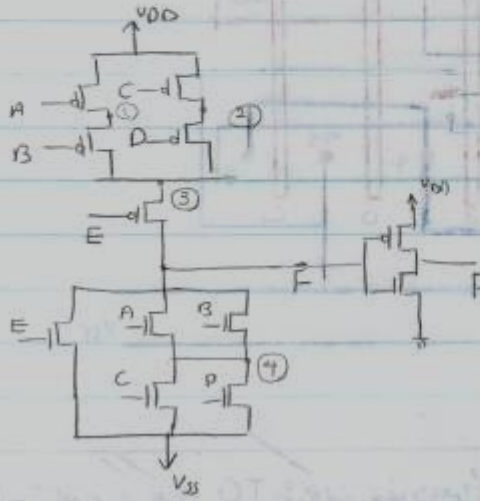


# Layout

1- برآیند  $F = (A+B)(C+D)+E$  مدار Static CMOS قرار دهید.

مسیرهای اولی آن نوشته شود و مدارهای متناظر را بنویسید.



مسیرهای اولی p-chain:

$$\{B, A, C, D, E\} \quad \{D, C, A, B, E\}$$

$$\{E, B, A, C, D\} \quad \{E, D, C, A, B\}$$

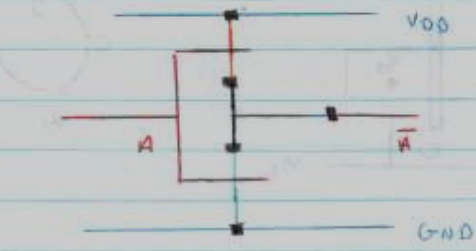
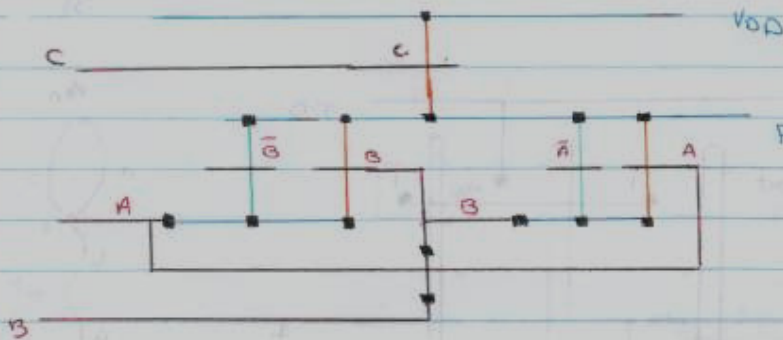
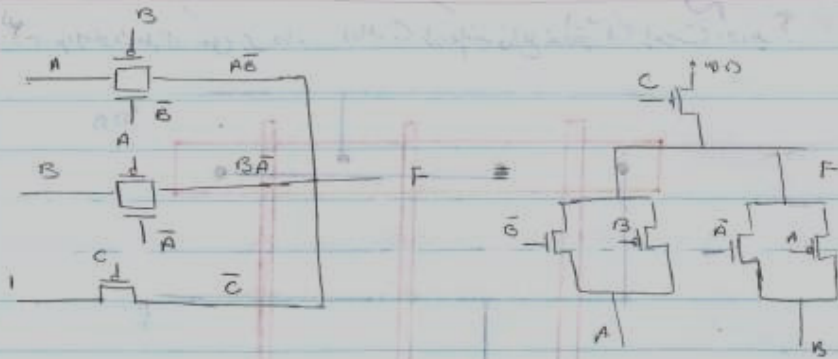
مسیرهای اولی n-chain:

$$\{E, B, D, C, A\} \quad \{E, A, C, D, B\} \quad \{E, B, C, D, A\}$$

$$\{E, A, D, C, B\} \quad \{E, C, A, B, D\} \quad \{E, D, B, A, C\}$$

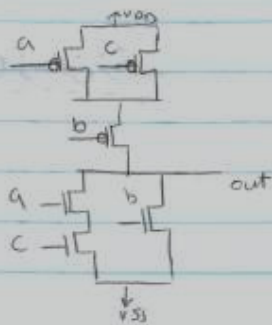
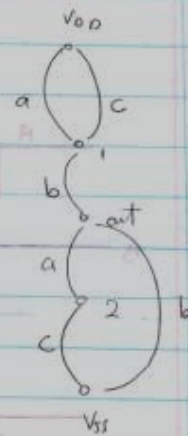
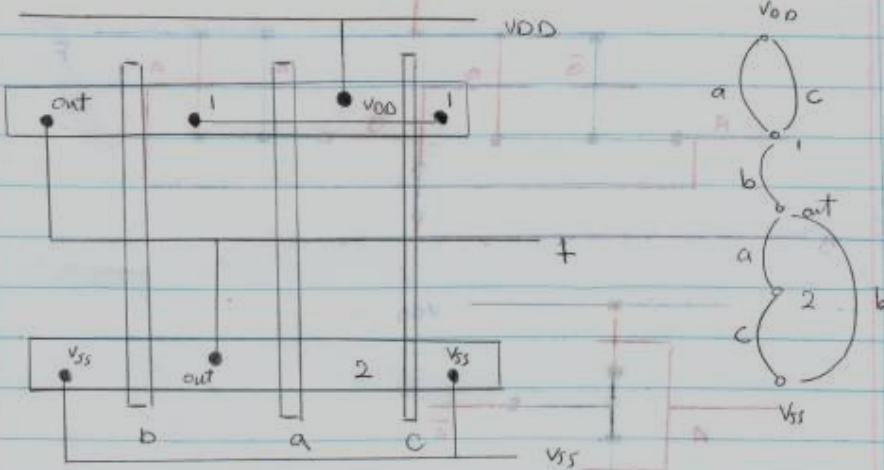
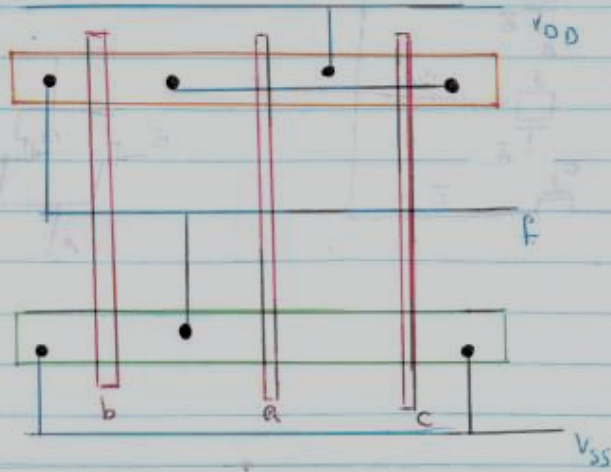
$$\{E, C, B, A, D\} \quad \{E, D, A, B, C\}$$



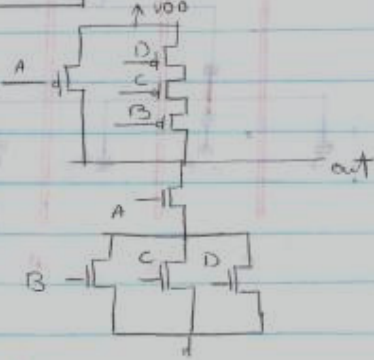
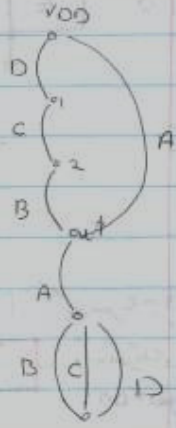
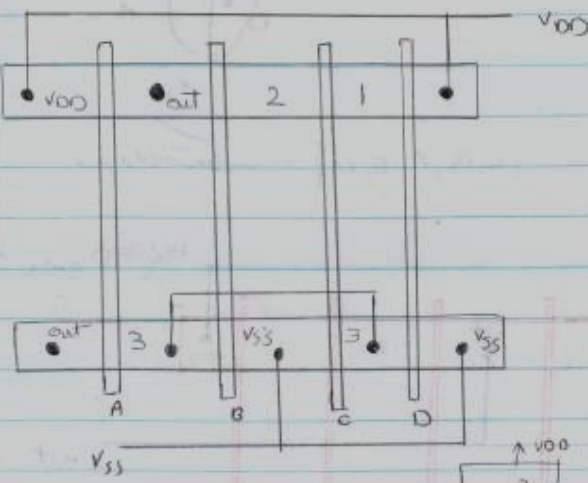
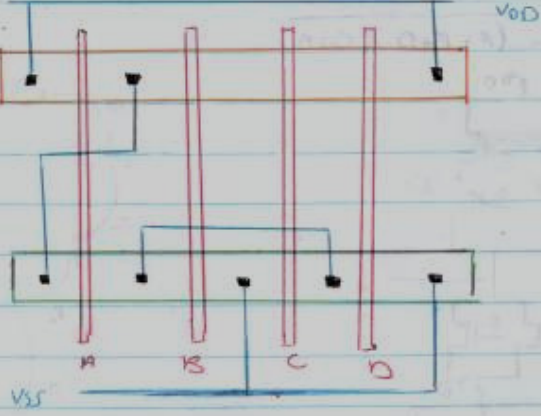


برای استخراج این ترتیب

۳- برای خودرابطی شدن یک مدار CMOS بر مبنای منابع تغذیه آن باید چه کاری کرد؟



۴- تعیین کنید که در این مدار چه اتفاقی می افتد؟

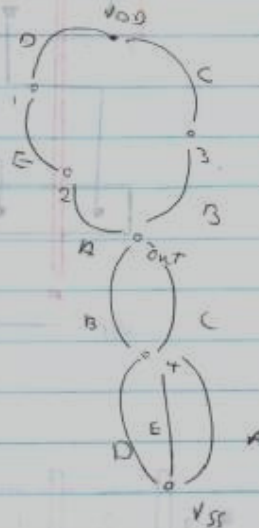
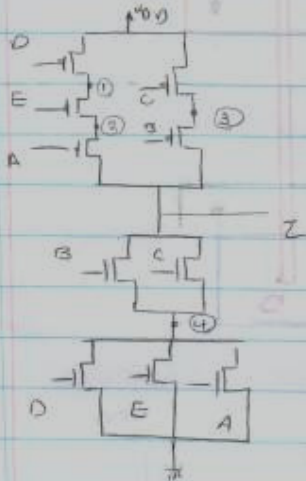


5,

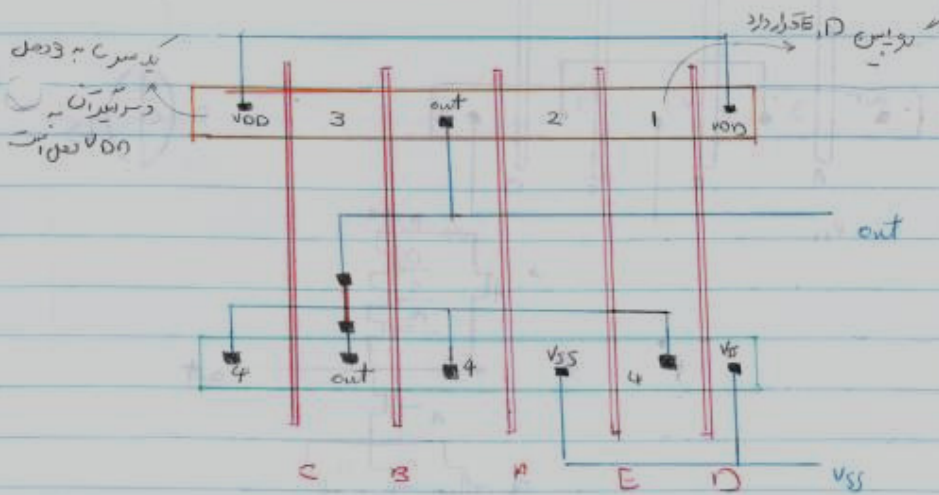
۵- تابع منطقی زیر را با CMOS پیاده سازی کرده و نمودار ولتاژی آن را استفاده از نرم افزار الکترونیک

$$Z = (A + E + D)(C + B)$$

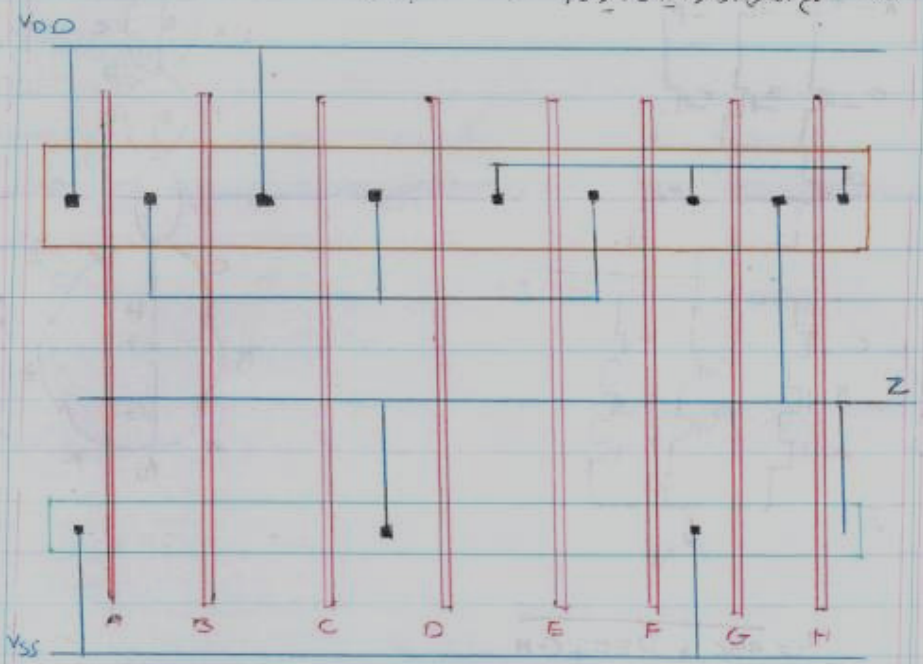
نویسید؟



صفحه اولی مستعد = {C, B, A, E, D}



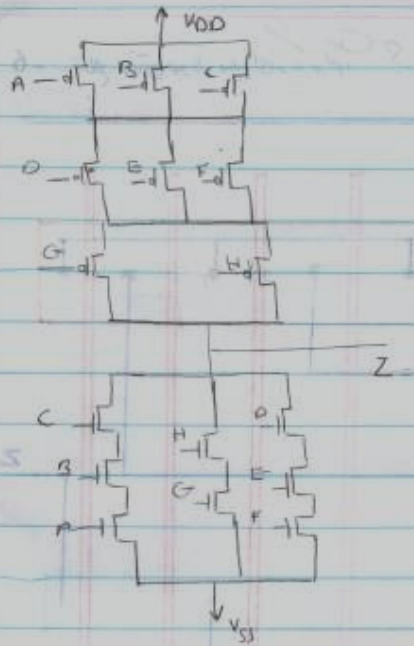
6- با توجه به مدار زیر برای هر ورودی  $Z = ?$



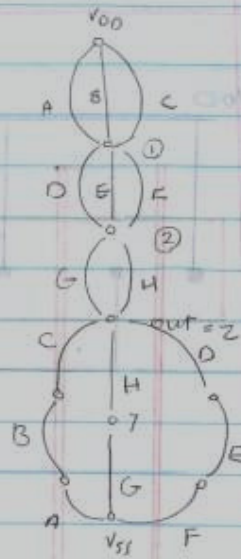
ابتدا  $v_{DD}$ ,  $v_{SS}$ , out, و دقت های در جدول آنجا بنویسید

خانه های متصل به ورودی را رنگی کنید (قرمز یا آبی)

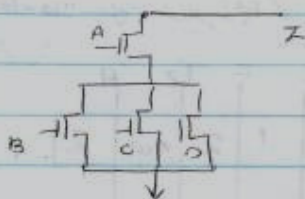
	A	B	C	D	E	F	G	H
$v_{DD}$	1	$v_{DD}$	1	2	1	2	out	2
$v_{SS}$	3	4	out	5	6	$v_{SS}$	7	out



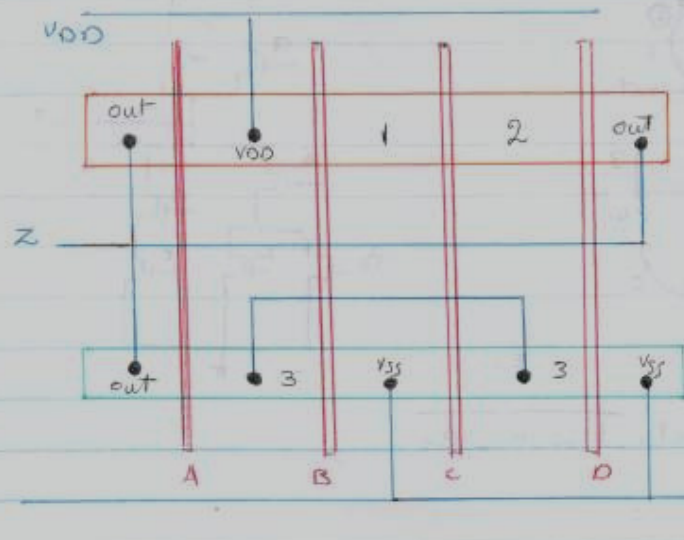
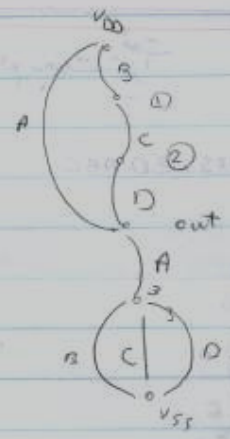
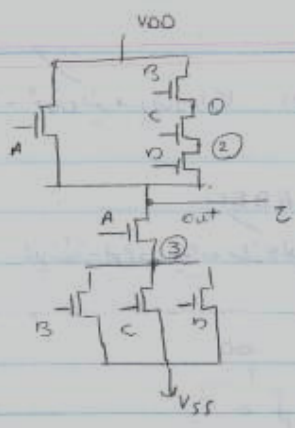
$$Z = \overline{ABC + DEF + GH}$$



7 - در نتیجه pull down برای تابع Z به شکل زیر می آید. برای اداری و نمودار برای عناصر







{A, B, C, D} میرا لائی سٹریکچر