**شماره آزمایش : 5**

**قسمت : الف**

**عنوان آزمایش** : توصیف مالتی پلکسر 4 با مدل سازی جریان داده

MODULE mux 4 to 1 (out , i0,i1,i2,i3,s1,s0);

Out put out;

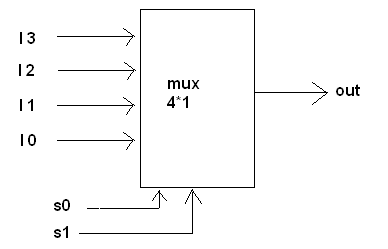
Input i0,i1,i2,i3,s1,s0;

Assing out = s1?(s0?i3:i2):(s0?i1,i0);

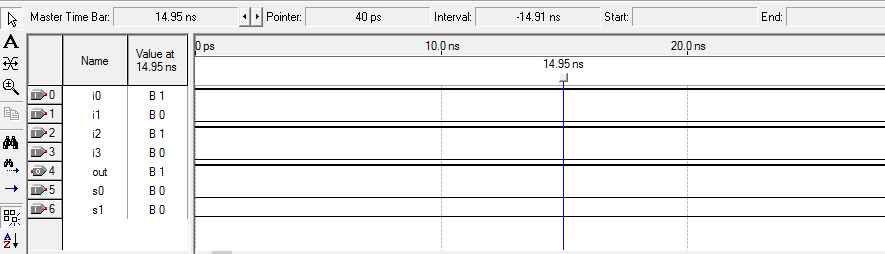
End module

طبق عبارت assing اگر s1=1 باشد قسمت اول شرط اجرا میشود در این قسمت در صورتیکه s=1 باشد در خروجی i3 در غیر اینصورت i2 ولی اگر s=0 باشد قسمت ذئم عبارت اجرا خواهد شد و اگر s0=1 باشد i1 اجرا خواهد شد در غیر اینصورت i0 اجرا میشود

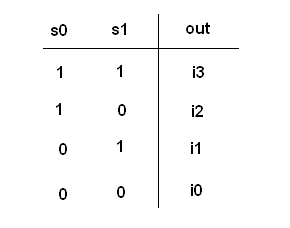
**مدار RTL :**



**سنتز :**



**جدول درستی :**

****