



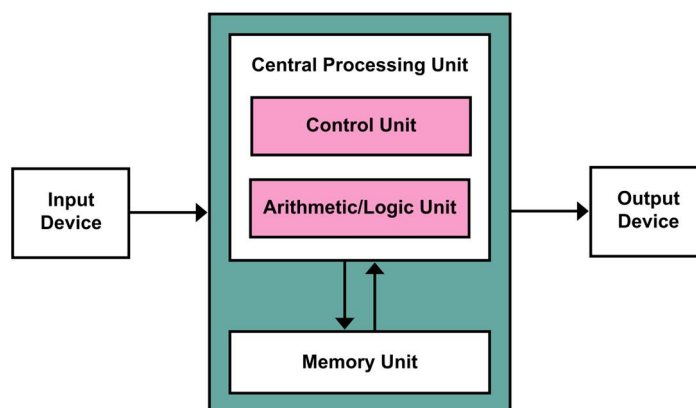
درس زبان ماشین و اسمبلی

درون CPU

مدرس: مرتضی علوی

ایمیل: College.Repository@gmail.com

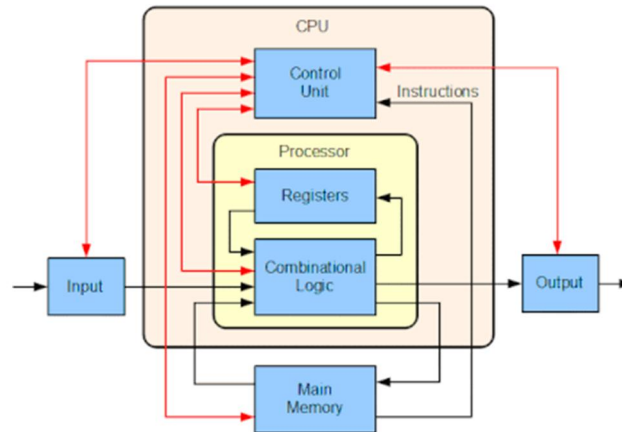
Computer Architecture Based On A 1945 Description By John Von Neumann



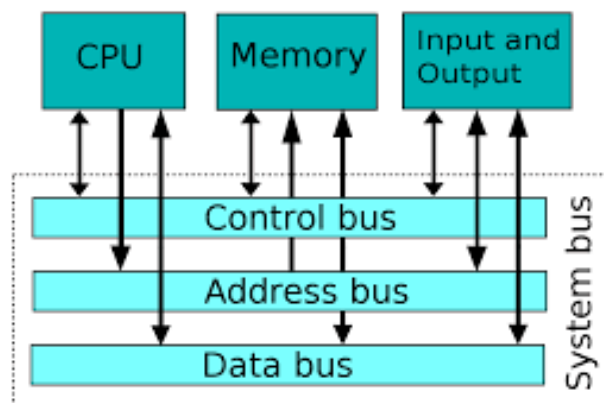
John Von Neumann

1903-1957

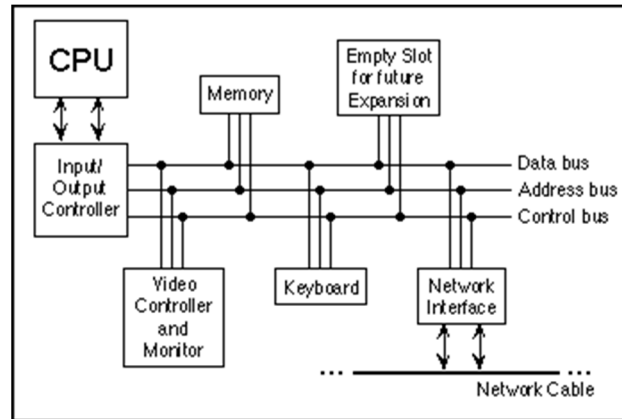
معماری کامپیوتر به صورت کلی



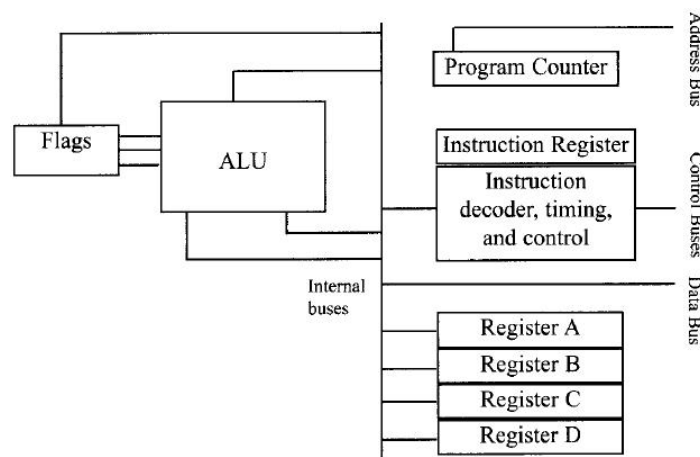
درون یک کامپیوتر - گذرگاه سیستم



درون یک کامپیوتر - گذرگاه سیستم



نمودار داخلی پردازنده (CPU)



طراحی RISC در مقابل CISC

- CISC: **C**omplex **I**nstruction **S**et **C**omputer
- RISC: **R**educed **I**nstruction **S**et **C**omputer
- **RISC**-based machines execute one instruction per clock cycle.
- **CISC** machines can have special instructions as well as instructions that take more than one cycle to execute.
 - This means that the same instruction executed on a **CISC** architecture might take several instructions to execute on a **RISC** machine.

طراحی RISC در مقابل CISC

CISC	RISC
1) CISC architecture gives more importance to hardware	1) RISC architecture gives more importance to Software
2) Complex instructions.	2) Reduced instructions.
3) It access memory directly	3) It requires registers.
4) Coding in CISC processor is simple.	4) Coding in RISC processor requires more number of lines.
5) As it consists of complex instructions, it take multiple cycles to execute.	5) It consists of simple instructions that take single cycle to execute.
6) Complexity lies in microporgram	6) Complexity lies in compiler.

تاریخچه مختصر ریزپردازنده در اینتل

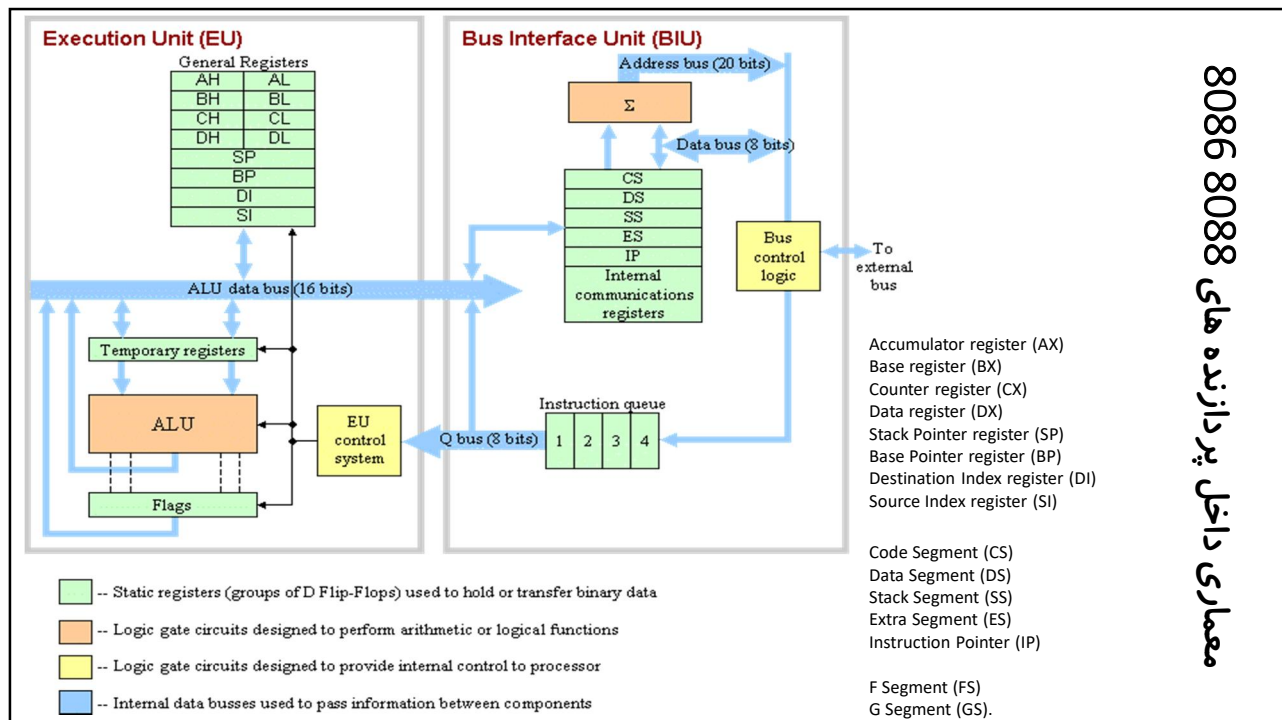
CPU	Date	Note
8086	1978	1 Mbyte RAM (20 bit Add Bus), 16bit Reg, 16bit Data Bus, 5~10 MHz
8088	1979	1 Mbyte RAM (20 bit Add Bus), 16bit Reg, 8bit Data Bus, 5~10 MHz
80186	1982	Based on the Intel 8086 , 16-bit external data bus, 20-bit Add Bus.
80286	1982	16 Mbyte RAM (24 bit Add Bus), Protected Memory, Intrdr. IDE Bus, Up to 6~16MHz, [134,000 transistors]
80386	1985	4 Gbyte RAM (32 bit Add Bus), 32 bit Reg, Virtual Memory (paging), Up to 33MHz, [The first versions had 275,000 transistors]
80486	1989	4 Gbyte RAM (32 bit Add Bus), 32 bit Reg, Instruction Pipeline, 8K Cache, 50 MHz, [more than a million transistors]
Pentium	1992	4 Gbyte RAM (32 bit Add Bus), 32 bit Reg, 66 MHz
Pentium Pro	1995	64 Gbyte RAM (36 bit Add Bus), 32 bit Reg, 150 MHz, [5.5 million transistors]
Pentium II	1997	66~400 MHz , [7.5 million transistors]
Pentium III	1999	400 MHz to 1.4 GHz, [9.2 ~ 29 million transistors]
Pentium 4	2000	1.3 GHz to 3.8 GHz, [42 ~ 188 million transistors]
Pentium D	2005	2.66 GHz to 3.73 GHz, Dual Core

X86

- X86 به خانواده‌ای از **مجموعه دستورالعمل‌ها** که بر پایه پردازنده Intel 8086 است، اشاره دارد.
- ۸۰۸۶ در سال ۱۹۷۸ به عنوان پردازنده ۱۶ بیتی و توسعه شده پردازنده ۸ بیتی ۸۰۸۰، به کار گرفته شد. بعدها پردازنده‌هایی عرضه شدند که همگی آن‌ها مانند Intel 8086 به عدد ۸۶ ختم می شدند.
- مانند: ۸۰۲۸۶، ۸۰۳۸۶، ۸۰۴۸۶، ۸۰۵۸۶ و ... این کار باعث سازگاری عقب‌رو شد.
- در واقع x86 خانواده‌ای از پردازنده‌ها است که دارای یک سری از ویژگی‌های مشترک هستند:
 - ۱- تعداد ثبات‌های مشخصی دارند.
 - ۲- همه پردازشگرها **مجموعه دستورالعمل‌های یکسانی** را پیاده‌سازی می‌کنند. این کار کمک می کند که طراحی پردازشگر منطبق باهم باشد.
 - ۳- برای اجرای برنامه به **دستورها کمتری** (به زبان اسمبلی) احتیاج دارند.
 - ۴- آنها با **نسخه های قدیمی تر سازگار** هستند.
- به این معنی که اگر یک برنامه بر روی یک پردازشگر x86 که در سال ۲۰۰۸ تولید شده اجرا می شده است بر روی پردازشگر x86ی که در سال ۲۰۰۹ تولید شده نیز اجرا خواهد شد. البته عکس این قضیه صادق نخواهد بود.

X64 یا X86-64

- معماری ایکس ۶۴ (با نمادهای x64, x86_64, x86-64 و amd64) یک نسخه ۶۴ بیتی از **مجموعه دستورالعمل‌های** به کار رفته در معماری ایکس ۸۶ است.
- این معماری رایانه‌ای از **حجم بسیار بالاتری از حافظه مجازی** و **انبارش داده** رایانه‌ای پشتیبانی می‌کند که در معماری‌های گذشته امکان‌پذیر نبود.
- ایکس ۶۴ از **ثبات‌های عمومی ۶۴ بیتی** نیز پشتیبانی میکند و بهبودهای بسیاری دیگری نیز یافته است.
- معماری ایکس ۶۴-۸۶ دارای **سازگاری عقب‌رو** با کدهای ۱۶ بیتی و ۳۲ بیتی ایکس ۸۶ است.
- نکته:
- از آنجایی که امکان اجرای این کدها در سطح سخت‌افزار پیاده‌سازی شده است، نیازی به استفاده از امولاتور نیست و پرونده‌های اجراپذیر ایکس ۸۶ بدون مشکلی در زمینه سازگاری یا کاهش کارایی اجرا می‌شوند. با این وجود نرم‌افزارهای کاربردی‌ای که برای استفاده از ویژگی‌های معماری جدید نوشته شده باشند می‌توانند به کارایی بیشتری دست یابند.

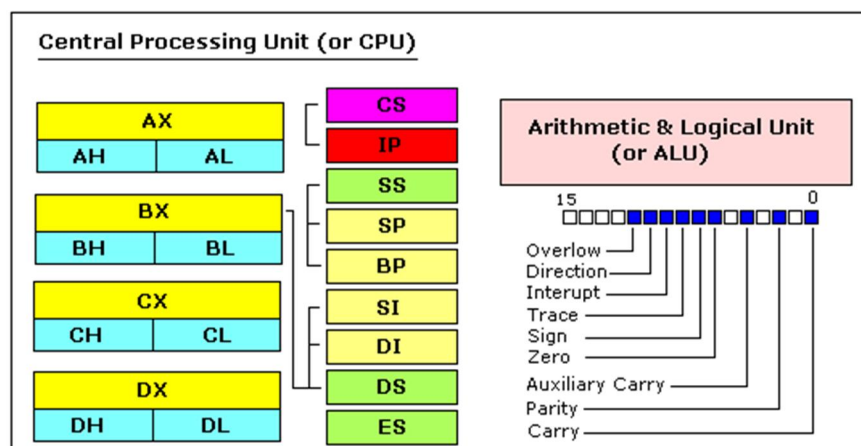


How To Work CPU Function

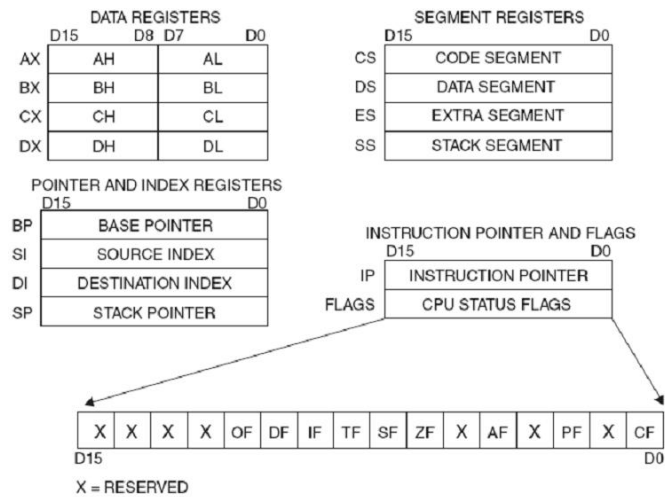
- **Bus Interface Unit (BIU)** The function of BIU is to:
 - Fetch the instruction or data from memory.
 - Write the data to memory.
 - Write the data to the port.
 - Read data from the port.
- **Execution Unit (EU)** The functions of execution unit are:
 - To tell BIU where to fetch the instructions or data from.
 - To decode the instructions.
 - To execute the instructions.
- **Instruction Queue**
 - To increase the execution speed, BIU fetches as many as six instruction bytes ahead to time from memory.
 - All six bytes are then held in first in first out 6 byte register called instruction queue.
 - Then all bytes have to be given to EU one by one.
 - This pre fetching operation of BIU may be in parallel with execution operation of EU, which improves the speed execution of the instruction.

Intel 8086 Registers

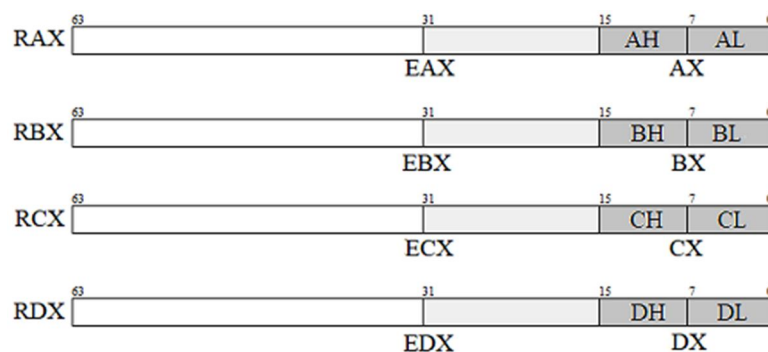
AX= 0011000000111001b
 AH=00110000b
 AL=00111001b



Intel 8086 Registers



آرایش ثبات های عمومی در خانواده X86 و X86-64



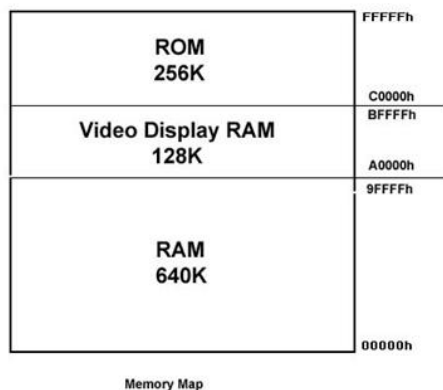
آرایش ثبات های عمومی در خانواده X86 و X86-64

Register	Accumulator		Counter		Data		Base		Stack Pointer		Stack Base Pointer		Source		Destination	
64-bit	RAX		RCX		RDX		RBX		RSP		RBP		RSI		RDI	
32-bit	EAX		ECX		EDX		EBX		ESP		EBP		ESI		EDI	
16-bit	AX		CX		DX		BX		SP		BP		SI		DI	
8-bit	AH	AL	CH	CL	DH	DL	BH	BL	SPL		BPL		SIL		DIL	

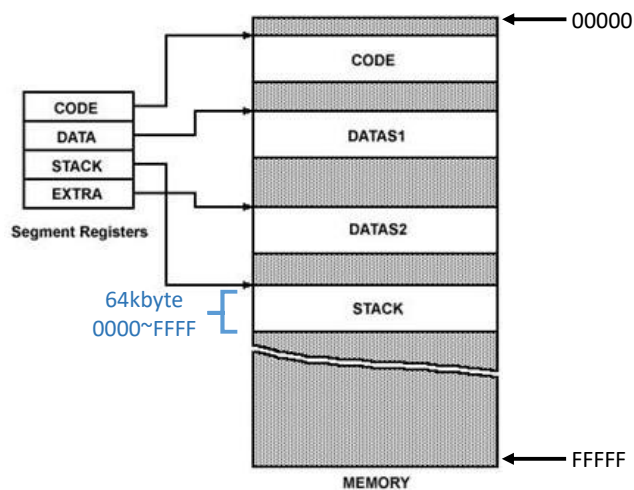
حافظه اصلی در Intel 8086-8088

ظرفیت حافظه RAM در Intel 8086-8088:
گذرگاه آدرس ۲۰ بایتی:

$$2^{20} = 1024 \times 1024 = 1'048'576 = 1024 \text{ Kbyte} = 1 \text{ MByte}$$



Register Segment

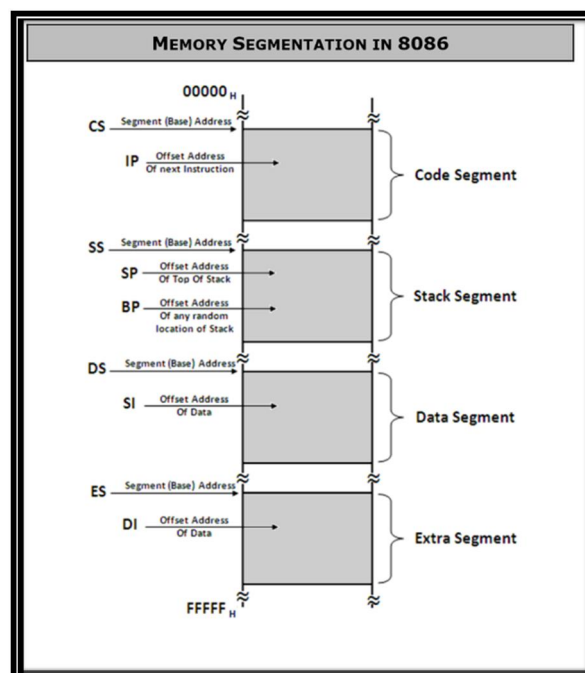
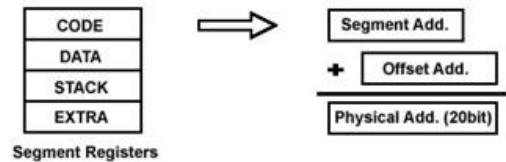


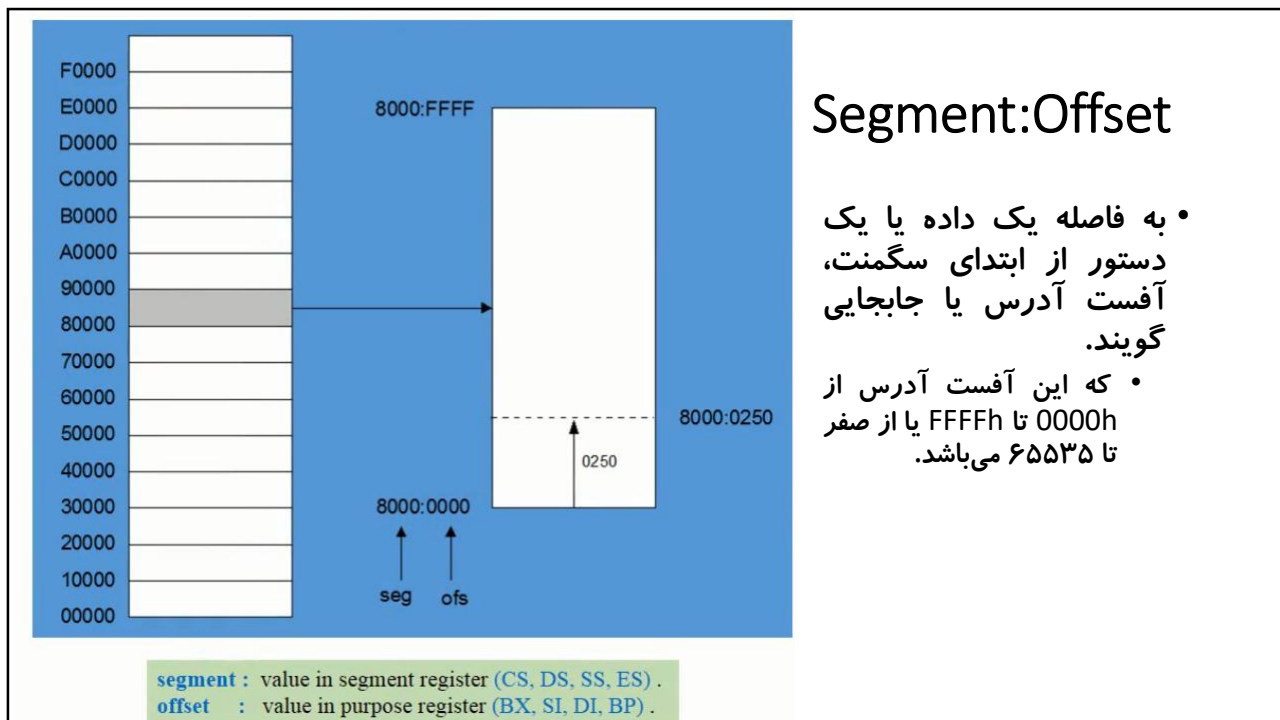
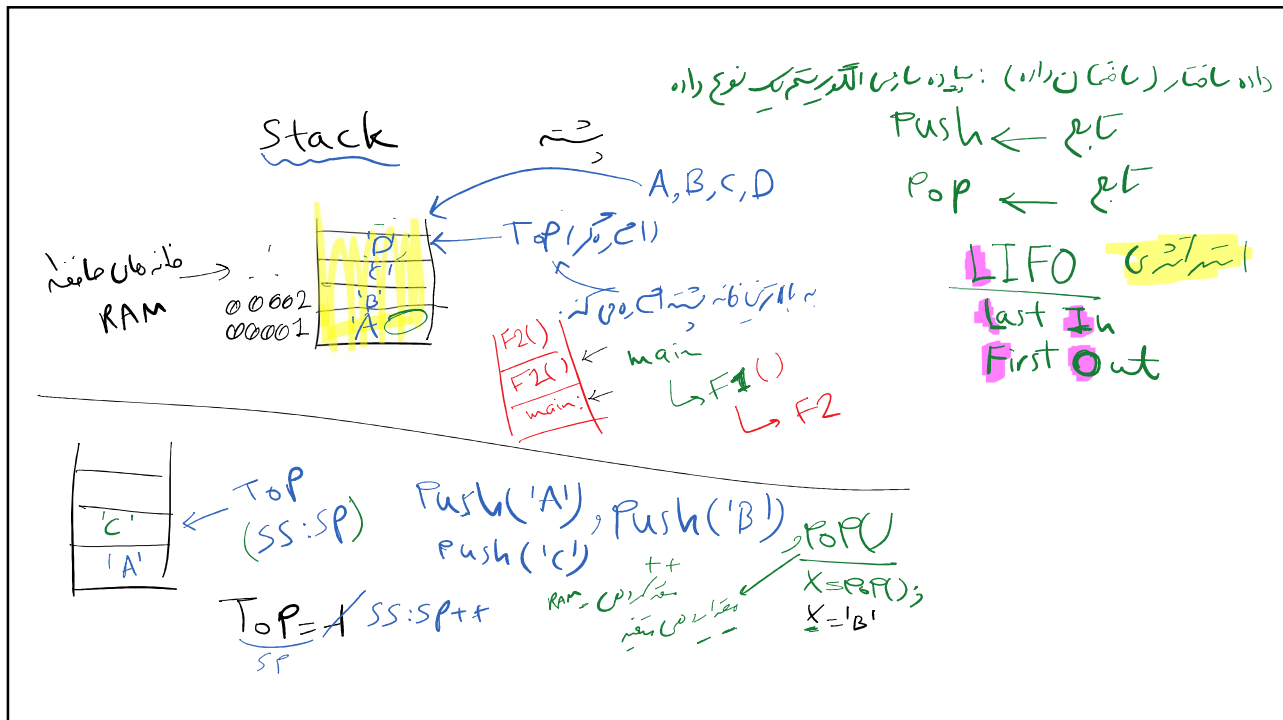
• سگمنت یا قطعه:

• قسمتی از حافظه ی اصلی (RAM) که حداکثر 64 Kbyte است.

• اندازه هر قطعه از حافظه RAM در ۸۰۸۶

$00000h \sim 0FFFFh = 0 \sim 1'048'575$





• 1230:0045

• Segment:Offset

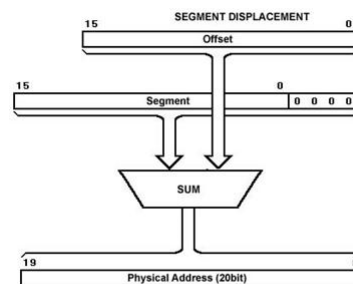
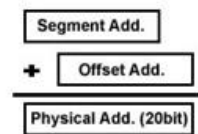
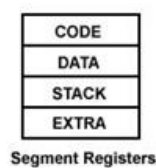
• DS = 1230h

• SI = 0045h.

$$\begin{array}{r} 12300 \\ + 0045 \\ \hline 12345 \end{array}$$

$$\bullet 1230h \times 10h + 0045h = 12345h$$

یک عدد ۵ رقمی در مبنای هگزادسیمال = ۲۰ رقم در مبنای دودویی



ثبات های حالت خاص (special purpose registers)

• IP یا Instruction Pointer:

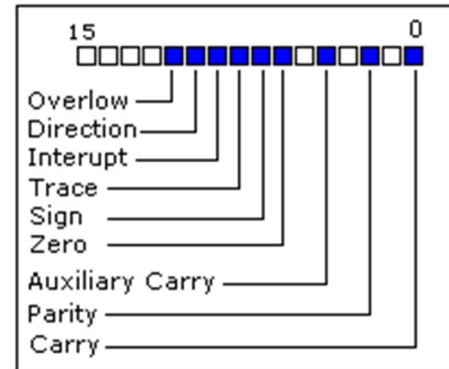
• همواره با ثبات سگمنت CS کار می کند و به دستور اجرایی جاری اشاره می کند.

• ثبات پرچم یا flags register:

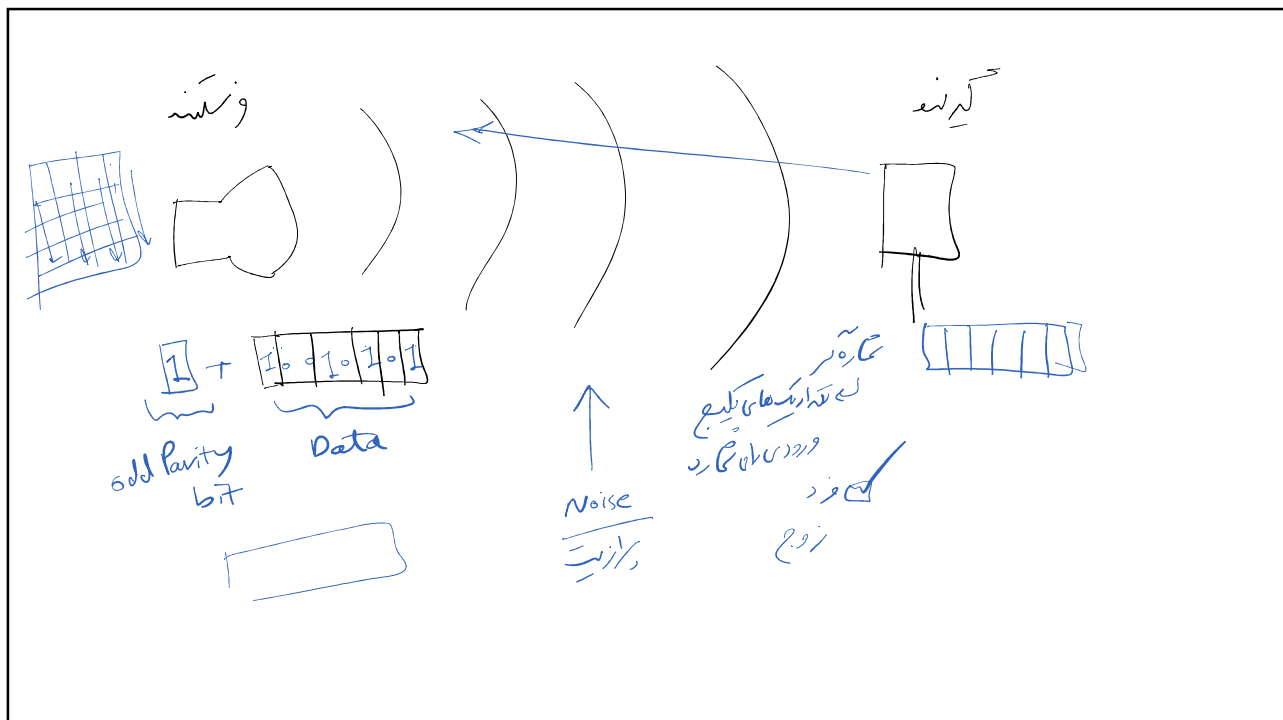
• وضعیت جاری میکروپروسسور را نشان می دهد. این ثبات به صورت خودکار توسط CPU بعد از هر عمل ریاضی تغییر می کند و اعمال زیر را ممکن می کند:

- تشخیص نوع نتیجه
- تصمیم گیری برای شرط ها جهت انتقال به قسمت های دیگر برنامه

ثبات پرچم



- **Carry**:
• در صورت وجود نقلی بدون علامت، یک می شود (۲۵۵+۱).
- **Parity**:
• اگر تعداد بیت های نتیجه (۸ بیت کم ارزش) زوج باشد، یک خواهد شد (توازن فرد).
- **Auxiliary Carry**:
• در صورت وجود نقلی بدون علامت در چهار بیت کم ارزش، یک می شود.
- **Zero**:
• در صورت صفر شدن نتیجه یک می شود.
- **Sign**:
• وقتی نتیجه عمل عددی است منفی، یک خواهد شد.
- **Trace**:
• زمانی که یک باشد، امکان اجرای برنامه به صورت خط به خط ممکن است.
- **Interrupt**:
• در زمان یک بودن CPU به وقفه های دستگاه خارجی پاسخ می دهد.
- **Direction**:
• دستورهای که بر روی رشته ها عمل میکنند در صورت یک بودن به صورت عقبگرد و در صورت صفر بودن به صورت پیشرو عمل می کنند.
- **Over low**:
• اگر نتیجه سرزیر علامت دار داشته باشد یک می شود (۱۰۰+۵۰ چون در رنج ۱۲۷~۱۲۸ نیست).



ثبات پرچم

$$\begin{array}{r}
 64h \\
 + 9Ch \\
 \hline
 100h
 \end{array}
 \quad \longrightarrow \quad
 \begin{array}{r}
 0110 \ 0100 \\
 + \ 1001 \ 1100 \\
 \hline
 1 \ 0000 \ 0000
 \end{array}$$

AF=1 ZF=1 SF=0 PF=1 CF=1

$$\begin{array}{r}
 0101 \ 0100 \ 0011 \ 1001 \\
 + 0100 \ 0101 \ 0110 \ 1010 \\
 \hline
 1001 \ 1001 \ 1010 \ 0011
 \end{array}$$

AF=1 ZF=0 SF=1 PF=1 CF=0

سوال

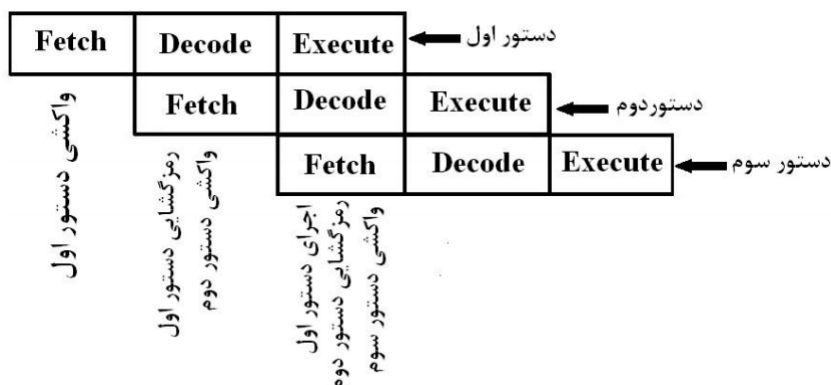
$$\begin{array}{r}
 FFFFh \\
 + FFF1h \\
 \hline
 ?
 \end{array}$$

AF=? ZF=? SF=? PF=? CF=?

خط لوله (PIPELINE)

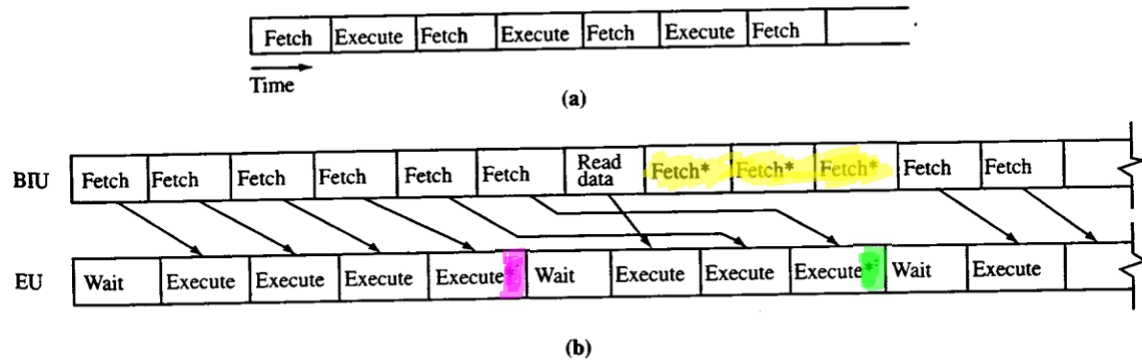
- پردازنده ۸۰۸۵ سه مرحله واکشی، رمزگشایی و اجرا را برای هر دستور به طور مجزا و مستقل از دستورات قبلی و بعدی انجام می دهد.
- این موضوع باعث می شود که نتوانیم از امکانات پردازنده به درستی استفاده کنیم. چون وقتی ۸۰۸۵ دستور اول را واکشی می کند و سپس آن را به واحد رمزگشایی میسپارد، در حین رمزگشایی دستور اول واحد واکشی بیکار است، در حالی که واکشی دستور دوم به رمزگشایی دستور اول هیچ ارتباطی ندارد و این دو عمل وابسته به هم نیستند و می توانند موازی هم اجرا شوند.
- به نحو مشابه وقتی ۸۰۸۵ دستور اول را پس از رمزگشایی به واحد اجرا میفرستد، واحدهای واکشی و رمزگشایی بیکارند؛ در حالی که در همین زمان می توانند به ترتیب به واکشی دستور سوم و رمزگشایی دستور دوم پردازند.

خط لوله (PIPELINE)



- اینتل در پردازنده های بعدی خود، با بهره گیری از ایده صف دستورالعمل ۸۰۸۸ به موضوع استفاده از واحدهای واکشی، رمزگشایی و اجرای دستور در زمانهای بیکاری جامه عمل پوشاند.
- این تکنیک به نام خط لوله معروف است.
- این نام از تفاوت روشهای آوردن آب از جایی به جای دیگر گرفته شده است؛ به جای آوردن آب به صورت سطل سطل از چاه (مانند آنچه ۸۰۸۵ برای اجرای دستورات انجام می دهد) می توان یک خط لوله از چاه به منزل کشید تا آب به صورت جاری و پشت سرهم منتقل شود (مانند آنچه در پردازنده های دارای خط لوله می گذرد)

Figure 3.2 (a) The nonpipelined microprocessor follows a sequential fetch and execute cycle.
 (b) The 8086's pipelined architecture allows the EU to execute instructions without the delays associated with instruction fetching.



* These bytes are discarded.

* This instruction requires a request for data not in the queue.

* Jump instruction occurs.