

تعداد سوالات: نستی: ۳۰: تشریحی: ۰

زمان آزمون (دقیقه): نستی: ۹۰: تشریحی: ۰

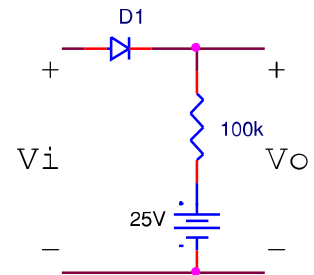
سری سوال: یک ۱

عنوان درس: مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس: مهندسی فناوری اطلاعات، مهندسی فناوری اطلاعات (چندبخشی) ۱۵۱۱۰۰۵

استفاده از ماشین حساب مهندسی مجاز است

۱- در مدار شکل زیر اگر $V_i = 26V$ باشد، ولتاژ خروجی V_o چند ولت خواهد بود؟ (دیود ایده آل فرض شود)



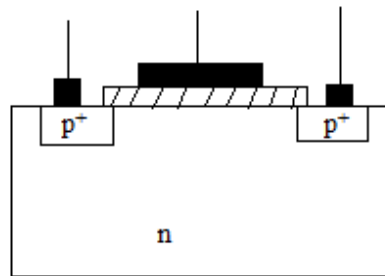
۰ .۴

۲۵ .۳

۲۰ .۲

۲۶ .۱

۲- شکل زیر ساختار چه عنصری را نشان می دهد؟



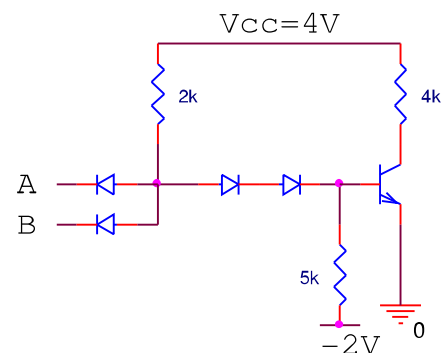
۰۴ ترانزیستور دوقطبی

۰۳ ترانزیستور PMOS

۰۲ ترانزیستور NMOS

۰۱ دیود PN

۳- در مدار شکل زیر، اگر یکی از ورودی ها زمین باشد، ولتاژ بیس ترانزیستور چقدر می شود؟ ($V_{Don} = 0.7V$)



۰ .۴

۰.۷V .۳

-۰.۷V .۲

۱.۴V .۱

تعداد سوالات: نستی: ۳۰ تشریحی: ۰

زمان آزمون (دقیقه): نستی: ۹۰ تشریحی: ۰

سری سوال: یک ۱

عنوان درس: مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس: مهندسی فناوری اطلاعات، مهندسی فناوری اطلاعات (چندبخشی) ۱۵۱۱۰۰۵

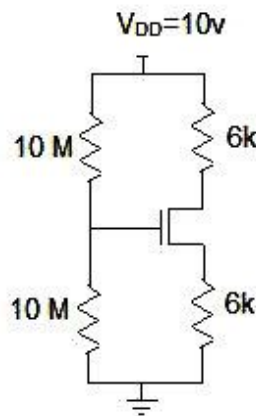
۴- در میان خانواده های منطقی کدام یک بالاترین سرعت را دارد؟

۱. GaAs ۲. TTL ۳. CMOS ۴. ECL

۵- علت استفاده از طبقه توتم پل در گیت TTL چیست؟

۱. تغییر سطح ولتاژ
۲. افزایش سرعت
۳. تولید دو خروجی مکمل
۴. جلوگیری از به اشباع رفتن ترانزیستورها

۶- در مدار شکل زیر ولتاژ V_{GS} چقدر است؟ (فرض کنید $V_t = 1V$ و $K_n/2 = 0.5mA/V^2$ و از اثر مدوله سازی طول کانال صرف نظر کنید)



۱. 1V ۲. 5V ۳. 2V ۴. 3V

۷- مرز بین انواع مختلف مدارهای منطقی بر مبنای است. مثلا از ۱ تا ۱۰ گیت ، از ۱۰ تا ۱۰۰ گیت می باشد.

۱. تعداد گیت های منطقی مشابه روی تراشه، LSI ، SSI
۲. تعداد گیت های منطقی غیر مشابه روی تراشه، LSI , SSI
۳. تعداد گیت های منطقی مشابه روی تراشه ، MSI ، SSI
۴. تعداد گیت های منطقی غیر مشابه روی تراشه، SSI ، MSI

تعداد سوالات: نستی: ۳۰ تشریحی: ۰

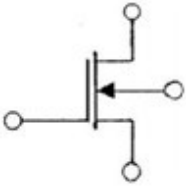
زمان آزمون (دقیقه): نستی: ۹۰ تشریحی: ۰

سری سوال: ۱ یک

عنوان درس: مبانی الکترونیک دیجیتال

رشته تحصیلی/گد درس: مهندسی فناوری اطلاعات، مهندسی فناوری اطلاعات (چندبخشی) ۱۵۱۱۰۰۵

۸- شکل زیر نماد مداری کدام ترانزیستور را نشان می دهد؟



۰۴ PMOS افزایشی

۰۳ PMOS کاهشی

۰۲ NMOS افزایشی

۰۱ NMOS کاهشی

۹- خانواده منطقی BJT شامل TTL و است و خانواده منطقی BICMOS شامل ترکیبی از و BJT می باشد.

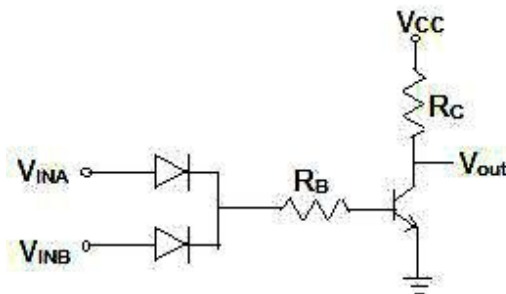
۰۴ NMOS,ECL

۰۳ NMOS,DTL

۰۲ CMOS, DTL

۰۱ CMOS,ECL

۱۰- مدار شکل زیر مانند چه گیتی عمل می کند؟



۰۴ OR

۰۳ NAND

۰۲ AND

۰۱ NOR

۱۱- علت استفاده از دیودهای شاتکی در خانواده TTL چیست؟

۰۴ افزایش جریان

۰۳ افزایش زمان تاخیر

۰۲ افزایش افت ولتاژ

۰۱ افزایش سرعت

۱۲- برای مقایسه خانواده گیت های منطقی از چه پارامتری استفاده می شود؟

۰۴ P_D/t_p

۰۳ $P_D \cdot t_p$

۰۲ P_D

۰۱ t_p

سری سوال: ۱ یک

زمان آزمون (دقیقه): نستی: ۹۰ تشریحی: ۰

تعداد سوالات: نستی: ۳۰ تشریحی: ۰

عنوان درس: مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس: مهندسی فناوری اطلاعات، مهندسی فناوری اطلاعات (چندبخشی) ۱۵۱۱۰۰۵

۱۳- در قسمت هایی از سیستم دیجیتال که سرعت مورد نیاز باشد می تواند استفاده شود.

۱. پایین، ECL ۲. بالا، CMOS ۳. پایین، CMOS ۴. بالا، ECL

۱۴- خانواده های منطقی مختلف در حالت کلی متفاوتی دارند، بنابراین یک باید بین دو تراشه قرار گیرد.

۱. سطوح منطقی، مدار واسط ۲. تراز انرژی، مدار واسط
۳. تراز انرژی، مدار بافر ۴. سطوح منطقی، مدار بافر

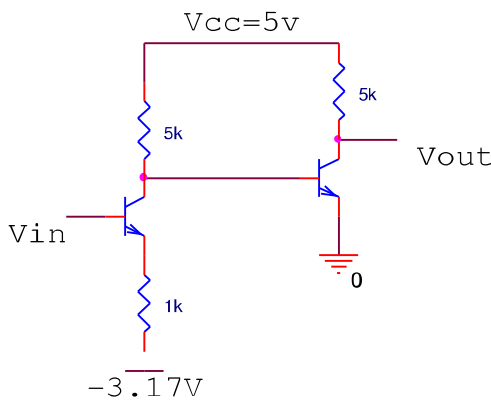
۱۵- مهمترین و رایج ترین تکنولوژی موجود در دنیای دیجیتال که بیشترین میزان استفاده را دارد کدام تکنولوژی است؟

۱. MOSFET ۲. CMOS ۳. NMOS ۴. BICMOS

۱۶- اولین گیت منطقی در چه سالی و بر پایه چه عنصری ارائه شد؟

۱. در سال ۱۹۴۹ و بر پایه ترانزیستورهای دو قطبی ۲. در سال ۱۹۴۹ و بر پایه ترانزیستورهای شاتکی
۳. در سال ۱۹۵۶ و بر پایه ترانزیستورهای شاتکی ۴. در سال ۱۹۵۶ و بر پایه ترانزیستورهای دو قطبی

۱۷- در مدار زیر، اگر ولتاژ ورودی V_{in} بین $-1.58V$ و $-0.77V$ تغییر کند این مدار مبدل چه گیتهایی خواهد بود؟



۱. ECL به CMOS ۲. CMOS به ECL ۳. ECL به TTL ۴. TTL به CMOS

۱۸- اگر در NAND دو ورودی نوع DTL هر دو ورودی در سطح بالا باشند، β ترانزیستور Q چقدر است؟

۱. ۱، ۷ ۲. ۳ ۳. ۱، ۵ ۴. ۲، ۳

سری سوال: ۱ یک

زمان آزمون (دقیقه): نستی : ۹۰ تشریحی : ۰

تعداد سوالات: نستی : ۳۰ تشریحی : ۰

عنوان درس: مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس: مهندسی فناوری اطلاعات، مهندسی فناوری اطلاعات (چندبخشی) ۱۵۱۱۰۰۵

۱۹- حاشیه های امنیت نویز در TTL استاندارد با مقادیر داده شده زیر چقدر است؟ $V_{IH}=2\text{ Volt}$, $V_{IL}=0.8\text{ Volt}$, $V_{OH}=2.4\text{ Volt}$, $V_{OL}=0.4\text{ Volt}$.

۲. $NM_H=0.4\text{ Volt}$, $NM_L=0.4\text{ Volt}$

۱. $NM_H=0.4\text{ Volt}$, $NM_L=1.6\text{ Volt}$

۴. $NM_H=1.6\text{ Volt}$, $NM_L=1.6\text{ Volt}$

۳. $NM_H=1.6\text{ Volt}$, $NM_L=0.4\text{ Volt}$

۲۰- توان مصرفی در یک گیت RTL پایه در حالتی که یک بار به خروجی آن وصل شده باشد چقدر است؟ فرض کنید $V_{CC}=5\text{ Volt}$, $R_C=1\text{ K}$, $R_B=10\text{ K}$, $\beta_F=25$, $V_{CE(sat)}=0.2\text{ Volt}$ و $V_{BE(sat)}=0.8\text{ Volt}$.

۴. 14.22mW

۳. 12.96mW

۲. 10mW

۱. 11.94mW

۲۱- توان مصرفی در یک گیت RTL پایه در حالت بدون بار چقدر است؟

فرض کنید $V_{CC}=5\text{ Volt}$, $R_C=1\text{ K}$, $R_B=10\text{ K}$, $\beta_F=25$ و $V_{CE(sat)}=0.2\text{ Volt}$ و $V_{BE(sat)}=0.8\text{ Volt}$.

۴. 30mW

۳. 12mW

۲. 24mW

۱. 10mW

۲۲- ماکزیمم ظرفیت خروجی را برای یک گیت RTL با $V_{CC}=5\text{ Volt}$ و $R_C=1\text{ K}$ و $R_B=10\text{ K}$ چقدر است؟

۴. ۶

۳. ۸

۲. ۱۲

۱. ۱۰

۲۳- اگر در NAND دو ورودی نوع DTL هر دو ورودی در سطح بالا باشند، جریان بیس ترانزیستور Q چقدر است؟

۴. 0.31mA

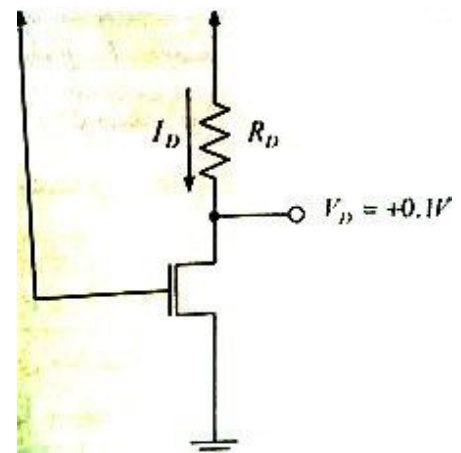
۳. 0.6mA

۲. 0.41mA

۱. 0.21mA

۲۴- در مدار داده شده ولتاژ 0.1 volt است. مقاومت بین درین و سورس در نقطه کار چقدر است؟

فرض کنید $V_{DD}=5\text{ Volt}$, $K_n=0.5\text{mA/V}^2$ و $V_t=1\text{ volt}$



۴. $r_{ds} = 50\Omega$

۳. $r_{ds} = 75\Omega$

۲. $r_{ds} = 215\Omega$

۱. $r_{ds} = 235\Omega$

تعداد سوالات: نستی: ۳۰ تشریحی: ۰ زمان آزمون (دقیقه): نستی: ۹۰ تشریحی: ۰ سری سوال: ۱ یک

عنوان درس: مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس: مهندسی فناوری اطلاعات، مهندسی فناوری اطلاعات (چندبخشی) ۱۵۱۱۰۰۵

۲۵- مقدار جریان خروجی گیت تحریک کننده در حالت بالا $71.4mA$ ، مقدار جریان خروجی گیت تحریک کننده در حالت پایین $54.3mA$ ، مقدار جریان ورودی گیت تحریک شونده در حالت بالا $98.9mA$ و مقدار جریان ورودی گیت تحریک شونده در حالت پایین $2.43mA$ می باشد. ظرفیت خروجی این گیت چقدر است؟

۱. ۲۲ .۰۲ ۲. ۲۱۰ .۰۴ ۳. ۲۱ .۰۳ ۴. ۲۲۰ .۰۲

۲۶- برای یک دیود پیوندی PN در حالت بایاس مستقیم $V_D=0.7$ Volt و $I_S=10^{-14}$ می باشد. جریان دیود را در دمای اتاق ($27^\circ C$) چقدر می شود؟ ($V_T=26mV$)

۱. $I_D=790mA$.۰۱ ۲. $I_D=4.85mA$.۰۲ ۳. $I_D=145mA$.۰۳ ۴. $I_D=14.5mA$.۰۴

۲۷- وقتی که گیت CMOS ، گیت را تحریک می کند، مدار مبدل فقط برای وقتی مورد نیاز است که خروجی CMOS در سطح قرار دارد.

۱. TTL ، پایین ۲. STTL ، بالا ۳. STTL ، پایین ۴. TTL ، بالا

۲۸- تراشه های دیجیتال از نوع گالیوم آرسناید کمترین و آی سی های دیجیتال از نوع CMOS کمترین را در بین سایر خانواده های منطقی دارا می باشند.

۱. اتلاف توان، سرعت ۲. سرعت، اتلاف توان
۳. اتلاف توان، تاخیر انتشار ۴. تاخیر انتشار، اتلاف توان

۲۹- وقتی که خروجی به ورودی CMOS وصل شود، مدار واسطی که لازم است شامل یک می باشد.

۱. STTL ، مقاومت پایین بر ۲. STTL ، مقاومت بالا بر
۳. TTL ، مقاومت بالا بر ۴. TTL ، مقاومت پایین بر

۳۰- کدام گزینه اشتباه است؟

۱. منطق TTL از منطق DTL تحول یافته است.
۲. برای افزایش سرعت TTL با استفاده از دیود شاتکی بین بیس و کلکتور، از اشباع ترانزیستورها جلوگیری می شود.
۳. منطق ECL سریعترین خانواده مدار منطقی بعد از گالیوم آرسناید است.
۴. طبقه خروجی توتم پل از یک ترانزیستور بیس مشترک تشکیل شده است.

شماره سوال	الف	ب	ج	د	پاسخ صحیح	وضعیت کلید
1			X	الف		عادي
2		X		ج		عادي
3	X			ب		عادي
4	X			الف		عادي
5			X	د		عادي
6		X		ج		عادي
7			X	ج		عادي
8		X		الف		عادي
9	X			الف		عادي
10	X			الف		عادي
11	X			الف		عادي
12		X		ج		عادي
13		X		د		عادي
14	X			الف		عادي
15		X		ب		عادي
16		X		د		عادي
17	X			الف		عادي
18			X	د		عادي
19		X		ب		عادي
20		X		ج		عادي
21		X		ج		عادي
22		X		ب		عادي
23		X		ب		عادي
24	X			الف		عادي
25	X			الف		عادي
26			X	د		عادي
27		X		ج		عادي
28		X		د		عادي
29		X		ب		عادي
30			X	د		عادي

www.pnuir.blog.ir

مرجع کامل دانلود نمونه
سوالات دانشگاه پیام نور

www.pnuir.blog.ir